

数据手册

三相电机控制 MCU FU6815/65

峰昭科技（深圳）股份有限公司

目 录

目 录.....	2
符号及数字意义说明.....	20
英文缩写及说明	21
1 系统介绍.....	22
1.1 特性	22
1.2 应用场景	24
1.3 概述	24
1.4 系统框图.....	25
1.4.1 FU6815L 功能框图	25
1.4.2 FU6865Q 功能框图	26
1.5 Memory 空间	27
1.5.1 Program Memory.....	27
1.5.2 Data Memory	27
1.5.3 SFR	28
1.5.4 XSFR	29
2 引脚定义.....	33
2.1 FU6815L LQFP48 引脚列表.....	33
2.2 FU6815L 封装 LQFP48	38
2.3 FU6865Q QFN56 引脚列表.....	39
2.4 FU6865Q 封装-QFN56.....	43
3 封装信息.....	44
3.1 LQFP48_7X7	44
3.2 QFN56_7X7	45
4 订购信息.....	46
5 电气特性.....	47
5.1 绝对最大值	47
5.2 全局电气特性.....	47
5.3 GPIO 电气特性	48
5.4 Pre-driver 电气特性	48
5.5 ADC 电气特性.....	49
5.6 参考电压电气特性.....	49

5.7	运算放大器电气特性	50
5.8	HALL/BEMF 电气特性	50
5.9	OSC 电气特性	50
5.10	复位电气特性	50
5.11	LDO 电气特性	51
5.12	封装热阻	51
6	复位控制	52
6.1	复位源(RST_SR)	52
6.2	复位使能	52
6.3	外部引脚复位、上电复位	52
6.4	低电压保护复位	52
6.5	看门狗溢出复位	53
6.6	RSTFED 复位	53
6.7	软复位	53
6.8	复位寄存器	54
6.8.1	RST_SR(0xC9)	54
7	中断控制	55
7.1	简介	55
7.2	中断源使能	55
7.3	外部中断	55
7.4	中断说明	57
7.5	中断寄存器	58
7.5.1	IE(0xA8)	58
7.5.2	IP0(0x8A)	58
7.5.3	IP1(0x8B)	58
7.5.4	IP2(0x8C)	59
7.5.5	IP3(0x8D)	59
7.5.6	TCON(0x88)	60
8	I2C(Inter-Integrated Circuit bus)	61
8.1	简介	61
8.2	操作说明	62
8.2.1	主机模式	62
8.2.2	从机模式	62
8.2.3	I2C 中断源	63

8.3	I2C 寄存器	64
8.3.1	I2C_CR(0x4028)	64
8.3.2	I2C_ID(0x4029)	64
8.3.3	I2C_DR(0x402A)	64
8.3.4	I2C_SR(0x402B)	65
9	SPI(Serial peripheral interface)	67
9.1	简介	67
9.2	操作说明	67
9.2.1	SPI 主方式	67
9.2.2	SPI 从方式	68
9.2.3	SPI 中断源	69
9.2.4	SPI 的工作方式	69
9.2.5	串行时钟时序	70
9.3	SPI 寄存器	71
9.3.1	SPI_CR0 (0x4030)	71
9.3.2	SPI_CR1 (0x4031)	72
9.3.3	SPI_CLK (0x4032)	72
9.3.4	SPI_DR (0x4033)	72
10	UART(Universal Asynchronous Receiver / Transmitter)	74
10.1	简介	74
10.2	UART 操作说明	74
10.2.1	模式 0	74
10.2.2	模式 1	75
10.2.3	模式 2	75
10.2.4	模式 3	75
10.2.5	UART 中断源	75
10.3	UART1 寄存器	77
10.3.1	UT_CR (0x98)	77
10.3.2	UT_DR (0x99)	77
10.3.3	UT_BAUD (0x9A,0x9B)	77
10.4	UART2 寄存器	78
10.4.1	UT2_CR (0xD8)	78
10.4.2	UT2_DR (0x89)	78
10.4.3	UT2_BAUD (0x4042,0x4043)	79

11 LIN (Local Interconnect Network)	80
11.1 简介	80
11.2 LIN 从机操作说明	80
11.3 睡眠和唤醒	81
11.4 错误侦测与处理	81
11.5 其它事项	82
11.6 LIN 寄存器	83
11.6.1 LIN_CR(0xB9)	83
11.6.2 LIN_SR(0xBA)	83
11.6.3 LIN_CSR(0xBB)	84
11.6.4 LIN_ID(0xBC)	84
11.6.5 LIN_SIZE(0xBD)	85
11.6.6 LIN_BAUD(0xBF,0xBE)	85
12 MDU	86
12.1 简介	86
12.2 特性	86
12.3 功能说明	86
12.3.1 操作方法	86
12.3.2 运算结果左移 1 位的 16 位有符号乘法	87
12.3.3 16 位有符号乘法	87
12.3.4 16 位无符号乘法	87
12.3.5 32 位/16 位的无符号除法	87
12.3.6 坐标转换(Sin/Cos)	88
12.3.7 反正切(Atan)	88
12.3.8 低通滤波器(LPF)	89
12.3.9 PI/PID	89
12.4 寄存器	91
12.4.1 MDU_CR(0xC1)	91
12.4.2 MUL0_MA (0x0FA0, 0x0FA1)	91
12.4.3 MUL0_MB (0x0FA2,0x0FA3)	91
12.4.4 MUL0_MCH (0x0FA4,0x0FA5, 0x0FA6,0x0FA7)	92
12.4.5 MUL1_MA (0x0F98,0x0F99)	92
12.4.6 MUL1_MB (0x0F9A,0x0F9B)	92
12.4.7 MUL1_MC (0x0F9C,0x0F9D, 0x0F9E,0x0F9F)	93

12.4.8	MUL2_MA (0x0F40,0x0F41).....	93
12.4.9	MUL2_MB (0x0F42,0x0F43).....	93
12.4.10	MUL2_MC (0x0F44,0x0F45, 0x0F46,0x0F47)	94
12.4.11	MUL3_MA (0x0F38,0x0F39).....	94
12.4.12	MUL3_MB (0x0F3A,0x0F3B).....	94
12.4.13	MUL3_MC (0x0F3C,0x0F9D, 0x0F3E,0x0f3F).....	95
12.4.14	DIV0_DA (0x0F8C,0x0F8D, 0x0F8E,0x0F8F).....	95
12.4.15	DIV0_DB (0x0F90,0x0F91).....	96
12.4.16	DIV0_DQ (0x0F92,0x0F93, 0x0F94,0x0F95)	96
12.4.17	DIV0_DR (0x0F96,0x0F97).....	96
12.4.18	DIV1_DA (0x0F80,0x0F81, 0x0F82,0x0f83).....	97
12.4.19	DIV1_DB (0x0F84, 0x0F85).....	97
12.4.20	DIV1_DQ (0x0F86,0x0F87, 0x0F88,0x0F89)	98
12.4.21	DIV1_DR (0x0F8A,0x0F8B).....	98
12.4.22	DIV2_DA (0x0F2C,0x0F2D, 0x0F2E,0x0F2F).....	98
12.4.23	DIV2_DB (0x0F30,0x0F31).....	99
12.4.24	DIV2_DQ (0x0F32,0x0F33, 0x0F34,0x0F35)	99
12.4.25	DIV2_DR (0x0F36,0x0F37).....	99
12.4.26	DIV3_DA (0x0F20,0x0F21, 0x0F22,0x0F23)	100
12.4.27	DIV3_DB (0x0F24,0x0F25).....	100
12.4.28	DIV3_DQ (0x0F26,0x0F27, 0x0F28,0x0F29)	101
12.4.29	DIV3_DR (0x0F2A,0x0F2B).....	101
12.4.30	SCAT0_COS (0x0F16,0x0F17)	101
12.4.31	SCAT0_SIN (0x0F18,0x0F19)	102
12.4.32	SCAT0_THE (0x0F1A,0x0F1B)	102
12.4.33	SCAT0_RES1 (0x0F1C,0x0F1D)	102
12.4.34	SCAT0_RES2 (0x0F1E,0x0F1F)	102
12.4.35	SCAT1_COS (0x0F0C,0x0F0D)	103
12.4.36	SCAT1_SIN (0x0F0E,0x0F0F)	103
12.4.37	SCAT1_THE (0x0F10,0x0F11).....	103
12.4.38	SCAT1_RES1 (0x0F12,0x0F13).....	104
12.4.39	SCAT1_RES2 (0x0F14,0x0F15).....	104
12.4.40	SCAT2_COS (0x0F02,0x0F03)	104
12.4.41	SCAT2_SIN (0x0F04,0x0F05)	104

12.4.42	SCAT2_THE (0x0F06,0x0F07).....	105
12.4.43	SCAT2_RES1 (0x0F08,0x0F09).....	105
12.4.44	SCAT2_RES2 (0x0F0A,0x0F0B).....	105
12.4.45	SCAT3_COS (0x0EF8, 0x0EF9)	106
12.4.46	SCAT3_SIN (0x0EFA, 0x0EFB)	106
12.4.47	SCAT3_THE (0x0EFC, 0x0EFD).....	106
12.4.48	SCAT3_RES1 (0x0EFE, 0x0EFF)	106
12.4.49	SCAT3_RES2 (0x0F00,0x0F01).....	107
12.4.50	LPF0_K (0x0FD0, 0x0FD1).....	107
12.4.51	LPF0_X (0x0FD2, 0x0FD3).....	107
12.4.52	LPF0_Y (0x0FD4, 0x0FD5, 0x0FD6, 0x0FD7)	108
12.4.53	LPF1_K (0x0FC8, 0x0FC9).....	108
12.4.54	LPF1_X (0x0FCA, 0x0FCB).....	108
12.4.55	LPF1_Y (0x0FCC, 0x0FCD, 0x0FCE, 0x0FCF).....	109
12.4.56	LPF2_K (0x0F78, 0x0F79).....	109
12.4.57	LPF2_X (0x0F7A, 0x0F7B).....	109
12.4.58	LPF2_Y (0x0F7C, 0x0F7D, 0x0F7E, 0x0F7F).....	110
12.4.59	LPF3_K (0x0F70, 0x0F71).....	110
12.4.60	LPF3_X (0x0F72, 0x0F73).....	110
12.4.61	LPF3_Y (0x0F74, 0x0F75, 0x0F76, 0x0F77).....	111
12.4.62	PI0_KP (0x0FB8, 0x0FB9)	111
12.4.63	PI0_EK1 (0x0FBA, 0x0FBB)	112
12.4.64	PI0_EK (0x0FBC, 0x0FBD)	112
12.4.65	PI0_KI (0x0FBE, 0x0FBF)	112
12.4.66	PI0_UKH (0x0FC0, 0x0FC1)	112
12.4.67	PI0_UKL (0x0FC2, 0x0FC3)	113
12.4.68	PI0_UKMAX (0x0FC4, 0x0FC5)	113
12.4.69	PI0_UKMIN (0x0FC6, 0x0FC7)	113
12.4.70	PI1_KP (0x0FA8, 0x0FA9)	114
12.4.71	PI1_EK1 (0x0FAA, 0x0FAB)	114
12.4.72	PI1_EK (0x0FAC, 0x0FAD)	114
12.4.73	PI1_KI (0x0FAE, 0x0FAF)	115
12.4.74	PI1_UKH (0x0FB0, 0x0FB1)	115
12.4.75	PI1_UKL (0x0FB2, 0x0FB3)	115

12.4.76	PI1_UKMAX (0x0FB4, 0x0FB4)	115
12.4.77	PI1_UKMIN (0x0FB6, 0x0FB7)	116
12.4.78	PI2_KP (0x0F5C, 0x0F5D)	116
12.4.79	PI2_EK1 (0x0F5E, 0x0F5F)	116
12.4.80	PI2_EK (0x0F60, 0x0F61)	117
12.4.81	PI2_KI (0x0F62, 0x0F63)	117
12.4.82	PI2_UKH (0x0F64, 0x0F65)	117
12.4.83	PI2_UKL (0x0F66, 0x0F67)	118
12.4.84	PI2_MAX (0x0F68, 0x0F69)	118
12.4.85	PI2_MIN (0x0F6A, 0x0F6B)	118
12.4.86	PI2_KD (0x0F6C, 0x0F6D)	118
12.4.87	PI2_EK2 (0x0F6E, 0x0F6F)	119
12.4.88	PI3_KP (0x0F48, 0x0F49)	119
12.4.89	PI3_EK1 (0x0F4A, 0x0F4B)	119
12.4.90	PI3_EK (0x0F4C, 0x0F4D)	120
12.4.91	PI3_KI (0x0F4E, 0x0F4F)	120
12.4.92	PI3_UKH (0x0F50, 0x0F51)	120
12.4.93	PI3_UKL (0x0F52, 0x0F53)	121
12.4.94	PI3_UKMAX (0x0F54, 0x0F55)	121
12.4.95	PI3_UKMIN (0x0F56, 0x0F57)	121
12.4.96	PI3_KD (0x0F58, 0x0F59)	121
12.4.97	PI3_EK2 (0x0F5A, 0x0F5B)	122
13	PFC	123
13.1	PFC 操作说明	123
13.1.1	简介	123
13.1.2	电压误差补偿模块	124
13.1.3	电压前馈补偿模块	124
13.1.4	电流误差补偿模块	125
13.1.5	PWM 输出模块	125
13.1.6	UAC/IAC/UDC 采样	126
13.2	PFC 寄存器	127
13.2.1	PFC_CR2 (0x4063)	127
13.2.2	PFC_CR0 (0x40E0)	128
13.2.3	PFC_CR1/UDC_UKMINH (0x40F2)	129

13.2.4	PFC_ADCCH (0x40E1)	129
13.2.5	PFC_CSO (0x40E2, 0x40E3)	130
13.2.6	PFC_ARR (0x40E4, 0x40E5)	130
13.2.7	PFC_UAVG (0x40E4, 0x40E5)	130
13.2.8	PFC_DR(0x40E6,0x40E7).....	131
13.2.9	UDC_REF (0x40E8, 0x40E9)	131
13.2.10	UDC_UK (0x40EA, 0x40EB)	131
13.2.11	UDC_KP (0x40EC, 0x40ED)	132
13.2.12	UDC_KI (0x40EE, 0x40EF)	132
13.2.13	UDC_UKMAX (0x40F0, 0x40F1)	132
13.2.14	UDC_UKMIN (0x40F2, 0x40F3)	133
13.2.15	PFC_KM (0x40F3)	133
13.2.16	IAC_REF (0x40F4, 0x40F5)	133
13.2.17	IAC_UK (0x40F6, 0x40F7)	134
13.2.18	IAC_KP (0x40F8, 0x40F9)	134
13.2.19	IAC_KI (0x40FA, 0x40FB)	134
13.2.20	IAC_UKMAX (0x40FC, 0x40FD)	135
13.2.21	IAC_UKMIN (0x40FE, 0x40FF)	135
13.2.22	PFC_TRGDLY/PFC_OUTARR (0x40FE, 0x40FF)	135
14	FOC/SVPWM.....	137
14.1	FOC/SVPWM 操作说明.....	137
14.1.1	简介	137
14.1.2	参考输入	137
14.1.3	PI 控制器	137
14.1.4	坐标转换	138
14.1.5	SVPWM.....	139
14.1.6	过调制.....	141
14.1.7	死区补偿	141
14.1.8	电流电压采样.....	141
14.1.9	角度模式.....	145
14.1.10	电机实时参数.....	148
14.1.11	FG 输出产生	149
14.2	FOC 寄存器	150
14.2.1	FOC_CR0 (0x409F)	150

14.2.2	FOC_CR1 (0x40A0)	150
14.2.3	FOC_CR2 (0x40A1)	151
14.2.4	FOC_CR3 (0x409E)	152
14.2.5	FOC_TSMIN (0x40A2)	153
14.2.6	FOC_TGLI (0x40A3)	153
14.2.7	FOC_TBLO (0x40A4)	153
14.2.8	FOC_TRGDLY (0x40A5)	154
14.2.9	FOC_CSO (0x40A6, 0x40A7)	154
14.2.10	FOC__RTHESTEP (0x40A8, 0x40A9)	155
14.2.11	FOC_RTHEACC (0x40AA, 0x40AB)	155
14.2.12	FOC_EOMELPF (0x40AA, 0x40AB)	155
14.2.13	FOC_RTHECNT (0x40AC)	156
14.2.14	FOC_THECOR (0x40AD)	156
14.2.15	FOC__EMF (0x40AE, 0x40AF)	156
14.2.16	FOC_THECOMP (0x40AE, 0x40AF)	157
14.2.17	FOC_DMAX (0x40B0, 0x40B1)	157
14.2.18	FOC__OMEEST (0x40B0, 0x40B1)	157
14.2.19	FOC_DMIN (0x40B2, 0x40B3)	158
14.2.20	FOC_ATAN_THETA (0x40B2, 0x40B3)	158
14.2.21	FOC_QMAX (0x40B4, 0x40B5)	158
14.2.22	FOC_QMIN (0x40B6, 0x40B7)	159
14.2.23	FOC__UD (0x40B8, 0x40B9)	159
14.2.24	FOC__UQ (0x40BA, 0x40BB)	159
14.2.25	FOC__ID (0x40BC, 0x40BD)	160
14.2.26	FOC__IQ (0x40BE, 0x40BF)	160
14.2.27	FOC__IBET (0x40C0, 0x40C1)	160
14.2.28	FOC_IQ_LPFK (0x40C0).....	161
14.2.29	FOC_ID_LPFK (0x40C1).....	161
14.2.30	FOC__VBET (0x40C2, 0x40C3)	161
14.2.31	FOC_UDCPS (0x40C2, 0x40C3)	162
14.2.32	FOC_UQCPS (0x40C4, 0x40C5)	162
14.2.33	FOC__VALP (0x40C4, 0x40C5)	162
14.2.34	FOC_FLUX (0x40C6, 0x40C7)	163
14.2.35	FOC__IC (0x40C6, 0x40C7)	163

14.2.36	FOC_LQ (0x40C8, 0x40C9)	163
14.2.37	FOC__IB (0x40C8, 0x40C9)	164
14.2.38	FOC_LD (0x40CA, 0x40CB)	164
14.2.39	FOC__IA (0x40CA, 0x40CB)	164
14.2.40	FOC__THETA (0x40CC, 0x40CD)	165
14.2.41	FOC__ETHETA (0x40CE, 0x40CF)	165
14.2.42	FOC__EALP (0x40D0, 0x40D1)	166
14.2.43	FOC__EBET (0x40D2, 0x40D3)	166
14.2.44	FOC__EOME (0x40D4, 0x40D5)	166
14.2.45	FOC__UQEX (0x40D6, 0x40D7)	167
14.2.46	FOC_KFG (0x40D6, 0x40D7)	167
14.2.47	FOC__POW (0x40D8, 0x40D9)	167
14.2.48	FOC_EOMEKLPF (0x40D8)	168
14.2.49	FOC__IAMAX (0x40DA, 0x40DB)	168
14.2.50	FOC__IBMAX (0x40DC, 0x40DD)	168
14.2.51	FOC__ICMAX (0x40DE, 0x40DF)	169
14.2.52	FOC_EFREQMAX (0x406F)	169
14.2.53	FOC_DKP (0x4070, 0x4071)	169
14.2.54	FOC_EKP (0x4074, 0x4075)	170
14.2.55	FOC_EKI (0x4076, 0x4077)	170
14.2.56	FOC_KSLIDE (0x4078, 0x4079)	170
14.2.57	FOC_EKLPFMIN (0x407A, 0x407B)	171
14.2.58	FOC_DKI (0x407C, 0x407D)	171
14.2.59	FOC_OMEKLPF (0x407E, 0x407F)	171
14.2.60	FOC_FBASE (0x4080, 0x4081)	172
14.2.61	FOC_EFREQACC (0x4082, 0x4083)	172
14.2.62	FOC_EFREQMIN (0x4084, 0x4085)	173
14.2.63	FOC_EFREQHOLD (0x4086, 0x4087)	173
14.2.64	FOC_EK3 (0x4088, 0x4089)	173
14.2.65	FOC_EK4 (0x408A, 0x408B)	174
14.2.66	FOC_EK1 (0x408C, 0x408D)	174
14.2.67	FOC_EK2 (0x408E, 0x408F)	175
14.2.68	FOC_IDREF (0x4090, 0x4091)	175
14.2.69	FOC_IQREF (0x4092, 0x4093)	175

14.2.70	FOC_QKP (0x4094, 0x4095)	176
14.2.71	FOC_QKI (0x4096, 0x4097)	176
14.2.72	FOC__UDCFLT (0x4098, 0x4099)	177
15	TIM1	178
15.1	Timer1 操作说明	178
15.1.1	Timer 计数单元	179
15.1.2	测位信号的滤波和采样	181
15.1.3	位置检测事件	182
15.1.4	换相事件	183
15.1.5	Timer1 中断	183
15.2	BLDC 方波驱动	184
15.2.1	方波驱动的六步换相	184
15.2.2	方波驱动的工作原理	185
15.3	ADC 产生换相信号	186
15.4	Timer1 寄存器	188
15.4.1	TIM1_CR0 (0x4068)	188
15.4.2	TIM1_CR1 (0x4069)	188
15.4.3	TIM1_CR2 (0x406A)	189
15.4.4	TIM1_CR3 (0x406B)	189
15.4.5	TIM1_CR4 (0x406C)	190
15.4.6	TIM1_IER (0x406D)	190
15.4.7	TIM1_SR (0x406E)	191
15.4.8	TIM1_BCOR (0x4070, 0x4071)	192
15.4.9	TIM1_CR5 (0x4072)	192
15.4.10	TIM1_DBRx (x=1~7)(0x4074+2*(x-1), 0x4075+2**(x-1))	193
15.4.11	TIM1__BCNTR (0x4082, 0x4083)	194
15.4.12	TIM1__BCCR (0x4084, 0x4085)	195
15.4.13	TIM1__BARR (0x4086, 0x4087)	195
15.4.14	TIM1__RARR (0x4088, 0x4089)	196
15.4.15	TIM1__RCNTR (0x408A, 0x408B)	196
15.4.16	TIM1__UCOP (0x408C, 0x408D)	196
15.4.17	TIM1__UFLP (0x408E, 0x408F)	197
15.4.18	TIM1__URES (0x4090, 0x4091)	197
15.4.19	TIM1__KRMAX(0x4092)	197

15.4.20	TIM1__KFMIN(0x4093).....	198
15.4.21	TIM1_KF (0x4094, 0x4095)	198
15.4.22	TIM1_KR (0x4096, 0x4097)	198
15.4.23	TIM1__ITRIP (0x4098, 0x4099)	199
16	TIM2	200
16.1	TIM2 操作说明	200
16.1.1	分频器控制	200
16.1.2	计数器 TIM2__CNTR 的读写和计数.....	201
16.1.3	输出模式	201
16.1.4	输入信号滤波和边沿检测.....	202
16.1.5	输入 timer 模式	203
16.1.6	输入 counter 模式	204
16.1.7	QEP&RSD 模式.....	205
16.1.8	步进模式	206
16.2	TIM2 寄存器.....	208
16.2.1	TIM2_CR0(0xA1)	208
16.2.2	TIM2_CR1(0xA9)	209
16.2.3	TIM2__CNTR(0xAA,0xAB)	210
16.2.4	TIM2__DR(0xAC,0xAD).....	210
16.2.5	TIM2__ARR(0xAE,0xAF).....	211
17	TIM3/TIM4.....	212
17.1	TIM3/TIM4 操作说明.....	212
17.1.1	分频器控制	212
17.1.2	TIMx__CNTR 的读写和计数.....	212
17.1.3	输出模式	213
17.1.4	输入信号滤波和边沿检测.....	214
17.1.5	输入 timer 模式	214
17.1.6	TIM4 的 FG 输出模式	215
17.2	TIM3/TIM4 寄存器	216
17.2.1	TIMx_CR0(0x9C/0x9E) (x=3/4)	216
17.2.2	TIMx_CR1(0x9D/0x9F) (x=3/4)	216
17.2.3	TIMx__CNTR(0xA2,0xA3/0x92,0x93) (x=3/4)	217
17.2.4	TIMx__DR(0xA4,0xA5/0x94,0x95) (x=3/4)	218
17.2.5	TIMx__ARR(0xA6,0xA7/0x96,0x97) (x=3/4)	218

18	SYS_TICK	219
18.1	操作说明	219
18.2	寄存器.....	219
18.2.1	DRV_SR(0x4061).....	219
18.2.2	SYST_ARR(0x4064,0x4065)	220
19	Driver	221
19.1	操作说明	221
19.1.1	简介	221
19.1.2	输出控制模块.....	222
19.1.3	PWM 模式（仅适用于 FU6815）	225
19.1.4	6N Predriver 模式（适用于 FU6865）	226
19.2	寄存器.....	227
19.2.1	PI_CR（0xF9）	227
19.2.2	DRV_CR（0x4062）	227
19.2.3	DRV_SR(0x4061).....	228
19.2.4	DRV_OUT（0xF8）	229
19.2.5	DRV_CM(0x405C, 0x405D)	229
19.2.6	DRV_ARR(0x405E,0x405F)	230
19.2.7	DRV_COMR(0x405A,0x405B).....	231
19.2.8	DRV_DR(0x4058,0x4059)	231
19.2.9	DRV_DTR(0x4060)	232
19.2.10	DRV_CNTR(0x4066,0x4067)	232
20	WDT	233
20.1	WDT 使用注意事项.....	233
20.2	WDT 操作说明	233
20.3	WDT 寄存器.....	234
20.3.1	WDT_CR（0x4026）	234
20.3.2	WDT_ARR（0x4027）	234
20.3.3	CCFG1（0x401E）	234
21	RTC 与时钟校准	235
21.1	RTC 基本功能框图	235
21.2	RTC 操作说明.....	235
21.3	RTC 寄存器	235
21.3.1	计数寄存器：RTC_TM（0x402C, 0x402D）	235

21.3.2	控制寄存器: RTC_STA (0x402E)	235
21.4	时钟校准	236
21.4.1	简介	236
21.4.2	寄存器:CAL_CR.....	236
22	IO.....	238
22.1	IO 简介.....	238
22.2	IO 操作说明	238
22.3	IO 寄存器	239
22.3.1	P0_OE (0xFC)	239
22.3.2	P1_OE (0xFD)	239
22.3.3	P2_OE (0xFE)	239
22.3.4	P3_OE (0xFF)	239
22.3.5	P4_OE (0xE9)	240
22.3.6	P5_OE (0xFB)	240
22.3.7	P1_AN (0x4050)	240
22.3.8	P2_AN (0x4051)	241
22.3.9	P3_AN (0x4052)	241
22.3.10	P0_PU (0x4053)	241
22.3.11	P1_PU (0x4054)	242
22.3.12	P2_PU (0x4055)	242
22.3.13	P3_PU (0x4056)	242
22.3.14	P4_PU (0x4057)	242
22.3.15	P5_PU (0x4048)	243
22.3.16	PH_SEL (0x404C)	243
22.3.17	PH_SEL1 (0x404D)	244
22.3.18	P0 (0x80) /P1 (0x90) /P2 (0xA0) /P3 (0xB0) /P4(0xB8) /P5(0xC0).....	244
23	ADC.....	246
23.1	ADC 简介.....	246
23.2	ADC 框图.....	246
23.3	ADC 操作说明.....	247
23.3.1	顺序扫描采样模式.....	247
23.3.2	触发采样模式.....	248
23.3.3	输出数据格式.....	249
23.4	ADC 寄存器	250

23.4.1	ADC_CR(0x4039)	250
23.4.2	ADC_MASK={ ADC_MASKH, ADC_MASKL} (0x4036~0x4037)	250
23.4.3	ADC_SCYC={ADC_SCYCH[3:0],ADC_SCYCL}(0x4035[5:2],0x4038)	251
23.4.4	ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0FD8~0x0FD9)	251
23.4.5	ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0FDA~0x0FDB)	252
23.4.6	ADC2_DR={ADC2_DRH, ADC2_DRL}(0x0FDC~0x0FDD).....	252
23.4.7	ADC3_DR={ADC3_DRH, ADC3_DRL}(0x0FDE~0x0FDF)	253
23.4.8	ADC4_DR={ADC4_DRH, ADC4_DRL} (0x0FE0~0x0FE1).....	253
23.4.9	ADC5_DR={ADC5_DRH, ADC5_DRL}(0x0FE2~0x0FE3)	253
23.4.10	ADC6_DR={ADC6_DRH, ADC6_DRL}(0x0FE4~0x0FE5)	254
23.4.11	ADC7_DR={ADC7_DRH, ADC7_DRL}(0x0FE6~0x0FE7).....	254
23.4.12	ADC8_DR={ADC8_DRH, ADC8_DRL}(0x0FE8~0x0FE9).....	255
23.4.13	ADC9_DR={ADC9_DRH, ADC9_DRL}(0x0FEA~0x0FEB).....	255
23.4.14	ADC10_DR={ADC10_DRH, ADC10_DRL}(0x0FEC~0x0FED)	255
23.4.15	ADC11_DR={ADC11_DRH, ADC11_DRL}(0x0FEE~0x0FEF).....	256
23.4.16	ADC12_DR={ADC12_DRH, ADC12_DRL}(0x0FF0~0x0FF1).....	256
23.4.17	ADC13_DR={ADC13_DRH, ADC13_DRL}(0x0FF2~0x0FF3).....	256
23.4.18	ADC14_DR={ADC14_DRH, ADC14_DRL}(0x0FF4~0x0FF5).....	257
23.4.19	ADC15_DR={ADC15_DRH, ADC15_DRL}(0x0FF6~0x0FF7).....	257
24	DAC.....	258
24.1	DAC 简介	258
24.2	DAC0 功能框图.....	258
24.3	DAC1 功能框图.....	259
24.4	DAC2 功能框图.....	260
24.5	DAC 寄存器	261
24.5.1	DAC_CR (0x4035)	261
24.5.2	DAC0_DR (0x404B)	261
24.5.3	DAC1_DR (0x404A)	261
24.5.4	DAC2_DR (0x4049)	262
25	DMA	263
25.1	DMA 功能与说明	263
25.2	DMA 寄存器.....	263
25.2.1	DMA0_CR0 (0x403A)	264
25.2.2	DMA1_CR0 (0x403B)	265

25.2.3	DMA0_LEN (0x403C)	265
25.2.4	DMA0_BA (0x403E、0x403F)	266
25.2.5	DMA1_LEN (0x403D)	266
25.2.6	DMA1_BA (0x4040、0x4041)	266
26	VREF	268
26.1	VREF 模块的操作说明.....	268
26.2	VREF 模块的寄存器	269
26.2.1	VREF_VHALF_CR (0x404F)	269
27	VHALF	270
27.1	VHALF 模块的操作说明.....	270
27.2	VHALF 模块的寄存器	270
28	运放	271
28.1	简介	271
28.2	运放操作说明	271
28.2.1	母线电流运放 AMP0.....	271
28.2.2	相电流运放 AMP1/2.....	273
28.2.3	运放 AMP3.....	276
28.3	运放寄存器	279
28.3.1	AMP_CR0 (0x404E)	279
28.3.2	AMP_CR1 (0x4034)	279
28.3.3	AMP_CR2 (0x4046)	280
29	比较器	281
29.1	比较器操作说明	281
29.1.1	比较器 CMP3.....	281
29.1.2	比较器 CMP4.....	284
29.1.3	比较器 CMP5.....	285
29.1.4	比较器组 CMPG0	286
29.1.5	比较器采样	289
29.1.6	比较器输出	290
29.2	比较器寄存器.....	291
29.2.1	CMP_CR0(0xD5)	291
29.2.2	CMP_CR1(0xD6)	291
29.2.3	CMP_CR2(0xDA)	292
29.2.4	CMP_CR3(0xDC).....	293

29.2.5	CMP_CR4(0xE1).....	294
29.2.6	CMP_SAMR(0x40AD).....	294
29.2.7	CMP_SR(0xD7).....	295
29.2.8	HALL_CR (0xE2)	296
29.2.9	EVT_FILT(0xD9)	296
29.2.10	TSD_CR(0x402F).....	297
30	电源模块.....	298
30.1	LDO	298
30.1.1	LDO 模块的操作说明.....	298
30.2	低压检测	301
30.2.1	简介	301
30.2.2	操作说明	301
30.2.3	CCFG2:RST_MOD (0x401D)	303
30.2.4	CCFG1:CK_RST_CFG (0x401E)	303
30.2.5	LVSR(0xDB).....	303
31	FLASH	305
31.1	简介	305
31.2	操作说明	305
31.3	FLASH 寄存器	306
31.3.1	FLA_CR.....	306
31.3.2	FLA_KEY.....	306
32	CRC (循环冗余校验计算单元)	307
32.1	CRC 功能框图	307
32.2	CRC16 生成多项式.....	307
32.3	CRC16 基本逻辑图.....	307
32.4	操作说明	308
32.4.1	计算单个字节的 CRC	308
32.4.2	批量计算 ROM 数据 CRC.....	308
32.5	CRC 寄存器	310
32.5.1	控制寄存器: CRC_CR.....	310
32.5.2	输入数据寄存器: CRC_DIN	310
32.5.3	结果输出寄存器: CRC_DR	311
32.5.4	自动计算起点寄存器: CRC_BEG.....	311
32.5.5	自动计算块数寄存器: CRC_CNT.....	311

33	休眠模式	312
33.1	简介	312
33.2	PCON 寄存器	313
34	代码保护	314
34.1	简介	314
34.2	操作说明	314
35	修改记录 (Document Change List)	316
	Copyright Notice	317

符号及数字意义说明

- 数字表现格式：
 - 16 进制数字：数字前缀 **0x**，或后缀 **h**。例：0x1234，1234h
 - 10 进制数字：不加修饰。例：1234
 - 2 进制：数字前缀 **0b**，或后缀 **b**。例：0b1011，1011b
- 信号名后缀”_N”，表示该信号为低电平有效
- 控制寄存器后的 [] 表示寄存器中的控制位。例如，ABCD[XY] 表示 ABCD 寄存器中的 XY 控制位。
- 控制寄存器名中的 x 表示类似寄存器。如 TIMx_CR0 表示 TIM3_CR0 和 TIM4_CR0。
- [m: n] 表示比特范围。例如，[3: 0] 表示从 bit3 到 bit0。
- 用 Pm.n 表示 Portm 的第 n 个端口。例如，P0.0 表示 port0 的 0 号端口。
- 寄存器读写特性表示：
 - R: 只读
 - W: 只写
 - R/W: 可读可写
 - W0: 只可写 0
 - W1: 只可写 1
- 标明 “reserved” 的控制位为保留位写入无效。读取的数据也不可靠。
- 默认值为 “-” 时，表示该位为不定值
- 当寄存器同时包含可读写位和只读位时，只能向只读位写入默认值。
- 对读出和写入代表不同意义的寄存器，不可使用 RMW (read-modified-write) 指令。

英文缩写及说明

ADC: Analog Digital Convertor 模数转换器
BEMF: Back Electromotive Force 反电动势
BLDC: Brush-Less DC motor 无刷直流电机
CRC: Cyclic Redundancy Check 循环冗余校验功能
DAC: Digital Analog Convertor 数模转换器
DMA: Direct Memory Access 不经过 CPU 直接与内存交换数据的方式
FOC: Field Oriented Control 电机磁场定向控制法, 也称矢量控制法
I2C: Inter Integrated Circuit 一种简单的双向二线制同步串行通信总线
GPIO: General Purpose Input Output 通用输出输入端口
IRAM: Internal RAM 内置 RAM
LDO: Low Dropout Regulator 低压差稳压电源
LIN: Local Interconnect Network 一种低成本的串行通讯网络, 用于实现汽车中的分布式系统
LPF: Low Pass Filter 低通滤波器
MDU: Multiplication Division Unit 乘除计算协处理器
ME: Motor Engine 峰岷特有电机驱动协处理器
PI/PID: Proportion Integral Differential 比例/积分/微分控制器
PWM: Pulse width modulation wave 脉冲宽度调制波形
PFC: Power Factor Correction 功率因数校正
QEP: Quadrature Encoder Pulse 正交编码器
RSD: Rotating State Detection 顺逆风状态检测功能
RTC: Real Time Clock 实时时钟
SFR: Special Function Register 控制寄存器
SPI: Serial Peripheral Interface 串行通信接口
SVPWM: Space Vector PWM 空间矢量 PWM 波形生成法
UART: Universal Asynchronous Receiver/Transmitter 异步串行通信接口
WDT: Watch Dog Timer 看门狗定时器
XRAM: External RAM 扩张 RAM

1 系统介绍

1.1 特性

■ 电源电压:

FU6815L/FU6865Q:

单电源高压模式: VCC_MODE=0, 外部电源从 VCC 输入 5~28V, VDD5 由内部 LDO 产生

单电源低压模式: VCC_MODE=1, 外部电源从 VDD5 输入 3~5.5V, 同时将 VCC 与 VDD5 短接

双电源模式: VCC_MODE=1, 外部电源 1 从 VCC 输入 5~36V, 外部电源 2 从 VDD5 输入 5V

注: FU6865Q 的 VDRV 电压需要由外部电源提供

■ 双核: 8051 内核和 ME

■ 指令周期大多为 1T 或 2T (1T 为 12 个系统周期, 当系统时钟为 24MHz 时, 1T=41.67us)

■ 32kB Flash ROM、带 CRC 校验功能、支持程序自烧录和代码保护功能

■ 256 bytes IRAM, 3.75k bytes XRAM

■ 电机驱动引擎 ME: 包含 PID 控制模块、FOC 模块、MDU 辅助计算模块, 低通滤波器 LPF

■ 16 个中断源, 可设为 4 个优先级

■ GPIO:

- FU6815L: 38 个 GPIO

- FU6865Q: 36 个 GPIO

■ 定时器:

- TIM1: 方波驱动时序控制, 支持自动换相、逐波限流, 支持 HALL、BEMF 位置检测

- TIM2: PWM 输出, 输入 PWM 波形的周期及个数检测, 正交编码器解码及顺逆风检测 QEP&RSD, 步进电机的方向、速度检测

- TIM3/TIM4: PWM 输出, 输入 PWM 波形的周期检测,

- SYS_TICK 定时器

- RTC 定时器

■ 通信接口:

1 个 SPI

1 个 I2C

2 个 UART, 其中 UART2 支持 LIN Slave 模式

■ 2 通道 DMA, 支持用于 I2C/SPI/UART 数据传输

■ 模拟外设:

- 12 位 ADC, 1us 转换, 可选择内部 VREF、外部 VREF 作参考电压

ADC 通道数:

FU6815L: 14 通道

FU6865Q: 14 通道

- 内置 VREF 参考, 可配置 3V、4V、4.5V、VDD5
- 内置 VHALF(1/2 VREF、1/4 VREF、1/8 VREF、25/64 VREF)参考输出
- 4 个独立运算放大器 (可配置可编程增益放大器)
- 4 路模拟比较器
- DAC: 1 路 9 位, 1 路 8 位, 1 路 6 位

■ 驱动类型

PWM 输出 (适用于 FU6815)

6N Predriver 输出 (适用于 FU6865)

- BLDC 方波驱动支持自动换相、逐波限流, 支持 HALL、BEMF 位置检测
- FOC 驱动支持单电阻、双电阻、三电阻电流采样
- 支持 PFC
- 时钟:
 - 内置 24MHz±2%高速晶振
 - 内置 32.8kHz 低速晶振
 - 外置 32768Hz 晶体时钟
- Watch-dog Time
- LVD 低电压检测
- TSD 过温保护功能
- 两线制 FICE 协议提供在线仿真功能

1.2 应用场景

可用于无感/有感 BLDC/PMSM 电机、三相/单相感应电机、伺服电机驱动。

油烟机、空调室内机、吊扇、落地扇、吸尘器、电吹风、工业风机、水泵、压缩机、电动车、电动工具、航模等。

1.3 概述

FU6815 系列是一款集成电机控制引擎(ME)和 8051 内核的高性能电机驱动专用芯片，ME 集成了 FOC、MDU、LPF、PID、SVPWM 等诸多硬件模块，可由硬件自动完成有感/无感 BLDC/PMSM 电机的 FOC 驱动/方波驱动的运算和控制；8051 内核用于参数配置和日常事务处理，双核并行工作实现各种高性能电机控制。其中 8051 内核大部分指令周期为 1T 或 2T。芯片内部集成有高速运算放大器、比较器、Pre-driver（仅限 FU6865）、高速 ADC、CRC、SPI、I2C、UART、LIN、多种 TIMER 等功能，内置高压 LDO，适用于 BLDC/PMSM 电机的方波、FOC 驱动控制。

FU6815 有不同封装形态：FU6815L(LQFP48)、FU6865Q(QFN56)

1.4 系统框图

1.4.1 FU6815L 功能框图

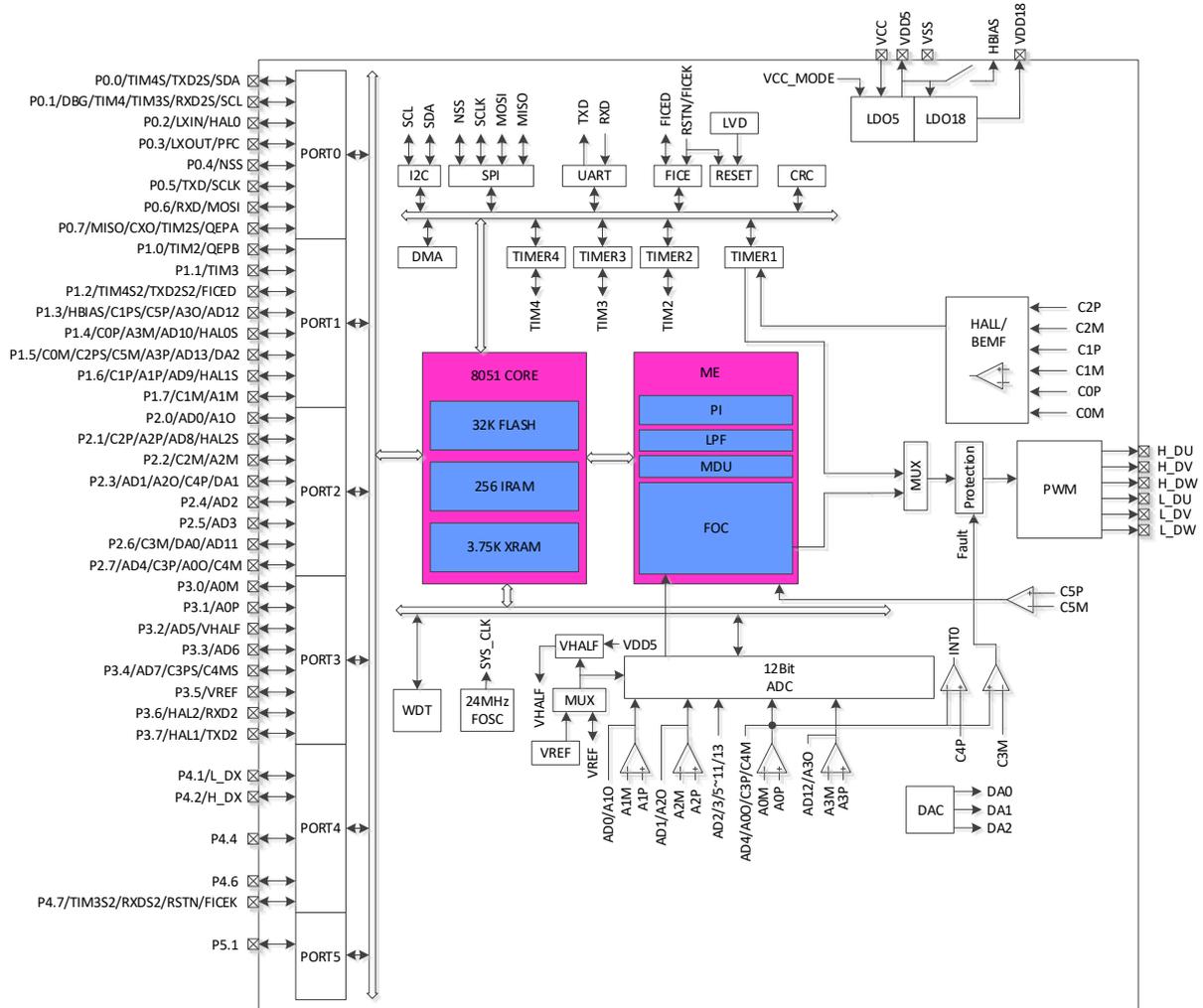


图 1-1 FU6815L 功能框图

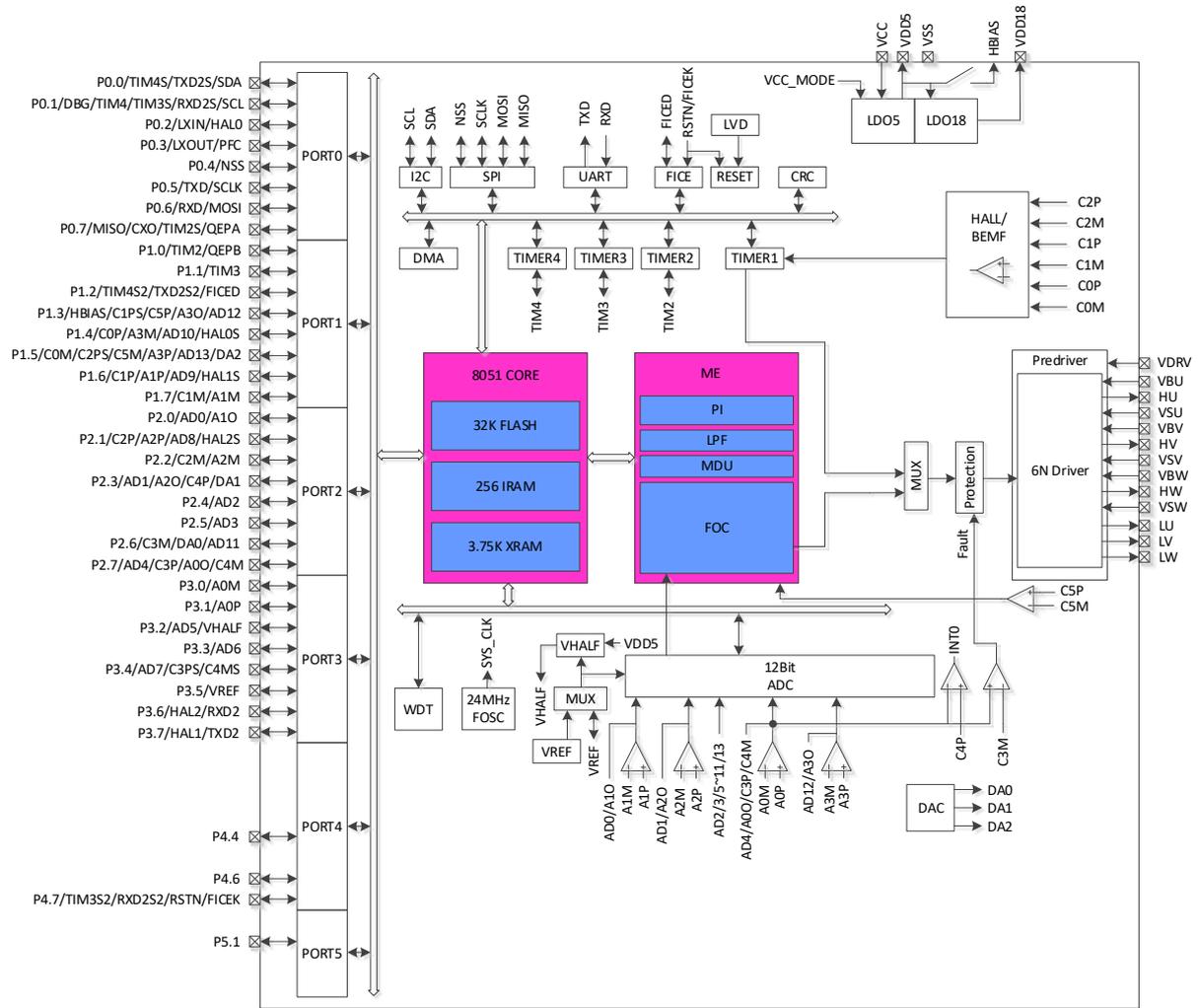
1.4.2 FU6865Q 功能框图


图 1-2 FU6865Q 功能框图

1.5 Memory 空间

内部存储空间分为指令空间（Program Memory）和数据空间（Data Memory），两个空间独立编址空间。

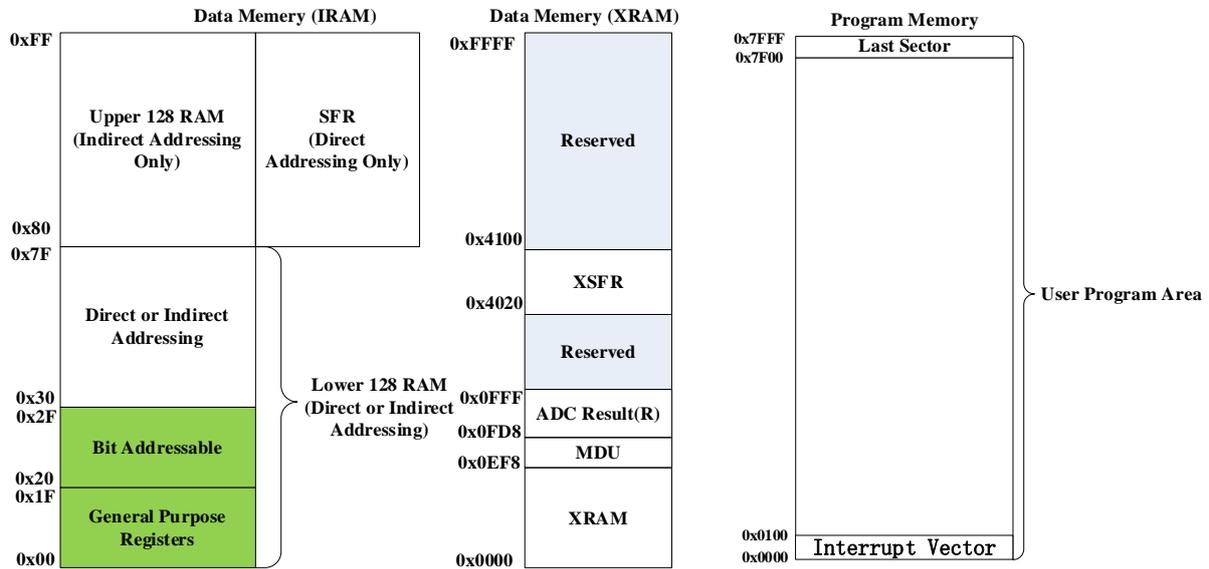


图 1-3 Memory 空间分配

1.5.1 Program Memory

指令空间可寻址范围 0x0000-0x7FFF。指令空间存储介质为 FLASH，用于存储控制程序。第一个扇区（0x0000-0x00FF）是中断向量地址区，用于保存各个中断子程序的起始地址。最后一个扇区（0x7F00-0x7FFF）里配置有芯片内部控制信号。

1.5.2 Data Memory

数据空间分为外部数据空间（External Data Memory）和内部数据空间（Internal Data Memory）。如图 1-3 所示。外部数据空间的地址范围为 0x0000-0xFFFF，仅可通过 MOVX 指令访问。其中包括扩展数据存储空间 XRAM（0x0000-0x0EF7），MDU 寄存器存储区域（0x0EF8-0x0FD7），ADC 转换结果存储区域（0x0FD8-0x0FFF）以及扩展控制寄存器空间（0x4020-0x40FF）。

内部数据空间的地址范围为 0x00-0xFF。其中 0x00-0x1F 为通用寄存器空间，包含 4 组，每组 8 个，共 32 个通用寄存器。0x20-0x7F 为低位 RAM 空间，支持直接寻址和间接寻址访问，其中 0x20~0x2F 的 16Bytes 支持 bit 寻址操作。0x80-0xFF，在间接寻址时访问时，指向 RAM 空间，直接寻址时访问时，指向 SFR 空间。

1.5.3 SFR

表 1-1 特殊功能寄存器 (SFR) 地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0xF8	DRV_OUT	PI_CR		P5_OE	P0_OE	P1_OE	P2_OE	P3_OE
0xF0	B		—	—	—	—	—	—
0xE8		P4_OE	—	—		—		—
0xE0	ACC	CMP_CR4	HALL_CR					
0xD8	UT2_CR	EVT_FILT	CMP_CR2	LVSR	CMP_CR3			
0xD0	PSW	P1_IE	P1_IF	P4_IE	P4_IF	CMP_CR0	CMP_CR1	CMP_SR
0xC8		RST_SR	—	—				
0xC0	P5	MDU_CR	—	—	—	—	—	—
0xB8	P4	LIN_CR	LIN_SR	LIN_CSR	LIN_ID	LIN_SIZE	LIN_BAUDL	LIN_BAUDH
0xB0	P3	—						
0xA8	IE	TIM2_CR1	TIM2_CNTRL	TIM2_CNTRH	TIM2_DRL	TIM2_DRH	TIM2_ARRL	TIM2_ARRH
0xA0	P2	TIM2_CR0	TIM3_CNTRL	TIM3_CNTRH	TIM3_DRL	TIM3_DRH	TIM3_ARRL	TIM3_ARRH
0x98	UT_CR	UT_DR	UT_BAUDL	UT_BAUDH	TIM3_CR0	TIM3_CR1	TIM4_CR0	TIM4_CR1
0x90	P1	—	TIM4_CNTRL	TIM4_CNTRH	TIM4_DRL	TIM4_DRH	TIM4_ARRL	TIM4_ARRH
0x88	TCON	UT2_DR	IP0	IP1	IP2	IP3		
0x80	P0	SP	DPL	DPH	FLA_KEY	FLA_CR		PCON

注 1: 地址低 4 位为 0 或 8 地址的寄存器支持位寻址访问。

注 2: 有双下划线的寄存器为 16 位寄存器, 需要使用一变量将其值读出, 如果直接读取寄存器, 那么读出来的值是不正确的。

1.5.4 XSFR

表 1-2 扩展特殊功能寄存器(XSFR)地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x40f8	IAC_KP		IAC_KI		IAC_UKMAX		IAC_UKMIN	
							PFC_OUTARR	
							PFC_TRGDLY	
0x40f0	UDC_UKMAX		UDC_UKMIN		IAC_REF		IAC_UK	
			PFC_CR1	PFC_KM				
0x40e8	UDC_REF		UDC_UK		UDC_KP		UDC_KI	
0x40e0	PFC_CR0	PFC_ADCCH	PFC_CSO		PFC_ARR		PFC_DR	
					PFC_UAVG			
0x40d8	FOC__POWH/ FOC__EOMEKLPF	FOC__POWL	FOC__IAMAXH	FOC__IAMAXL	FOC__IBMAXH	FOC__IBMAXL	FOC__ICMAXH	FOC__ICMAXL
0x40d0	FOC__EALPH	FOC__EALPL	FOC__EBETH	FOC__EBETL	FOC__EOMEH	FOC__EOMEL	FOC__UQEXH/ FOC__KFGH	FOC__UQEXL/ FOC__KFGL
0x40c8	FOC__IBH FOC__LQH	FOC__IBL FOC__LQL	FOC__IAH FOC__LDH	FOC__IAL FOC__LDL	FOC__THETAH	FOC__THETAL	FOC__ETHETAH	FOC__ETHETAL
0x40c0	FOC__IBETH FOC__IQ_LPFK	FOC__IBETL FOC__ID_LPFK	FOC__VBETH/ FOC__UDCPSH	FOC__VBETL/ FOC__UDCPSL	FOC__VALPH/ FOC__UQCPSH	FOC__VALPL/ FOC__UQCPSL	FOC__ICH FOC__FLUXH	FOC__ICL FOC__FLUXL
0x40b8	FOC__UDH	FOC__UDL	FOC__UQH	FOC__UQL	FOC__IDH	FOC__IDL	FOC__IQH	FOC__IQL
0x40b0	FOC__DMAXH FOC__OMEESTH	FOC__DMAXL FOC__OMEESTL	FOC__DMINH FOC__ATAN_THETAH	FOC__DMINL FOC__ATAN_THETAL	FOC__QMAXH	FOC__QMAXL	FOC__QMINH	FOC__QMINL
0x40a8	FOC__RTHESTEPH	FOC__RTHESTEPL	FOC__RTHEACCH	FOC__RTHEACCL	FOC__RTHECNT	FOC__THECOR/ CMP_SAMR	FOC__THECOMPH	FOC__THECOMPL
			FOC__EOMELPFH	FOC__EOMELPFL			FOC__EMFH	FOC__EMFL
0x40a0	FOC__CR1	FOC__CR2	FOC__TSMIN	FOC__TGLI	FOC__TBLO	FOC__TRGDLY	FOC__CSOH	FOC__CSOL

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x4098	FOC_UDCFLTH/	FOC_UDCFLT/	PFC_UACH	PFC_UACL	PFC_IACH	PFC_IACL	FOC_CR3	FOC_CR0
	TIM1_ITRIPH	TIM1_ITRIPL						
0x4090	FOC_IDREFH/	FOC_IDREFL/	FOC_IQREFH/	FOC_IQREFL/	FOC_QKPH/	FOC_QKPL/	FOC_QKIH/	FOC_QKIL/
	TIM1_URESH	TIM1_URESL	TIM1_UIGNH	TIM1_UIGNL	TIM1_KFH	TIM1_KFL	TIM1_KRH	TIM1_KRL
0x4088	FOC_EK3H/	FOC_EK3L/	FOC_EK4H/	FOC_EK4L/	FOC_EK1H/	FOC_EK1L/	FOC_EK2H/	FOC_EK2L/
	TIM1_RARRH	TIM1_RARRL	TIM1_RCNTRH	TIM1_RCNTRL	TIM1_UCOPH	TIM1_UCOPL	TIM1_UFLPH	TIM1_UFLPL
0x4080	FOC_FBASEH/	FOC_FBASEL/	FOC_EFREQACCH/	FOC_EFREQACCL/	FOC_EFREQMINH/	FOC_EFRQMINL/	FOC_EFREQHOLDH/	FOC_EFREQHOLDL/
	TIM1_DBR7H	TIM1_DBR7L	TIM1_BCNTRH	TIM1_BCNTRL	TIM1_BCCRH	TIM1_BCCRL	TIM1_BARRH	TIM1_BARRL
0x4078	FOC_KSLIDEH/	FOC_KSLIDEL/	FOC_EKLPFMINH/	FOC_EKLPFMINL/	FOC_DKIH	FOC_DKIL	FOC_OMEKLPFH/	FOC_OMEKLPFL/
	TIM1_DBR3H	TIM1_DBR3L	TIM1_DBR4H	TIM1_DBR4L	TIM1_DBR5H	TIM1_DBR5L	TIM1_DBR6H	TIM1_DBR6L
0x4070	TIM1_BCORH	TIM1_BCORL	TIM1_CR5		FOC_EKPH/	FOC_EKPL/	FOC_EKIH/	FOC_EKIL/
	FOC_DKPH	FOC_DKPL			TIM1_DBR1H	TIM1_DBR1L	TIM1_DBR2H	TIM1_DBR2L
0x4068	TIM1_CR0	TIM1_CR1	TIM1_CR2	TIM1_CR3	TIM1_CR4	TIM1_IER	TIM1_SR	FOC_EFREQMAX
0x4060	DRV_DTR	DRV_SR	DRV_CR	PFC_CR2	SYST_ARRH	SYST_ARRL	DRV_CNTRH	DRV_CNTRL
0x4058	DRV_DRH	DRV_DRL	DRV_COMRH	DRV_COMRL	DRV_CMRH	DRV_CMRL	DRV_ARRH	DRV_ARRL
0x4050	P1_AN	P2_AN	P3_AN	P0_PU	P1_PU	P2_PU	P3_PU	P4_PU
0x4048	P5_PU	DAC2_DR	DAC1_DR	DAC_DR	PH_SEL	PH_SEL1	AMP_CR0	VREF_VHALF_CR
0x4040	DMA1_BAH	DMA1_BAL	UT2_BAUDH	UT2_BAUDL	CAL_CR0	CAL_CR1	AMP_CR2	
0x4038	ADC_SCYC	ADC_CR	DMA0_CR0	DMA1_CR0	DMA0_LEN	DMA1_LEN	DMA0_BAH	DMA1_BAL
0x4030	SPI_CR0	SPI_CR1	SPI_CLK	SPI_DR	AMP0_GAIN	DAC_CR	ADC_MASKM	ADC_MASKL
0x4028	I2C_CR	I2C_ID	I2C_DR	I2C_SR	RTC_TMH	RTC_TML	RTC_STA	TSD_CR
0x4020		CRC_DIN	CRC_CR	CRC_DR	CRC_BEG	CRC_CNT	WDT_CR	WDT_ARR
0x0ff8								
0x0ff0	AD12_DRH	AD12_DRL	AD13_DRH	AD13_DRL	AD14_DRH	AD14_DRL	AD15_DRH	AD15_DRL
0x0fe8	AD8_DRH	AD8_DRL	AD9_DRH	AD9_DRL	AD10_DRH	AD10_DRL	AD11_DRH	AD11_DRL

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x0fe0	AD4_DRH	AD4_DRL	AD5_DRH	AD5_DRL	AD6_DRH	AD6_DRL	AD7_DRH	AD7_DRL
0x0fd8	AD0_DRH	AD0_DRL	AD1_DRH	AD1_DRL	AD2_DRH	AD2_DRL	AD3_DRH	AD3_DRL
0x0fd0	LPF0_K		LPF0_X		LPF0_YH		LPF0_YL	
0x0fc8	LPF1_K		LPF1_X		LPF1_YH		LPF1_YL	
0x0fc0	PI0_UKH		PI0_UKL		PI0_UKMAX		PI0_UKMIN	
0x0fb8	PI0_KP		PI0_EK1		PI0_EK		PI0_KI	
0x0fb0	PI1_UKH		PI1_UKL		PI1_UKMAX		PI1_UKMIN	
0x0fa8	PI1_KP		PI1_EK1		PI1_EK		PI1_KI	
0x0fa0	MUL0_MA		MUL0_MB		MUL0_MCH		MUL0_MCL	
0x0f98	MUL1_MA		MUL1_MB		MUL1_MCH		MUL1_MCL	
0x0f90	DIV0_DB		DIV0_DQH		DIV0_DQL		DIV0_DR	
0x0f88	DIV1_DQL		DIV1_DR		DIV0_DAH		DIV0_DAL	
0x0f80	DIV1_DAH		DIV1_DAL		DIV1_DB		DIV1_DQH	
0x0f78	LPF2_K		LPF2_X		LPF2_YH		LPF2_YL	
0x0f70	LPF3_K		LPF3_X		LPF3_YH		LPF3_YL	
0x0f68	PI2_UKMAX		PI2_UKMIN		PI2_KD		PI2_EK2	
0x0f60	PI2_EK		PI2_KI		PI2_UKH		PI2_UKL	
0x0f58	PI3_KD		PI3_EK2		PI2_KP		PI2_EK1	
0x0f50	PI3_UKH		PI3_UKL		PI3_UKMAX		PI3_UKMIN	
0x0f48	PI3_KP		PI3_EK1		PI3_EK		PI3_KI	
0x0f40	MUL2_MA		MUL2_MB		MUL2_MCH		MUL2_MCL	
0x0f38	MUL3_MA		MUL3_MB		MUL3_MCH		MUL3_MCL	
0x0f30	DIV2_DB		DIV2_DQH		DIV2_DQL		DIV2_DR	
0x0f28	DIV3_DQL		DIV3_DR		DIV2_DAH		DIV2_DAL	
0x0f20	DIV3_DAH		DIV3_DAL		DIV3_DB		DIV3_DQH	

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x0f18	SCAT0_SIN		SCAT0_THE		SCAT0_RES1		SCAT0_RES2	
0x0f10	SCAT1_THE		SCAT1_RES1		SCAT1_RES2		SCAT0_COS	
0x0f08	SCAT2_RES1		SCAT2_RES2		SCAT1_COS		SCAT1_SIN	
0x0f00	SCAT3_RES2		SCAT2_COS		SCAT2_SIN		SCAT2_THE	
0x0ef8	SCAT3_COS		SCAT3_SIN		SCAT3_THE		SCAT3_RES1	

注 1: 有双下划线的寄存器为 16 位寄存器，需要使用一变量将其值读出，如果直接读取寄存器，那么读出来的值是不正确的。

控制寄存器 SFR 一部分映射在内部数据空间的 SFR 区域，一部分映射在外部数据空间（也称为 XSFR）。

2 引脚定义

2.1 FU6815L LQFP48 引脚列表

表 2-1 FU6815L LQFP48 引脚列表

PAD 名称	FU6815L LQFP48	IO 类型	功能描述
P2.2/ C2M/ A2M	1	DB/ AI/ AI	GPIO P2.2 比较器 C2 负输入端 运放 A2 负输入端
P2.3/ AD1/ A2O/ C4P/ DA1	2	DB/ AI/ AO/ AI/ DO	GPIO P2.3 ADC 通道 1 输入 运放 A2 输出端 比较器 4 正输入端 DAC1 输出, 无 Buffer 输出
P2.4/ AD2	3	DB/ AI	GPIO P2.4 ADC 通道 2 输入, 母线电压分压信号输入
P2.5/ AD3	4	DB/ AI	GPIO P2.5 ADC 通道 3 输入
P2.6/ C3M/ DA0/ AD11	5	DB/ AI/ AO/ AI	GPIO P2.6 比较器 C3 的负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入
P2.7/ AD4/ C3P/ A0O/ C4M	6	DB/ AI/ AI/ AO/ AI	GPIO P2.7 ADC 通道 4 输入, 用于母线电流采样 比较器 C3 的正输入端 运放 A0 输出端 比较器 C4 负输入端
P3.0/ A0M	7	DB/ AI	GPIO P3.0 运放 A0 负输入
P3.1/ A0P	8	DB/ AI	GPIO P3.1 运放 0 正输入
P3.2/ AD5/ VHALF	9	DB/ AI/ AO	GPIO P3.2 ADC 通道 5 输入 VHALF 参考输出, 外接 1uF 电容
P3.3/ AD6	10	DB/ AI	GPIO P3.3 ADC 通道 6 输入
P3.4/ AD7/	11	DB/ AI/	GPIO P3.4 AD 通道 7 输入

PAD 名称	FU6815L LQFP48	IO 类 型	功能描述
C3PS/ C4MS		AI/ AI	功能转移后比较器 C3 正输入端 功能转移后比较器 C4 负输入端
P3.5/ VREF/	12	DB/ AB	GPIO P3.5 ADC 外部参考电压输入或者内部 VREF 输出, 外接 1~4.7uF 电容
P4.4	13	DB	GPIO P4.4
P5.1	14	DB	GPIO P5.1
P3.6/ HAL2/ RXD2	15	DB/ DI/ DI	GPIO P3.6 HALL2 逻辑电平输入 第 2 组 UART RXD 输入或 LIN RXD 输入
P3.7/ HAL1/ TXD2	16	DB/ DI/ DO	GPIO P3.7 HALL1 逻辑电平输入 第 2 组 UART TXD 输出或 LIN TXD 输出
P0.0/ TIM4S/ TXD2S/ SDA	17	DO/ DB/ DB/ DO	GPIO P0.0 功能转移后 Timer4 输入或输出 第 2 组 UART 功能转移后 TXD 输出或 LIN 功能转移后 TXD 输出 I2C SDA, 集电极开路输出, 可配置上拉电阻
P0.1/ DBG/ TIM4/ TIM3S/ RXD2S/ SCL	18	DB/ DO/ DB/ DB/ DI/ DB	GPIO P0.1 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 第 2 组 UART 功能转移后 RXD 输入或 LIN 功能转移后 RXD 输入 I2C SCL 时钟, 集电极开路输出, 可配置上拉电阻
P0.2/ LXIN/ HAL0	19	DB/ AI/ DI	GPIO P0.2 32768 晶体时钟输入 HALL0 逻辑电平输入
P0.3/ LXOUT/ PFC	20	DB/ AO/ DO	GPIO P0.3 32768 晶体时钟输入 PFC PWM 输出
P0.4/ NSS	21	DB/ DB	GPIO P0.4 SPI 的选择端口
P0.5/ TXD/ SCLK	22	DB/ DO/ DB	GPIO P0.5 功能转移前 UART1 数据发送端 SPI 时钟端口
P0.6/ RXD/ MOSI	23	DB/ DI/ DB	GPIO P0.6 功能转移前 UART1 数据接收端 SPI MOSI, 主机模式输出或从机模式输入
P0.7/ MISO/ CXO/ TIM2S/ QEPA	24	DB/ DB/ DO/ DB/ DI	GPIO P0.7 SPI MISO, 主机模式输入或从机模式输出 比较器输出测试引脚 Timer2 功能转移后捕获模式输入或 PWM 模式输出 QEP 编码 A 输入

PAD 名称	FU6815L LQFP48	IO 类 型	功能描述
P1.0/ TIM2/ QEPB	25	DB/ DB/ DI	GPIO P1.0 Timer2 功能转移前捕获模式输入或 PWM 模式输出 QEP 编码 B 输入
P1.1/ TIM3	26	DB/ DB	GPIO P1.1 Timer3 输入或输出
P4.1/ L_DX	27	DB/ DO	GPIO P4.1 PWM X 相下桥 PWM 输出
P4.2/ H_DX	28	DB/ DO	GPIO P4.2 PWM X 相上桥 PWM 输出
L_DU	29	DO	PWM U 相下桥 PWM 输出
L_DV	30	DO	PWM V 相下桥 PWM 输出
L_DW	31	DO	PWM W 相下桥 PWM 输出
H_DU	32	DO	PWM U 相上桥 PWM 输出
H_DV	33	DO	PWM V 相上桥 PWM 输出
H_DW	34	DO	PWM W 相上桥 PWM 输出
VCC	35	P	电源输入，电源模式由 VCC_MODE 决定，外接 $\geq 4.7\mu\text{F}$ 波电容。 1. 单电源高压模式： VCC_MODE=0，外部电源从 VCC 输入 5~28V，VDD5 由内部 LDO 产生； 2. 单电源低压模式： VCC_MODE=1，外部电源从 VDD5 输入 3~5.5V，同时将 VCC 与 VDD5 短接；
VSS	36	P	数字地
VDD5	37	P	中压电源输入或内部 5V LDO 输出电源，由 VCC_MODE 决定，电源接法请参考 VCC 引脚描述，外接 $\geq 1\mu\text{F}$ 电容。 中压电源输入或内部 5V LDO 输出电源，由 VCC_MODE 决定 VCC_MODE=0 时，内部 LDO 输出 5V 电源； VCC_MODE=1 时，从外部灌入 3~5.5V 电源
P4.6	38	DB	GPIO P4.6
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	39	DI/ DI/ DI/ DI/ DI	GPIO P4.7 输入，只可用于输入，可配置上拉或下拉电阻 功能转移后 TIM3 输入 功能转移后 UART2 数据接收端 外部复位输入，内置上拉电阻 FICE 调试接口时钟端
VDD18	40	P	1.8V LDO 输出电源，外接 1~4.7 μF 电容
P1.2/ TIM4S2/ TXD2S2/ FICED	41	DB/ DB/ DB/ DB	GPIO P1.2 功能转移后 TIM4 输入或输出 功能转移后 UART2 数据发送端 FICE 数据端口
P1.3/ HBIAS/	42	DB/ DO/	GPIO P1.3 HALL 偏置电源，内部通过开关连接 VDD5

PAD 名称	FU6815L LQFP48	IO 类 型	功能描述
C1PS/ C5P/ A3O/ AD12		AI/ AI/ DO/ AI	功能转移后比较器 C1 正输入端 比较器 C5 正输入端 运放 A3 输出端 ADC 通道 12 输入
P1.4/ C0P/ A3M/ AD10/ HAL0S	43	DB/ AI/ AI/ AI/ DI	GPIO P1.4 比较器 C0 正输入端 运放 A3 负输入端 ADC 通道 10 输入 功能转移后 HALL0 逻辑电平输入
P1.5/ C0M/ C2PS/ C5M/ A3P/ AD13/ DA2	44	DB/ AI/ AI/ AI/ AI/ AI/ AO	GPIO P1.5 比较器 C0 负输入端 功能转移后比较器 C2 正输入端 比较器 C5 负输入端 运放 A3 正输入端 ADC 通道 13 输入 DAC2 的输出, 无 buffer 输出
P1.6/ C1P/ A1P/ AD9/ HAL1S	45	DB/ AI/ AI/ AI/ DI	GPIO P1.6 比较器 C1 正输入端 运放 A1 正输入端 ADC 通道 9 输入 功能转移后 HALL1 逻辑电平输入
P1.7/ C1M/ A1M	46	DB/ AI/ AI	GPIO P1.7 比较器 C1 负输入端 运放 A1 负输入端
P2.0/ AD0/ A1O	47	DB/ AI/ AO	GPIO P2.0 ADC 通道 0 输入 运放 A1 输出端
P2.1/ C2P/ A2P/ AD8/ HAL2S	48	DB/ AI/ AI/ AI/ DI	GPIO P2.1 比较器 2 正输入端 运放 A2 正输入端 ADC 通道 8 输入 功能转移后 HALL2 逻辑电平输入

注:

IO 类型说明:

DI = 数字输入,

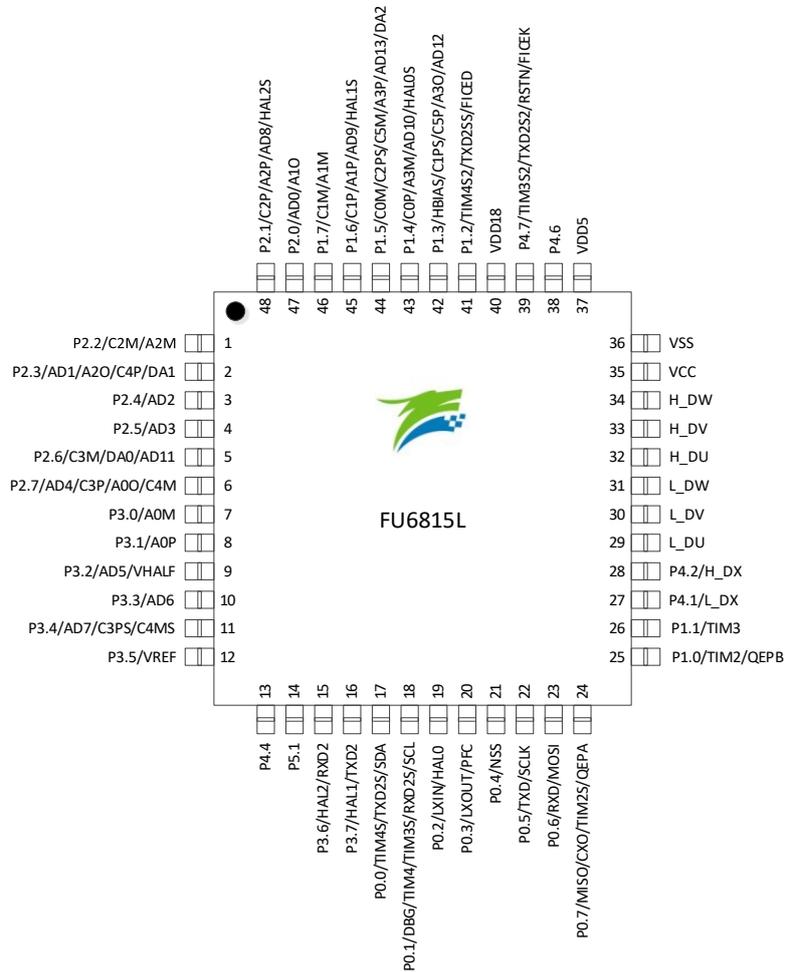
DO = 数字输出,

DB = 数字双向,

AI = 模拟输入,

AO = 模拟输出,

P = 电源

2.2 FU6815L 封装 LQFP48

图 2-1 FU6815L 封装 LQFP48

2.3 FU6865Q QFN56 引脚列表

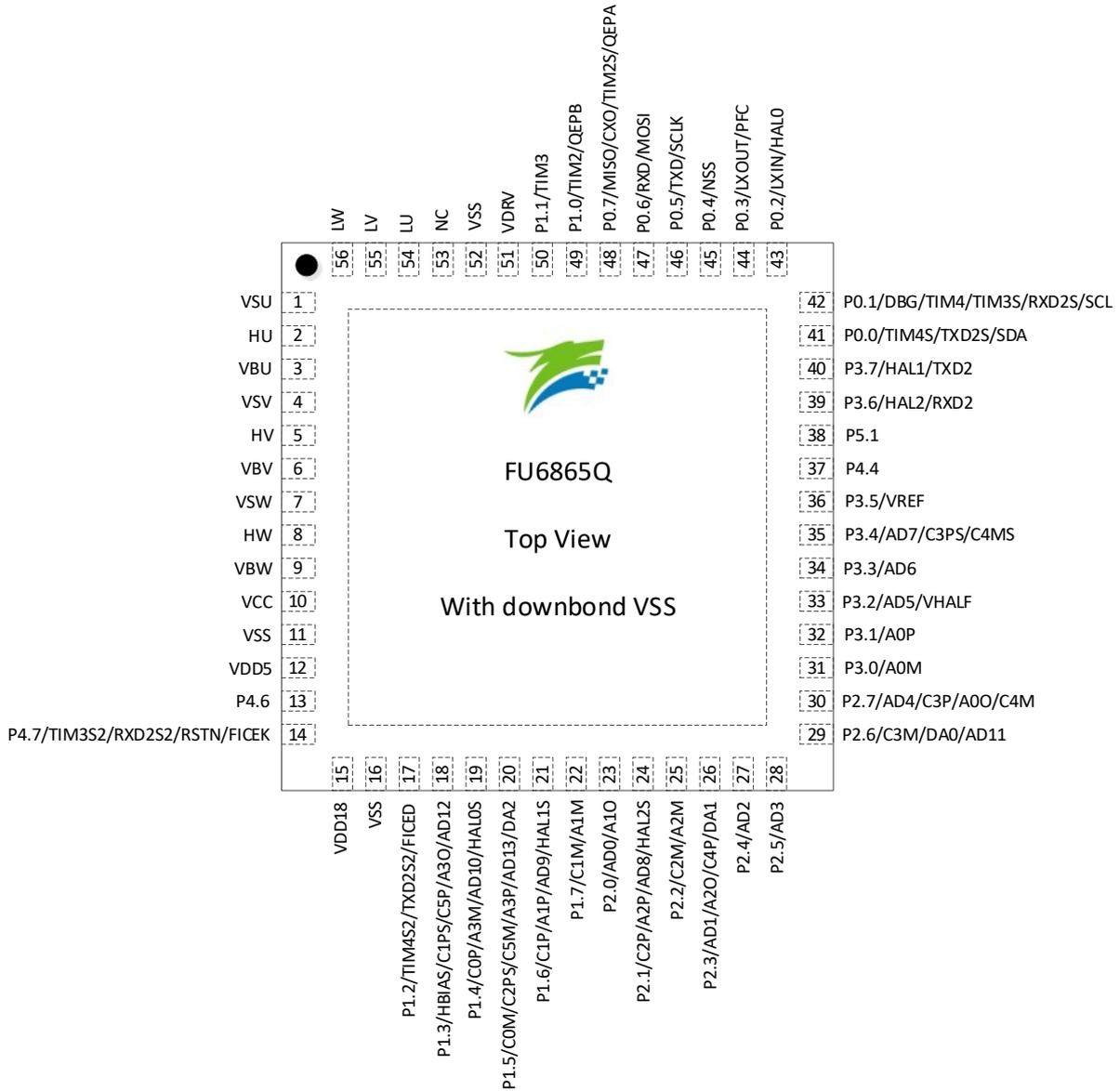
表 2-2 FU6865 QFN56 引脚列表

PAD 名称	FU6865Q QFN56	IO 类型	功能描述
VSU	1	P	6N Predriver U 相输入，用于 U 相上侧自举的地端参考
HU	2	DO	6N Predriver U 相上侧 PWM 输出
VBU	3	P	6N Predriver U 相上侧自举电源
VSV	4	P	6N Predriver V 相输入，用于 U 相上侧自举的地端参考
HV	5	DO	6N Predriver V 相上侧 PWM 输出
VBV	6	P	6N Predriver V 相上侧自举电源
VSW	7	P	6N Predriver W 相输入，用于 U 相上侧自举的地端参考
HW	8	DO	6N Predriver W 相上侧 PWM 输出
VBW	9	P	6N Predriver W 相上侧自举电源
VCC	10	P	电源输入，外接 $\geq 4.7\mu\text{F}$ 波电容。
VSS	11	P	数字地
VDD5	12	P	内部 5V LDO 输出电源，外接 $\geq 1\mu\text{F}$ 电容。
P4.6	13	DB	GPIO P4.6
P4.7/ TIM3S2/ RXD2S2/ RSTN/ FICEK	14	DI/ DI/ DI/ DI/ DI	GPIO P4.7 输入，只可用于输入，可配置上拉或下拉电阻 功能转移后 TIM3 输入 功能转移后 UART2 数据接收端 外部复位输入，内置上拉电阻 FICE 调试接口时钟端
VDD18	15	P	1.8V LDO 输出电源，外接 1~4.7 μF 电容
VSS	16	P	数字地
P1.2/ TIM4S2/ TXD2S2/ FICED	17	DB/ DB/ DB/ DB	GPIO P1.2 功能转移后 TIM4 输入或输出 功能转移后 UART2 数据发送端 FICE 数据端口
P1.3/ HBIAS/ C1PS/ C5P/ A3O/ AD12	18	DB/ DO/ AI/ AI/ DO/ AI	GPIO P1.3 HALL 偏置电源，内部通过开关连接 VDD5 功能转移后比较器 C1 正输入端 比较器 C5 正输入端 运放 A3 输出端 ADC 通道 12 输入
P1.4/ C0P/ A3M/ AD10/ HAL0S	19	DB/ AI/ AI/ AI/ DI	GPIO P1.4 比较器 C0 正输入端 运放 A3 负输入端 ADC 通道 10 输入 功能转移后 HALL0 逻辑电平输入
P1.5/ C0M/	20	DB/ AI/	GPIO P1.5 比较器 C0 负输入端

PAD 名称	FU6865Q QFN56	IO 类 型	功能描述
C2PS/ C5M/ A3P/ AD13/ DA2		AI/ AI/ AI/ AI/ AO	功能转移后比较器 C2 正输入端 比较器 C5 负输入端 运放 A3 正输入端 ADC 通道 13 输入 DAC2 的输出, 无 buffer 输出
P1.6/ C1P/ A1P/ AD9/ HAL1S	21	DB/ AI/ AI/ AI/ DI	GPIO P1.6 比较器 C1 正输入端 运放 A1 正输入端 ADC 通道 9 输入 功能转移后 HALL1 逻辑电平输入
P1.7/ C1M/ A1M	22	DB/ AI/ AI	GPIO P1.7 比较器 C1 负输入端 运放 A1 负输入端
P2.0/ AD0/ A1O	23	DB/ AI/ AO	GPIO P2.0 ADC 通道 0 输入 运放 A1 输出端
P2.1/ C2P/ A2P/ AD8/ HAL2S	24	DB/ AI/ AI/ AI/ DI	GPIO P2.1 比较器 2 正输入端 运放 A2 正输入端 ADC 通道 8 输入 功能转移后 HALL2 逻辑电平输入
P2.2/ C2M/ A2M	25	DB/ AI/ AI	GPIO P2.2 比较器 C2 负输入端 运放 A2 负输入端
P2.3/ AD1/ A2O/ C4P/ DA1	26	DB/ AI/ AO/ AI/ DO	GPIO P2.3 ADC 通道 1 输入 运放 A2 输出端 比较器 4 正输入 DAC1 输出, 无 Buffer 输出
P2.4/ AD2	27	DB/ AI	GPIO P2.4 ADC 通道 2 输入, 母线电压分压信号输入
P2.5/ AD3	28	DB/ AI	GPIO P2.5 ADC 通道 3 输入
P2.6/ C3M/ DA0/ AD11	29	DB/ AI/ AO/ AI	GPIO P2.6 比较器 C3 的负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入
P2.7/ AD4/ C3P/ A0O/ C4M	30	DB/ AI/ AI/ AO/ AI	GPIO P2.7 ADC 通道 4 输入, 用于母线电流采样 比较器 C3 的正输入端 运放 A0 输出端 比较器 C4 负输入端

PAD 名称	FU6865Q QFN56	IO 类 型	功能描述
P3.0/ A0M	31	DB/ AI	GPIO P3.0 运放 A0 负输入
P3.1/ A0P	32	DB/ AI	GPIO P3.1 运放 0 正输入
P3.2/ AD5/ VHALF	33	DB/ AI/ AO	GPIO P3.2 ADC 通道 5 输入 VHALF 参考输出, 外接 1uF 电容
P3.3/ AD6	34	DB/ AI	GPIO P3.3 ADC 通道 6 输入
P3.4/ AD7/ C3PS/ C4MS	35	DB/ AI/ AI/ AI	GPIO P3.4 AD 通道 7 输入 功能转移后比较器 C3 正输入端 功能转移后比较器 C4 负输入端
P3.5/ VREF/	36	DB/ AB	GPIO P3.5 ADC 外部参考电压输入或者内部 VREF 输出, 外接 1~4.7uF 电容
P4.4	37	DB	GPIO P4.4
P5.1	38	DB	GPIO P5.1
P3.6/ HAL2/ RXD2	39	DB/ DI/ DI	GPIO P3.6 HALL2 逻辑电平输入 第 2 组 UART RXD 输入或 LIN RXD 输入
P3.7/ HAL1/ TXD2	40	DB/ DI/ DO	GPIO P3.7 HALL1 逻辑电平输入 第 2 组 UART TXD 输出或 LIN TXD 输出
P0.0/ TIM4S/ TXD2S/ SDA	41	DO/ DB/ DB/ DO	GPIO P0.0 功能转移后 Timer4 输入或输出 第 2 组 UART 功能转移后 TXD 输出或 LIN 功能转移后 TXD 输出 I2C SDA, 集电极开路输出, 可配置上拉电阻
P0.1/ DBG/ TIM4/ TIM3S/ RXD2S/ SCL	42	DB/ DO/ DB/ DB/ DI/ DB	GPIO P0.1 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 输入或输出 第 2 组 UART 功能转移后 RXD 输入或 LIN 功能转移后 RXD 输入 I2C SCL 时钟, 集电极开路输出, 可配置上拉电阻
P0.2/ LXIN/ HAL0	43	DB/ AI/ DI	GPIO P0.2 32768 晶体时钟输入 HALL0 逻辑电平输入
P0.3/ LXOUT/ PFC	44	DB/ AO/ DO	GPIO P0.3 32768 晶体时钟输入 PFC PWM 输出
P0.4/ NSS	45	DB/ DB	GPIO P0.4 SPI 的选择端口

PAD 名称	FU6865Q QFN56	IO 类 型	功能描述
P0.5/ TXD/ SCLK	46	DB/ DO/ DB	GPIO P0.5 功能转移前 UART1 数据发送端 SPI 时钟端口
P0.6/ RXD/ MOSI	47	DB/ DI/ DB	GPIO P0.6 功能转移前 UART1 数据接收端 SPI MOSI, 主机模式输出或从机模式输入
P0.7/ MISO/ CXO/ TIM2S/ QEPA	48	DB/ DB/ DO/ DB/ DI	GPIO P0.7 SPI MISO, 主机模式输入或从机模式输出 比较器输出测试引脚 Timer2 功能转移后捕获模式输入或 PWM 模式输出 QEP 编码 A 输入
P1.0/ TIM2/ QEPB	49	DB/ DB/ DI	GPIO P1.0 Timer2 功能转移前捕获模式输入或 PWM 模式输出 QEP 编码 B 输入
P1.1/ TIM3	50	DB/ DB	GPIO P1.1 Timer3 输入或输出
VDRV	51	P	6N Predriver 电源, 5.3~22V, 外接 1~10uF 电容
VSS	52	P	数字地
NC	53		NC Pin, 悬空
LU	54	DO	6N Predriver U 相下侧 PWM 输出
LV	55	DO	6N Predriver V 相下侧 PWM 输出
LW	56	DO	6N Predriver W 相下侧 PWM 输出

2.4 FU6865Q 封装-QFN56

图 2-2 FU6865Q 封装 QFN56

3 封装信息

3.1 LQFP48_7X7

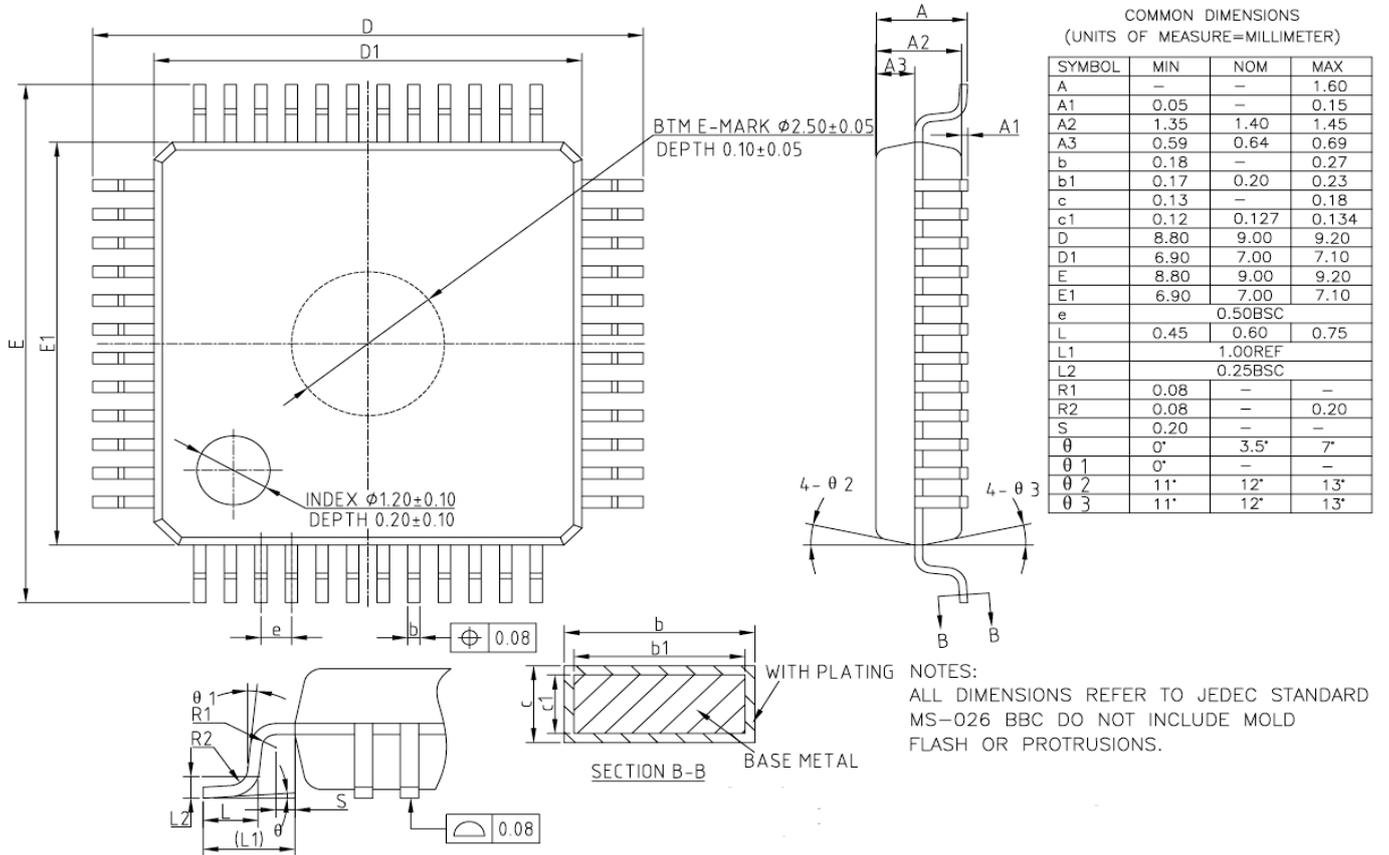


图 3-1 LQFP48_7X7 封装尺寸图

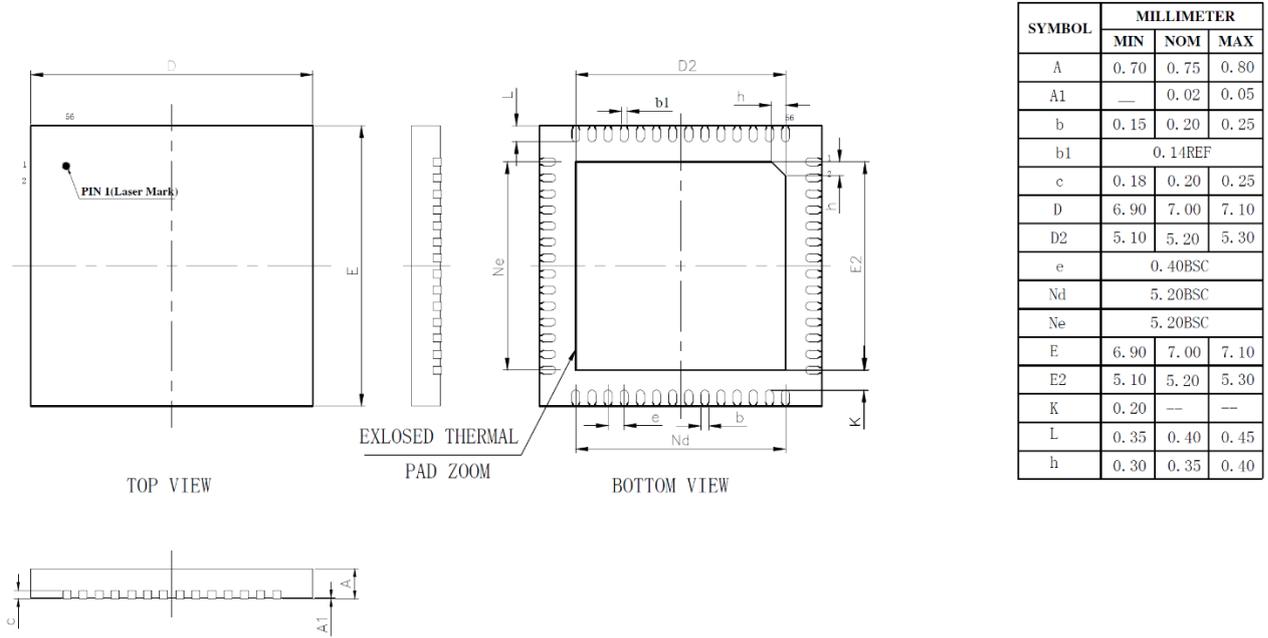
3.2 QFN56_7X7


图 3-2 QFN56_7X7 封装尺寸图

4 订购信息

表 4-1 产品型号选择

型号	MIPS(Peak)	FLASH(kByte)	XRAM(kByte)	时钟电路				驱动接口			驱动类型			I2C/UART/SPI/LI N	DMA	GPIO	定时器	模拟外设						无铅	封装		
				内部 快时钟	外部 快时钟	内部 慢时钟	外部 慢时钟	6N Pre-driver	3P3N Pre- driver	PWM	方波	SVPWM	FOC					ADC			DAC		VREF			运放	比较器
																		个数	通道数	位数	个数	位数					
FU6815L	24	32	3.75	√	—	√	√	—	—	√	√	√	√	√	38	6	1	1 4	1 2	3	9\ 8\ 6	√	4	5	√	LQFP4 8 (7x7 mm)	
FU6865Q	24	32	3.75	√	—	√	√	√	—	—	√	√	√	√	36	6	1	1 4	1 2	3	9\ 8\ 6	√	4	5	√	QFN56 (7x7m m)	

5 电气特性

5.1 绝对最大值

表 5-1 绝对最大值

参数	条件	最小值	典型值	最大值	单位
工作时结温 T_J		-40	—	150	°C
储存温度 T_{stg}		-65	—	150	°C
VCC 相对 VSS 的电压		-0.3	—	38	V
VDD5 相对 VSS 的电压		-0.3	—	6.5	V
VDRV 相对 VSS 的电压	仅适用于 FU6865	-0.3	—	25	V
VBU, VBV, VBW 浮动电压	仅适用于 FU6865	-0.3	—	165	V
VSU, VSV, VSW	仅适用于 FU6865	VBU-22, VBU-22, VBU-22,	—	VBU+0.3, VBV+0.3, VBW+0.3	V
HU/ HV/ HW	仅适用于 FU6865	VSU-0.3 VSV-0.3 VSW-0.3	—	VBU+0.3 VBV+0.3 VBW+0.3	V
RSTN、GPIO 相对 VSS 的电压		-0.3	—	VDD5+0.3	V

注意：超过表 5-1 “绝对最大值”中所列的应力值可能会永久损坏器件。这仅为应力额定值，我们不建议器件运行在该规范范围以外。长期在绝对最大值条件下工作可能会影响器件的可靠性。

5.2 全局电气特性

表 5-2 全局电气特性（适用于 FU6815L）

（除非特别声明， $T_A = 25^\circ\text{C}$ ， $V_{CC} = 5\text{V} \sim 28\text{V}$ ）

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压(3)	单电源高压模式	5	—	28	V
	双电源模式 $V_{CC_MODE} = 1, V_{CC} \geq V_{DD5}$ (2)	5	—	36	V
VDD5 工作电压	VCC 与 VDD5 连接, (2)	3	—	5.5	V
系统时钟		—	24	—	MHz
I _{vcc} 工作电流	(1)	—	15	—	mA
I _{vcc} 待机电流	(1)	—	6	—	mA
I _{vcc} 睡眠电流		—	50	150	uA
工作时环境温度 T_A		-40	—	85	°C

表 5-3 全局电气特性(适用于 FU6865)

（除非特别声明， $T_A = 25^\circ\text{C}$ ， $V_{CC} = 15\text{V}$ ， $V_{CC_MODE}=0$ ）

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压	单电源高压模式	5	—	28	V
	双电源模式 $V_{CC_MODE} = 1, V_{CC} \geq V_{DD5}$ (2)	5	—	36	V
VDD5 工作电压	$V_{CC_MODE}=1$ ，VCC 与 VDD5 连接, (2)	3	—	5.5	V

VDRV 工作电压		5.3	—	22	V
VBU, VBV, VBW 浮动电压		—	—	140	V
VBU 相对 VSU 电压, VBV 相对 VSV 电压, VBW 相对 VSW 电压		—	—	18	V
系统时钟		—	24	—	MHz
I _{VCC} 工作电流	(1)	—	20	—	mA
I _{VCC} 待机电流	(1)	—	7	—	mA
I _{VCC} 睡眠电流		—	850	1650	uA

注:

1. 根据程序运行的设置发生变化
2. Flash 写入或擦除时 VDD5 必须保持在 5~5.5V
3. 根据不同批次的样品, VCC 电压上升速率范围 0.5V/us~0.1V/s

5.3 GPIO 电气特性

表 5-4 GPIO 电气特性

(除非特别声明, TA = 25°C, VCC = 5V~28V)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF Load,从 10%上升至 90%时间, TA=25°C	—	15	—	ns
输出下降时间	50pF Load,从 90%下降至 10%时间, TA=25°C	—	13	—	ns
V _{OH} 输出高电压	I _{OH} =4mA	VDD5-0.7	—	—	V
V _{OL} 输出低电压	I _{OL} =8mA	—	—	VSS+0.7	V
V _{IH} 输入高电压	(1)	0.7*VDD5	—	—	V
V _{IL} 输入低电压		—	—	0.2*VDD5	V
上拉电阻, 除 P0[2:0]、P1[6:3]、 P2[1]、P3[7:6]外其他 GPIO		—	33	—	kΩ
上拉电阻, P0[2:0]、 P1[6:3]、P2[1]、 P3[7:6]		—	5.6	—	kΩ
下拉电阻, P01/P11/P47		—	30	—	kΩ

(1)当 VDD5=5V 时, V_{IH} 最小值可以为 0.6*VDD5

5.4 Pre-driver 电气特性

表 5-5 Pre-driver 电气特性

(除非特别声明, TA = 25°C, VCC = VDRV = 15V, VCC_MODE=0)

参数	条件	最小值	典型值	最大值	单位
高电平输出峰值电流		—	0.8	—	A

低电平输出峰值电流		—	0.8	—	A
VDRV 供电电压		5.3	—	22	V
VDRV 静态电流	输入为低或者 5V	—	0.8	1.5	mA
VDRV 电压保护开启电压		4.3	4.8	5.3	V
VDRV 电压保护关断电压		4.0	4.5	5.0	V
VDRV 电压保护迟滞电压		0.2	0.3	—	V
输出上升时间	1nF Load, 从 10% 上升至 90% 时间	—	30	70	ns
输出下降时间	1nF Load, 从 90% 下降至 10% 时间	—	30	70	ns
死区时间	DT	--	100	--	ns

5.5 ADC 电气特性

表 5-6 ADC 电气特性

(除非特别声明, TA = 25°C, VCC = 5V~28V)

参数	条件	最小值	典型值	最大值	单位
INL	12 位模式,(1)	—	2	—	LSB
DNL	12 位模式,(1)	—	1.5	—	LSB
OFFSET	12 位模式,(1)	—	6	—	LSB
SNR	f _{IN} = 350kHz,(1)	—	70.8	—	dB
ENOB	f _{IN} = 350kHz,(1)	—	10.5	—	Bit
SFDR	f _{IN} = 350kHz,(1)	—	68.2	—	dB
THD	f _{IN} = 350kHz,(1)	—	67	—	dB
R _{IN} 输入电阻	(1)	—	800	—	Ω
C _{IN} 输入电容	(1)	—	30	—	pF
转换时间	(1)	—	13	—	ADCLK
采样时间	(1)	3	—	63	ADCLK

注:

1. ADCLK=12MHz

5.6 参考电压电气特性

表 5-7 VREF & VHALF

(除非特别声明, TA = 25°C, VCC = 5V~28V)

参数	条件	最小值	典型值	最大值	单位
VREF	VREFVSEL=00B	—	4.5	—	V
	VREFVSEL=01B	—	VDD5	—	V
	VREFVSEL=11B	—	4	—	V
	VREFVSEL=10B	—	3	—	V
VHALF	VHALFSEL=00B	—	VREF/8	—	V
	VHALFSEL=01B	—	VREF/4	—	V
	VHALFSEL=10B	—	25*VREF/64	—	V
	VHALFSEL=11B	—	VREF/2	—	V

5.7 运算放大器电气特性

表 5-8 运算放大器电气特性

 (除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$)

参数	条件	最小值	典型值	最大值	单位
V _{ICMR} 共模输入范围		0	—	VDD5-1.5	V
V _{OS} 运放的失配电压	$T_A = 25^\circ\text{C}$	—	5	10	mV
A _{OL} 开环增益	$R_L = 100\text{k}\Omega$	—	80	—	dB
UGBW 单位增益带宽	$C_L = 40\text{pF}$	6	10	—	MHz
SR 运放的摆率	$C_L = 40\text{pF}$	10	15	—	V/us

5.8 HALL/BEMF 电气特性

表 5-9 HALL/BEMF 电气特性

 (除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$, $V_{CC_MODE} = 0$)

参数	条件	最小值	典型值	最大值	单位
BEMF 内置电阻		5.4	6.8	8.2	$\text{k}\Omega$
BEMF 内置电阻间相对精度		—	1	—	%

5.9 OSC 电气特性

表 5-10 OSC 电气特性

 ($T_A = -40 \sim 85^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$, $V_{CC_MODE} = 0$)

参数	条件	最小值	典型值	最大值	单位
内置高速晶振频率		23.5	24	24.5	MHz
内置低速晶振频率		29	32.8	37	kHz

注:

- 1) 内置晶振频率为出厂时的测试值

5.10 复位电气特性

表 5-11 复位电气特性

 (除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$, $V_{CC_MODE} = 0$)

参数	条件	最小值	典型值	最大值	单位
FICEK Pin 脚复位低电平最小宽度	VDD5 低电压复位电压	50			us
VDD5 低电压复位电压	复位电压选择 LVR=3.0V	2.8	3.0	3.2	V
	复位电压选择 LVR=3.5V	3.3	3.5	3.7	V
	复位电压选择 LVR=3.8V	3.6	3.8	4.0	V

5.11 LDO 电气特性

表 5-12 LDO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$, $V_{CC_MODE}=0$)

参数	条件	最小值	典型值	最大值	单位
VDD5 电压	$V_{CC} = 7\text{V} \sim 28\text{V}$, $V_{CC_MODE}=0$	4.7	5	5.3	V
VDD18 电压		1.65	1.85	2.0	V

5.12 封装热阻

表 5-13 LQFP48 封装热阻

参数	条件	值	单位
Θ_{JA} 芯片结温相对环境温度	(1), (3)	52.4	$^\circ\text{C}/\text{W}$
	(2), (3)	72.2	$^\circ\text{C}/\text{W}$
Θ_{JC} 芯片结温相对封装表面温度	(2), (3)	17	$^\circ\text{C}/\text{W}$

表 5-14 QFN56 封装热阻

参数	条件	值	单位
Θ_{JA} 芯片结温相对环境温度	(1), (3)	33	$^\circ\text{C}/\text{W}$
	(2), (3)	55	$^\circ\text{C}/\text{W}$
Θ_{JC} 芯片结温相对封装表面温度	(1), (3)	9.2	$^\circ\text{C}/\text{W}$

- 1) JEDEC 标准, 2S2P PCB
- 2) JEDEC 标准, 1S0P PCB
- 3) 实际应用条件不同, 会与测试结果有所出入

6 复位控制

6.1 复位源(RST_SR)

芯片有 7 个复位源：

- 上电复位 (RSTPOW)
- 外部引脚复位 (RSTEXT)
- 低电压 (RSTLVD) 复位
- 看门狗复位 (RSTWDT)
- Flash 非法操作复位 (RSTFED)
- Debug 复位 (RSTDBG)
- 软复位 (SOFTTR)

复位标志可查询，记录在寄存器 RST_SR 中。最近一次的复位会把相关的标志位硬件置 1，把其他各位标志清 0。软件可以将 RST_SR[RSTCLR]置 1 清除 RST_SR[7:3]&RST_SR[0]的复位标志位。

6.2 复位使能

复位使能参考相关控制寄存器。LVD、WDT 复位源固定使能。

6.3 外部引脚复位、上电复位

当芯片 RSTN 管脚为低，且超过 50us 时，芯片开始复位动作。复位后 MCU 从地址 0 开始执行程序。

电源上电，电压超过复位电压阈值后，芯片开始复位动作。复位动作结束后，MCU 开始正常工作。

6.4 低电压保护复位

芯片的内部电路会对 VDD5 进行监测，如果 VDD5 电压降低到了复位电压阈值，内部监测电路将发出对应的复位信号，使芯片发生复位。

低电压侦测电路的使能，以及低电压复位阈值的选择需要通过编译器设定。

6.5 看门狗溢出复位

使能看门狗定时器后，如果在其计数溢出之前没有及时喂狗，计数器溢出之后将会引发系统复位。这个复位源能够避免程序跑飞。

6.6 RSTFED 复位

FLASH 操作模块提供了软件用 MOVX“自写”、“自擦除”以及读取 FLASH 的功能（见后述代码保护章节），如果软件试图用这一指令自擦除最后一个扇区（0x7F00~0x7FFF）时，将发生 FLASH 非法操作复位。FEDR 复位源固定使能，不可禁止。

6.7 软复位

通过程序设置 RST_SR[SOFTR]=1，芯片会立刻强制复位，复位后 RST_SR[SOFTR]标志位被置 1。

6.8 复位寄存器

6.8.1 RST_SR(0xC9)

表 6-1 RST_SR(0xC9)

位	7	6	5	4	3	2	1	0
名称	RSTPOW/ RSTCLR	RSTEXT	RSTLVD	RSV	RSTWDT	RSTFED	RSTDBG	SOFTR
类型	R/W	R	R	R	R	R	R	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[7]	RSTPOW/ RSTCLR	读： 上电复位标志 0：上次复位不是来自于上电复位 1：上次复位来自于上电复位 写： 写入 1 时清除 RST_SR[7:3]& RST_SR[0]的复位标志。						
[6]	RSTEXT	外部引脚复位标志 0：上次复位不是来自于外部引脚复位 1：上次复位来自外部引脚复位						
[5]	RSTLVD	低电压复位标志 0：上次复位不是来自于低电压复位 1：上次复位来自于低电压复位						
[4]	RSV	保留						
[3]	RSTWDT	看门狗溢出复位标志 0：上次复位不是来自于看门狗溢出复位 1：上次复位来自于看门狗溢出复位						
[2]	RSTFED	FLASH 代码保护复位标志 0：上次复位不是来自 FLASH 代码保护复位 1：上次复位来自 FLASH 代码保护复位						
[1]	RSTDBG	调试接口 (Debug) 复位标志 0：上次复位不是来自调试接口复位 1：上次复位来自调试接口复位						
[0]	SOFTR	软件复位。 写： 写 1 系统将发生复位 写 0 无意义 读： 0：上次复位不是由于此位被写 1 而复位 1：上次复位是由于此位被写了 1 而复位						

7 中断控制

7.1 简介

芯片内部有 16 个中断源。每个中断源有四级优先级，通过 IP0~IP3 寄存器进行设置，所有的中断源的详细列表如表 7-2 所示。每个中断源在 SFR 或者 XSFR 中都有一个或者多个相关的中断标志位。当内部电路或者外部信号满足中断条件时，相应的中断标志位硬件置 1，如果全局中断和各别中断的使能位被置 1，则向 CPU 发出中断请求，如果没有高优先级的中断子程序正在被执行，就进入中断开始执行中断子程序。

除了复位以外，每个中断源都可以设置优先级。低优先级中断的子程序在执行中可以被高优先级中断打断，低优先级中断子程序将在高优先级中断子程序结束后被继续执行。新的中断不能打断相同优先级的中断处理。中断优先级寄存器可以单独设置每一个中断的优先级。设定值 0~3 依次表示优先级从最低到最高，默认值是最低的 0。如果同时发生两个中断请求，则优先服务优先级较高的中断。如果两个中断源的优先级相同，则按照固定的优先顺序进行仲裁。固定优先顺序参见表 7-2 的排序，标号越小的优先顺序越高。

7.2 中断源使能

IE[EA]是全局中断使能位，EA=0 时不响应任何中断请求。

通过设置 SFR 或者 XSFR 中相关的各别中断使能位，可以单独使能或禁用某个中断源。但是，首先将 EA 设置为 1，使能全局中断，然后才能识别各别中断的使能。注意，全局中断使能位或各别中断使能位被清零的时候，被置 1 的中断标志位将被一直保持，一旦使能位被置 1，就会立刻进入中断。所以，在将使能位置 1 之前，要注意先将所有中断标志位清零。

7.3 外部中断

外部中断共有 2 个中断源 INT0 和 INT1。

端口 P0.0~P0.3、P1.1、P0.5~P0.6 的数字输入信号和比较器 CMP4 的输出信号，可以作为外部中断 INT0 的信号源。由寄存器 LVSR[EXT0CFG]选择其中的一个作为中断来源。这些中断源共用一个中断入口，一个中断标志位 TCON[IF0]，由一个中断使能位 IE[EX0]控制，中断触发电平可以由 TCON[IT0]选择。优先级在 IP0[PX0]中设定。

端口 P1.0~P1.7、P4.0~P4.6 和 P0.4 的数字输入信号可以作为外部中断 INT1 的信号源。中断触发电平可以由 TCON[IT1]选择，寄存器 P1_IF 和 P4_IF 里的各个位分别表示这 16 个端口的中断标志位的状况，寄存器 P1_IE、P4_IE 的各个位分别使能这 16 位的外部中断功能，所以，INT1 可

以选择多个信号来源，在中断子程序里通过 P1_IF 和 P4_IF 来确认中断来源。最后这 16 个中断源共用一个中断入口，由 IE[EX1]控制使能，IP0[PX1]设定其优先级。

表 7-1 外部中断 1 对应的 IO

SFR 地址	字段	名称	描述	R/W	复位值
0xD1	[7:0]	P1_IE[7:0]	P1.0~P1.7 作为外部中断 INT1 使能 0: 禁止 1: 使能	R/W	0x00
0xD2	[7:0]	P1_IF[7:0]	P1.0~P1.7 作为外部中断 INT1 时的中断标志位 0: 无中断请求 1: 有中断请求 软件写入 0 时可以清零对应的中断标志位。 注意: MCU 写 0 清对应标志位时, 不需要清 0 的标志位必须写 1, 否则可能产生误清零的情况。 推荐使用如下语句: <code>mov D2h,#0FEh</code> , 以清 P1_IF[0]	R/W	0x00
0xD3	[7:0]	P4_IE[7:0]	P4.0~P4.6、P0.4 作为外部中断 INT1 使能 0: 禁止 1: 使能	R/W	0x00
0xD4	[7:0]	P4_IF[7:0]	P4.0~P4.6、P0.4 作为外部中断 INT1 时的中断标志位 0: 无中断请求 1: 有中断请求 软件写入 0 时可以清零对应的中断标志位。 注意: MCU 写 0 清对应标志位时, 不需要清 0 的标志位必须写 1, 否则可能产生误清零的情况。 推荐使用如下语句: <code>mov D4h,#0FEh</code> , 以清 P4_IF[0]	R/W	0x00

7.4 中断说明

表 7-2 中断说明

中断源	固定 优先 顺序	向量 地址	标志位	是否软 件清除	中断使能位	优先级 控制
复位	最高	0x0000	N/A	N/A	一直使能	最高
LVW 检测中断 (低电压预警中断)/ TSD 中断(温度侦测中断)	0	0x0003	LVSR[0]/	Y	CCFG1[6]/	IP0[1:0]
			TCON[5]		IE[1]	
外部中断 INT0	1	0x000B	TCON[2]	Y	IE[0]	IP0[3:2]
外部中断 INT1	2	0x0013	P1_IF[7:0]/ P4_IF[7:0]	Y	IE[2]	IP0[5:4]
FG 中断/DRV 中断	3	0x001B	DRV_SR[5:4]	Y	DRV_SR[3][2:0]	IP0[7:6]
TIM2 中断	4	0x0023	TIM2_CR1[7:5]	Y	TIM2_CR1[4:3] TIM2_CR0[3]	IP1[1:0]
TIM1 中断	5	0x002B	TIM1_SR[4:0]	Y	TIM_IER[4:0]	IP1[3:2]
ADC 中断	6	0x0033	ADC_CR[0]	Y	ADC_CR[1]	IP1[5:4]
CMP0/1/2 中断 HALL 中断	7	0x003B	CMP_SR[6:4]/	Y	CMP_CR0[5:0]/	IP1[7:6]
			HALL_CR[7]		HALL_CR[6]	
RTC	8	0x0043	RTC_STA[6]	Y	IE[6]	IP2[1:0]
TIM3 中断	9	0x004B	TIM3_CR1[7:5]	Y	TIM3_CR1[4:3] TIM3_CR0[3]	IP2[3:2]
Systick 中断	10	0x0053	DRV_SR[7]	Y	DRV_SR[6]	IP2[5:4]
TIM4 中断	11	0x005B	TIM4_CR1[7:5]	Y	TIM4_CR1[4:3] TIM4_CR0[3]	IP2[7:6]
CMP3 中断	12	0x0063	CMP_SR[7]	Y	CMP_CR0[7:6]	IP3[1:0]
I2C 中断/ UART1 中断	13	0x006B	I2C_SR[0]/	Y	I2C_CR[0]/	IP3[3:2]
			UT_CR[1:0]		IE[4]	
SPI 中断/ UART2 中断/ LIN 中断	14	0x0073	SPI_CR1[7]/	Y	IE[3]/	IP3[5:4]
			UT2_CR[1:0]		UT2_BAUDH[5]/	
			LIN_SR[7:5][2:0] LIN_CSR[3]		LIN_CR[3]	
DMA 中断	15	0x007B	DMA0_CR0[0]	Y	DMA0_CR[2]	IP3[7:6]
			DMA1_CR0[0]			

7.5 中断寄存器

7.5.1 IE(0xA8)

表 7-3 IE (0xA8) 中断使能

位	7	6	5	4	3	2	1	0
名称	EA	RTCIE	RSV	ES0	SPIIE	EX1	TSDIE	EX0
类型	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	EA	全局中断使能 0:禁止 1:使能						
[6]	RTCIE	RTC 中断使能 0:禁止 1:使能						
[5]	RSV	保留						
[4]	ES0	UART1 中断使能 0:禁止 1:使能						
[3]	SPIIE	SPI 中断使能 0:禁止 1:使能						
[2]	EX1	外部中断 1 使能 0:禁止 1:使能						
[1]	TSDIE	温度侦测中断 TSD(Temperature sensor detect) 0:禁止 1:使能						
[0]	EX0	外部中断 0 使能 0:禁止 1:使能						

7.5.2 IP0(0x8A)

表 7-4 IP0 (0x8A) 中断优先级寄存器 0

位	7	6	5	4	3	2	1	0
名称	PDRV		PX1		PX0		PLVW	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PDRV	FG/DRV 比较匹配中断优先级设定						
[5:4]	PX1	INT1 (外部中断 1) 优先级设定						
[3:2]	PX0	INT0 (外部中断 0) 优先级设定						
[1:0]	PLVW	LVW (低电压告警) /TSD 中断优先级设定						

注：中断优先级设定值从0~3依次表示优先级从最低到最高，共4级。

7.5.3 IP1(0x8B)

表 7-5 IP1 (0x8B) 中断优先级寄存器 1

位	7	6	5	4	3	2	1	0
名称	PCMP		PADC		PTIM1		PTIM2	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PCMP	CMP0/1/2 中断优先级设定/HALL 中断优先级设定						
[5:4]	PADC	ADC 中断优先级设定						
[3:2]	PTIM1	定时器 1 中断优先级设定						
[1:0]	PTIM2	定时器 2 中断优先级设定						

注：中断优先级设定值从0~3依次表示优先级从最低到最高，共4级。

7.5.4 IP2(0x8C)

表 7-6 IP2 (0x8C) 中断优先级寄存器 2

位	7	6	5	4	3	2	1	0
名称	PTIM4		PSYSTICK		PTIM3		PRTC	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PTIM4	定时器 4 中断优先级设定						
[5:4]	PSYSTICK	SYSTICK 中断优先级设定						
[3:2]	PTIM3	定时器 3 中断优先级设定						
[1:0]	PRTC	RTC 中断优先级设定						

注：中断优先级设定值从0~3依次表示优先级从最低到最高，共4级。

7.5.5 IP3(0x8D)

表 7-7 IP3 (0x8D) 中断优先级寄存器 3

位	7	6	5	4	3	2	1	0
名称	PDMA		PSPI_UT2		PI2C_UT1		PCMP3	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PDMA	DMA 中断优先级设定						
[5:4]	PSPI_UT2	SPI/UART2/LIN 中断优先级设定						
[3:2]	PI2C_UT1	I2C/UART1 中断优先级设定						
[1:0]	PCMP3	CMP3 中断优先级设定						

注：中断优先级设定值从0~3依次表示优先级从最低到最高，共4级。

7.5.6 TCON(0x88)

表 7-8 TCON (0x88)

位	7	6	5	4	3	2	1	0
名称	RSV		TSDIF	IT1		IF0	IT0	
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	RSV						
[5]	TSDIF	TSD 温度侦测中断标志 0: 芯片未发生超过设定温度的中断 1: 芯片发生了超过设定温度的中断。 软件写入 0 清此位为零。 此标志位常与温度保护状态位(TSDF)配合使用, TSDIF 反映的是曾经发生过超过设定温度的状态。						
[4:3]	IT1[1:0]	INT1 外部中断 1 电平触发选择 0b00: 上升沿触发中断 0b01: 下降沿触发中断 0b1x: 电平改变 (上升或下降) 触发中断						
[2]	IF0	INTO 外部中断 0 标志 0: INTO 未发生中断 1: INTO 发生了中断。软件写入 0 清此位为零						
[1:0]	IT0[1:0]	INTO 外部中断 0 电平触发选择 0b00: 上升沿触发中断 0b01: 下降沿触发中断 0b1x: 电平改变 (上升或下降) 触发中断						

8 I2C(Inter-Integrated Circuit bus)

8.1 简介

I2C（内部集成电路总线）模块提供了符合工业标准的两线串口接口，是一种简单双向的同步串行总线，可用于 MCU 和外部 I2C 设备的通讯。总线由两根串行线组成：SDA（串行数据线）和 SCL（串行时钟线）。P0.0 为 SDA 端口，P0.1 为 SCL 端口。I2C 使能后，P0.0 和 P0.1 自动变为开漏电路。可以设定 P0_PU[1:0]=1 使能内部上拉电阻，如果必要，也可外接上拉电阻。

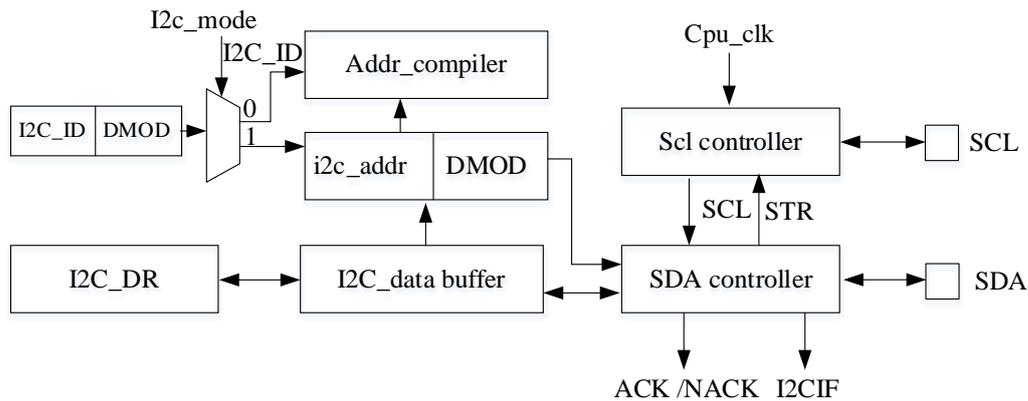


图 8-1 主器件向从器件发送数据

主要特性：

- 实现了 I2C 协议的标准模式（最高 100kHz），快速模式（最高 400kHz）以及快速+模式（最高 1MHz）。
- 既支持主机模式，也支持从机模式。
- 支持 7 位地址模式和广播寻址。
- 支持 DMA 数据传输，可以有效减轻 CPU 的负担。

总线在空闲时 SDA 和 SCL 都是高电平，这是器件检测总线是否空闲的唯一依据，在传输过程中总线上有且只有一个主器件和至少一个从器件处于活跃状态，在这种情况下，其他器件如果想发起 I2C 通讯，都必须等待直到当前通讯结束，I2C 总线空闲才能控制总线。主器件用于启动总线传输数据，并且通过 SCL 向所有器件发送时钟信号，通过 SDA 发送从机地址和读写模式。如果总线上有器件匹配该地址，那么该器件将作为从器件。在总线上主从器件和数据收发的关系不是恒定的。如果主机要发送数据给从器件，则主机首先寻址从器件，然后主动发送数据至从器件，最后由主机终止数据传送，通讯过程如图 8-2 所示；如果主机要接收从器件的数据，首先由主器件寻址从器件，然后主机接收从器件发送的数据，最后由主机终止接收过程，通讯过程如图 8-3 所示。在这种情况下，主机负责产生定时时钟和终止数据传送。

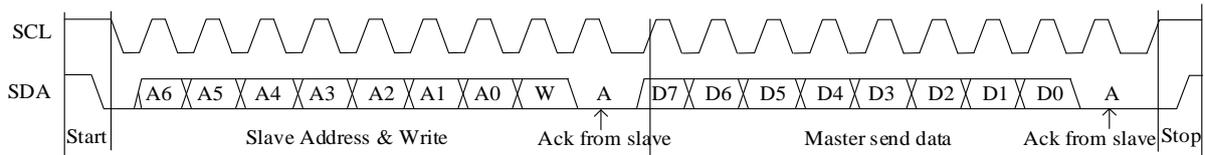


图 8-2 主器件向从器件发送数据

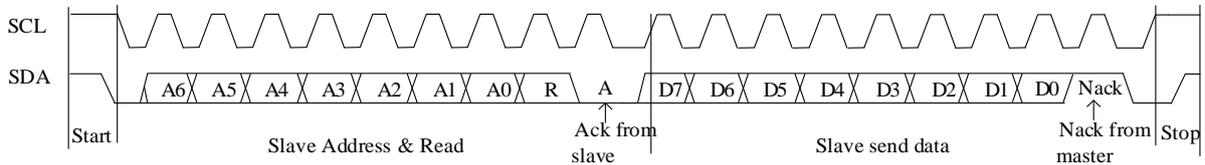


图 8-3 主器件接收从器件的数据

I2C 能够设置为主机模式或从机模式，速度最快的达到 1MHz。使用 I2C 时，只需要配置好 I2C，通过每个设备唯一的地址进行识别，那么 I2C 通讯就只由启动信号（STA）、读写信号（DMOD）、总线挂起信号（STR）和应答信号（NACK）停止信号（STP）来控制。

8.2 操作说明

8.2.1 主机模式

1. 置位 I2C_CR[I2CMS]，设置为主机模式；
2. 配置 I2C_CR [I2CSPD]，设置时钟 SCL 频率；
3. 配置 I2C_ID[I2CADD]，设置目标器件地址；
4. 配置 I2C_SR[DMOD]，设置读写方向；
5. 置位 I2C_CR[I2CEN]，使能 I2C；
6. 置位 I2C_SR[I2CSTA]，发送 START 和地址，在接收到 ACK/NACK 后，I2C_SR[STR]被硬件置 1，SCL 被主机强制拉低；
7. 如果是发送数据，在写 I2C_DR 寄存器后，复位 I2C_SR[STR]以释放 SCL，主机开始发送数据，当数据发送完毕且接收到 ACK/NACK 后，I2C_SR[STR]硬件置 1，SCL 被主机强制拉低；
8. 如果是接收数据，在复位 I2C_SR[STR]后，主机开始接收数据，当数据接受完毕后 I2C_SR[STR]硬件置 1，SCL 被主机强制拉低，此时可先通过 I2C_SR[NACK]设置 ACK/NACK，再向 I2C_SR[STR]写 0 释放 SCL 以发送 ACK/NACK 信号，如果收到了新数据，I2C_SR[STR]硬件置 1，SCL 被主机强制拉低；
9. 如果要停止发送，可以在 I2C_SR[STR]为 1 时置位 I2C_SR[I2CSTP]，当 I2C_SR[STR]复位时发送停止信号

8.2.2 从机模式

1. 配置 I2C_CR[I2CMS]=0，设置为从机模式；

2. 配置 I2C_ID[I2CADD], 设置 slave 地址; 或者配置 I2C_ID[GC]=1, 使能广播模式;
3. 配置 I2C_CR[I2CEN]=1, 使能 I2C;
4. 等待接收 START 信号和地址, 接收到 START 信号和正确的地址后 I2C_SR[I2CSTA]和 I2C_SR[STR]被硬件置 1, SCL 被从机强制拉低。此时可先通过 I2C_SR[NACK] 设置 ACK/NACK, 并通过 I2C_SR[DMOD]确认本次通讯是接收数据还是发送数据;
5. 如果是发送数据, 则写 I2C_DR 寄存器; 复位 I2C_SR[STR]以释放 SCL 后, 发送 ACK/NACK 后发送数据, 当数据发送完成且收到主机发来的 ACK/NACK 后, I2C_SR[STR]硬件置 1, SCL 被从机强制拉低;
6. 如果是接收数据, 则在准备好接收数据后复位 I2C_SR[STR] 释放 SCL, 当从机接收完数据后, I2C_SR[STR]硬件置 1, SCL 被从机强制拉低, 在通过 I2C_SR[NACK]设置 ACK/NACK 后, 复位 I2C_SR[STR]释放 SCL 并发送 ACK/NACK, 如果收到了新数据, I2C_SR[STR]硬件置 1, SCL 被主机强制拉低;
7. RESTART 功能: 当从机在 busy 状态中接收到 START 信号, 则中止当前工作, 等待接收地址。

8.2.3 I2C 中断源

I2C 的中断源有:

1. I2C_SR[STR] = 1 时, 该中断源在主机和从机模式下都有效
2. I2C_SR[I2CSTP] = 1 时, 该中断源只在从机模式下有效

如果 I2C 中断使能位 I2C_CR[I2CIE]为 1, 那么 I2C 会产生中断请求。

8.3 I2C 寄存器

8.3.1 I2C_CR(0x4028)

表 8-1 I2C_CR(0x4028)

位	7	6	5	4	3	2	1	0
名称	I2CEN	I2CMS	RSV			I2CSPD1	I2CSPD0	I2CIE
类型	R/W	R/W	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	功能						
[7]	I2CEN	I2C 使能 0: 禁止 I2C 1: 使能 I2C, 相应 GPIO 切换为 I2C 模式, OPEN DRAIN 输出。I2C 上拉是否打开由其 IO 的 Pull-up 设置决定						
[6]	I2CMS	主/从机模式选择 0: 从机模式 1: 主机模式						
[5:3]	RSV	保留						
[2:1]	I2CSPD	I2C 速度配置, 仅对主机模式下有效 00: 100kHz 传输速率 01: 400kHz 传输速率 10: 1MHz 传输速率 11: Reserved						
[0]	I2CIE	中断控制 0: 禁止 I2C 进入中断 1: 允许 I2C 进入中断, 中断请求由 I2C_SR[I2CIF]产生						

8.3.2 I2C_ID(0x4029)

表 8-2 I2C_ID(0x4029)

位	7	6	5	4	3	2	1	0
名称	I2CADD							GC
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	1	0	1	0	1	0
位	名称	功能						
[7:1]	I2CADD	I2C 地址 读: 从主机接收到的地址 写: 本机地址						
[0]	GC	广播模式, 只在从机模式下有效。 0: 不支持广播呼叫 1: 支持广播呼叫, 即 0x00 地址也会响应						

8.3.3 I2C_DR(0x402A)

表 8-3 I2C_DR(0x402A)

位	7	6	5	4	3	2	1	0
名称	I2C_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	I2C_DR	I2C 数据寄存器 读: 准备发送的数据或接收到的数据 写: 准备发送的数据						

8.3.4 I2C_SR(0x402B)

表 8-4 I2C_SR(0x402B)

位	7	6	5	4	3	2	1	0
名称	I2CBSY	DMOD	RSV	I2CSTA	I2CSTP	STR	NACK	I2CIF
类型	R	R/W	R	R/W	R/W	R/W0	R/W	R
复位值	0	0	0	0	0	0	0	0

位	名称	功能															
7	I2CBSY	I2C 忙状态标志 当 I2CEN 为 0 时，BUSY 自动为 0。 主机模式： 发送 START 成功后，硬件置‘1’，发送 STOP 成功后，硬件清‘0’。 从机模式： 收到 START 且地址匹配成功后，硬件置‘1’，收到 STOP 后，硬件清‘0’															
6	DMOD	I2C 读写标志 主机模式下： 0：写模式（主机端发数据，从机端收数据） 1：读模式（主机端收数据，从机端发数据） 从机模式为只读： 0：写模式（主机端发数据，从机端收数据） 1：读模式（主机端收数据，从机端发数据）															
5	RSV	保留															
4	I2CSTA	主机模式： 软件置‘1’，硬件确认 SCL、SDA 全为高后开始发送 START 和地址字节，当发送 START 和地址字节后硬件自动清‘0’。在发送或者接收数据的过程中，禁止 I2CSTA 写入，若要发送 RESTART，则需要数据发送或接收完毕后置 I2CSTA 为‘1’。I2C_CR[I2CEN]=0 时，自动清零。 0：非 START 和地址字节 1：发送 START 或 RESTART 和地址字节 从机模式： 硬件收到 START 且地址字节匹配后置‘1’，软件写 0 清零。 如果从机收到 START 但地址不匹配，I2CSTA 不会置‘1’，且后续所有事件会被忽略，直到收到下一个 START 事件。 表 8-5 从机模式下，I2CSTA 和 I2CSTP 决定当前 I2C 数据情况： <table border="1" data-bbox="422 1310 1460 1473"> <thead> <tr> <th>I2CSTA</th> <th>I2CSTP</th> <th>描述</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>当前发送/接收的是数据字节</td> </tr> <tr> <td>0</td> <td>1</td> <td>当前收到的是 STOP</td> </tr> <tr> <td>1</td> <td>0</td> <td>当前收到的是 START + 地址字节</td> </tr> <tr> <td>1</td> <td>1</td> <td>当前先收到的是 STOP，然后收到 START + 地址字节</td> </tr> </tbody> </table> 注：当 I2CEN 为‘0’时，I2CSTA 会被硬件自动清零。	I2CSTA	I2CSTP	描述	0	0	当前发送/接收的是数据字节	0	1	当前收到的是 STOP	1	0	当前收到的是 START + 地址字节	1	1	当前先收到的是 STOP，然后收到 START + 地址字节
I2CSTA	I2CSTP	描述															
0	0	当前发送/接收的是数据字节															
0	1	当前收到的是 STOP															
1	0	当前收到的是 START + 地址字节															
1	1	当前先收到的是 STOP，然后收到 START + 地址字节															
3	I2CSTP	主机模式： 在 I2CBSY 为‘1’时，软件才能有效写‘1’，接着硬件开始发送 STOP，当发送完 STOP 后硬件自动清‘0’；如果 I2CSTA 和 I2CSTP 同时写‘1’，且 I2CBSY 为‘1’，则 I2C 先发送 STOP，发送完 STOP 后再发 START 和地址字节，START 和地址字节发送完毕后 STR 硬件置 1。在发送或者接收数据的过程中，禁止 I2CSTP 写入，直至数据传输完毕。当 I2C_CR[I2CEN]=0 时，自动清零。 0：不发送 STOP 1：发送 STOP 从机模式： 硬件收到 STOP 后置‘1’，软件写 0 清零。 状态标志参考表 8-5 注：当 I2CEN 为‘0’时，I2CSTP 会被硬件自动清零。															
2	STR	I2C 总线挂起标志 硬件置‘1’，软件写 0 清零；当 I2CEN 为‘0’时，STR 会被硬件自动清零。 主机模式： 当硬件发送完 START 加地址字节或 DATA 字节，STR 硬件置‘1’，同时 SCL 会被拉低，直至 STR 被清零才释放 SCL。															

		<p>如果 I2CSTA 和 I2CSTP 同为‘1’，则当硬件发送完 STOP、START 加地址字节后，STR 才会置‘1’。</p> <p>从机模式： 当硬件接收完 START 且地址匹配或 DATA 字节后，STR 硬件置‘1’，同时 SCL 会被拉低，直至 STR 被清零。</p>
1	NACK	<p>I2C 每发送或接收完一个字节后，接收方向发送方的反馈（即响应位）。I2CEN=0 时，自动清零。</p> <p>0: ACK 应答位。表示接收方可以继续接受数据 1: NACK 否应答位。表示接收方希望停止数据传送</p> <p>在主机读模式（I2CMS=1, DMOD=1），从机写模式（I2CMS=0, DMOD=0）时，主机收完数据的第 8 位后将 SCL 下拉，并设置[NACK]: 0: 第 9 位发送 ACK 1: 第 9 位发送 NACK</p> <p>在主机写模式（I2CMS=1, DMOD=0），从机读模式（I2CMS=0, DMOD=1）时，主机发送完第 8 位数据就，读[NACK]: 0: 第 9 位收到的是 ACK 1: 第 9 位收到的是 NACK</p> <p>注：无论是主机模式还是从机模式，如果是发送响应位，I2C_SR[STR]是在字节的第 8 位接收完后置‘1’，同时下拉 SCL，NACK 位的值是表示即将发送的第 9 位；如果是接收响应位，I2C_SR[STR]是在字节的第 9 位接收完后置‘1’，同时下拉 SCL，NACK 位的值是表示当前收到的第 9 位</p>
0	I2CIF	<p>I2C 中断请求标志位 0: 无 I2C 中断请求 1: 有 I2C 中断请求</p> <p>主机模式： 当 STR 为‘1’时，I2CIF 为‘1’，否则为‘0’。</p> <p>从机模式： 当 I2CSTP 为‘1’或者 STR 为‘1’时，I2CIF 为‘1’，否则为‘0’。</p>

9 SPI(Serial peripheral interface)

9.1 简介

串行外设接口 SPI 是一种高速全双工同步串行总线。FU6815 系列的 SPI 可以选择作为主机还是作为从机，可以使用 3 线或 4 线的传输方式，允许总线上存在多个主器件和从器件。完整的 SPI 由 4 根信号线组成，分别是 MOSI、MISO、SCLK、NSS。

MOSI 信号是 SPI 的数据信号，当 SPI 作为主机时输出数据信号，SPI 作为从机时接收数据信号。

MISO 信号是 SPI 的数据信号，当 SPI 作为主机时接收数据信号，SPI 作为从机时输出数据信号。当 SPI 被禁止或工作在 4 线从方式而未被选中时，MISO 引脚被置于高阻态。

SCLK 信号是 SPI 的时钟信号，是数据信号的传输基准信号，由主机发送。

NSS 信号是 SPI 设备的选通信号，SPI 使用 3 线模式工作时，NSS 信号将被禁用，NSS 端口将只是普通的 IO 口。当 SPI 工作在从机模式下时，NSS 端口可以被配置为输入端口，以检测来自主机的 NSS 信号；当 SPI 工作在单主机单从机模式下时，主机的 NSS 信号可以被配置为输出，用于启动从机的 SPI；当 SPI 工作在多主机模式下时，NSS 信号被配置为输入，以检测总线当前是否有其他主机正在通信，以避免两个以上主机进行数据传输时产生冲突；当 SPI 工作在单主机多从机模式下时，主机可以通过配置多个 IO 口作为 NSS 信号以选择不同的从机来进行通讯。

9.2 操作说明

9.2.1 SPI 主方式

当 SPI 模式选择位 SPI_CR0[SPIMS]为 1 时，SPI 将以主机模式工作。在该模式下，SPI 将会根据移位寄存器是否为空来控制 SPI 启动传输。当向 SPI_DR 写入数据时，该数据实际上被写入了发送缓冲器，此时发送缓冲器空标志 SPI_CR1[TXBMT]将会置 0，如果此时移位寄存器为空，那么发送缓冲器中的数据将会传送到移位寄存器，此时传输开始：SCK 输出时钟信号，MOSI 和 MISO 将会根据 SCK 信号将数据从高位逐位送出同时从低位逐位收入，传输结束后 SPI_CR1[SPIIF]和 SPI_CR1[TXBMT]将会置 1，移位寄存器的数据将是 MISO 接收到的数据，该数据将会被送到接收缓冲器中，向 SPI_DR 读取数据时将得到接收缓冲器的数据。如果在 SPI_CR1[TXBMT]=0 的情况下向 SPI_DR 写入数据，那么写冲突标志位 SPI_CR1[WCOL]将会置 1，并且保持发送缓冲器中的数据。

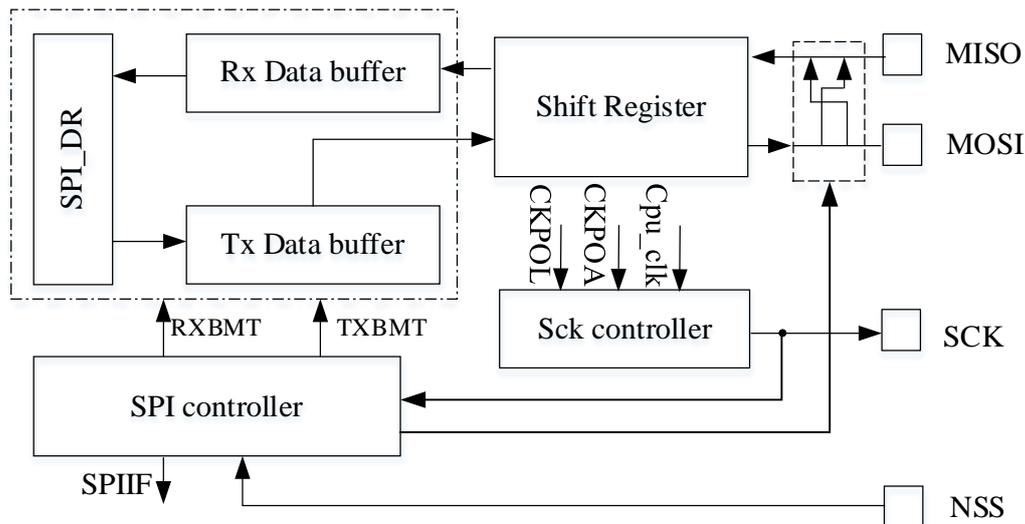


图 9-1 SPI 主机构造框图

主方式配置

1. 配置 SPI_CR1[NSSMOD]，设置 SPI 工作方式
2. 配置 SPI_CR0[CPOL]，设置时钟极性；
3. 配置 SPI_CR0[CPHA]，设置时钟相位；
4. 配置 SPI_CR0[SPIMS]=1，设置为主方式；
5. 配置 SPI_CLK，设置 SCK 频率；
6. 配置 SPI_CR1[SPIEN]=1，使能 SPI；
7. 向 SPI_DR 写入要发送的数据，每写一次，SPI 将传输一次。

9.2.2 SPI 从方式

当 SPI_CR0[SPIMS]为 0 时，SPI 将以从机模式工作。在该模式下，SPI 的 SCK 信号将由主机的 SPI 提供。当 SCK 信号未输入时，从机移位寄存器处于停止状态。当 SCK 信号输入时，从机的移位寄存器开始动作，通过 MOSI 和 MISO 开始接收和发送数据。当传输完成后，SPI_CR1[SPIIF] 和 SPI_CR1[TXBMT] 将会置 1，接收缓冲器空标志位 SPI_CR0[RXBMT]将会被清零，表示当前有未读取数据。如果 SPI_CR0[RXBMT]=0 且此时有新的数据准备送入接收缓冲器，那么 SPI_CR1[RXOVR]将会置 1，此时接收缓冲器中的数据不变。当向 SPI_DR 写入数据时 SPI_CR1[RXBMT]置 0，如果此时再写入数据，那么写冲突标志位 SPI_CR1[WCOL]将会置 1，并且保持发送缓冲器中的数据。

从方式配置

1. 配置 SPI_CR1[NSSMOD]，设置 3 线从方式、4 线从方式
2. 配置 SPI_CR0[CPOL]，设置时钟极性；
3. 配置 SPI_CR0[CPHA]，设置时钟相位；
4. 配置 SPI_CR0[SPIMS]=0，设置为从方式；

5. 配置 SPI_CR1[SPIEN]=1，使能 SPI；
6. 向 SPI_DR 写入操作数据，等待主机发送时钟信号。

9.2.3 SPI 中断源

如果 SPI 中断被允许（IE 寄存器的 SPIIE=1），在下述 4 个标志位被置 1 时将产生中断。

注意：这 4 个标志位都必须用软件清 0。

1. 在每次字节传输结束时，SPI 中断标志 SPIIF 被置 1。该标志适用于所有 SPI 方式。
2. 如果在发送缓冲器中的数据尚未被传送到移位寄存器时写 SPI_DR，写冲突标志 WCOL 被置 1。发生这种情况时，写 SPI_DR 的操作被忽略，不会对发送缓冲器写入。该标志适用于所有 SPI 方式。
3. 当 SPI 被配置为工作于多主系统中的主机而 NSS 被拉为低电平时，方式错误标志 MODF 被置 1。当发生方式错误时，SPIMS 和 SPIEN 位被清 0，以禁止 SPI，允许另一个主机控制总线。
4. 当 SPI 被配置为从机并且一次传输结束，而接收缓冲器中还保持着上一次传输的数据未被读取时，接收溢出标志 RXOVR 被置 1。新接收的字节将不被传送到接收缓冲器，允许前面接收的字节被读取。引起溢出的数据字节丢失。

9.2.4 SPI 的工作方式

SPI 的工作方式有以下几种：3 线 SPI，4 线从方式/多主方式，4 线单主方式。SPI 的工作方式将通过 SPI_CR1[NSSMOD] 进行设置。

当 SPI_CR1[NSSMOD]=00 时，SPI 将以 3 线制工作，NSS 端口将不被使用。该工作方式可用于单主单从机模式。由于没有 NSS 信号作为器件选择信号，所以要求在总线上不能有多从机存在，即只能进行点对点通信，主从机连接方式如图 9-2 所示。

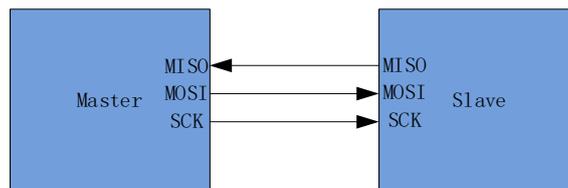


图 9-2 3 线 SPI 方式连接图

当 SPI_CR1[NSSMOD]=01 时，SPI 将以 4 线制工作，NSS 端口将被设为输入端口以检测选通信号，当 SPI_CR0[SPIMS]=1 时，该工作方式为多主机方式；当 SPI_CR0[SPIMS]=0 时，该工作方式为从机方式。对于多主机方式，当总线中的某个主机的 NSS 被拉低，那么这个主机会将 SPI_CR1[MODF] 置 1，同时变为从机模式，并且将 SPI 禁能。对于从机方式，当从机 NSS 被拉低两个系统周期后，SPI 将会启动传输。多主机的连线方式如图 9-3 所示。

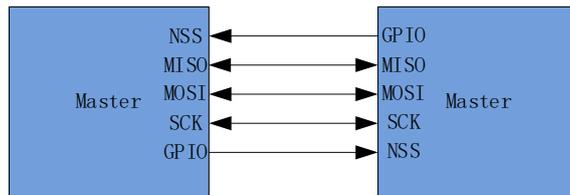


图 9-3 4 线多主方式连接图

当 $SPI_CR1[NSSMOD]=1x$ 时，SPI 将以 4 线制单主方式工作，这个工作方式只适用于主机模式。在这个工作方式下，NSS 信号为输出信号，可通过写入 $SPI_CR1[NSSMOD0]$ 的值来进行控制：当 $SPI_CR1[NSSMOD0]=1$ 时 NSS 端口将输出高电平；当 $SPI_CR1[NSSMOD0]=0$ 时 NSS 端口将输出低电平。单主机单从机的连接如图 9-4 所示。

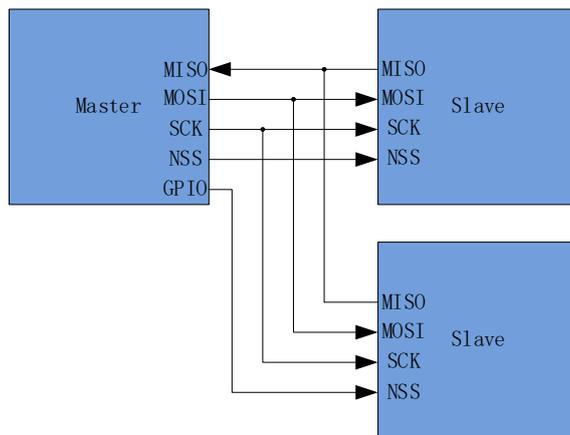


图 9-4 4 线单主方式和 4 线从方式连接图

9.2.5 串行时钟时序

使用 SPI 控制寄存器 SPI_CR0 中的时钟控制选择位可以实现串行时钟相位和极性的 4 种组合。 $SPI_CR0[CPHA]$ 选择时钟相位（移位寄存器数据跳变所用的 SCK 信号边沿）， $SPI_CR0[CPOL]$ 选择空闲电平的电位。主机和从机必须被配置为使用相同的时钟相位和极性。注意：在改变时钟相位和极性期间应禁止 SPI（ $SPIEN$ 位清零）。各种相位和极性组合设定的时钟线和数据线的时序关系如图 9-5 和图 9-6。

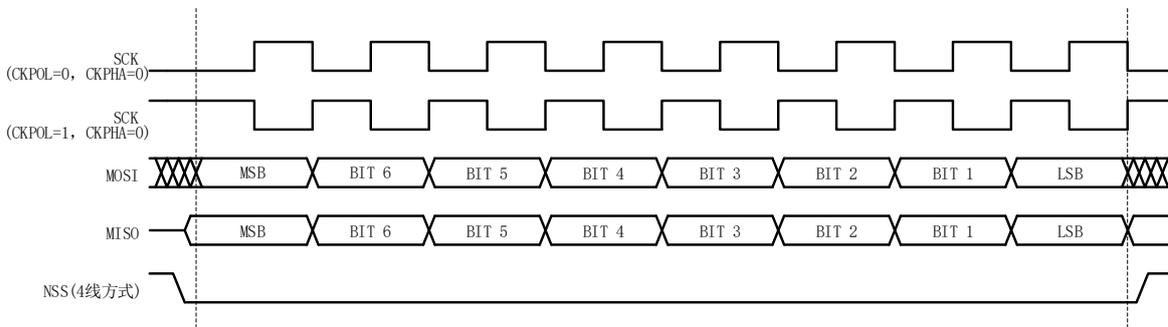


图 9-5 数据/时钟时序图(CPHA=0)

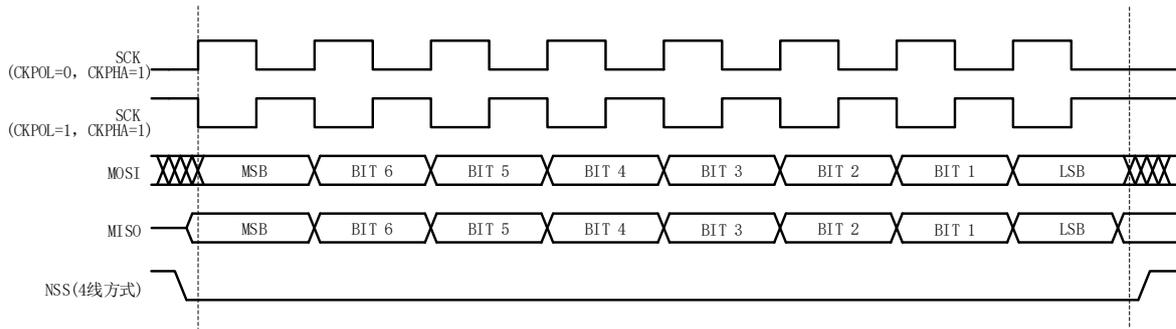


图 9-6 数据/时钟时序图(CPHA=1)

9.3 SPI 寄存器

9.3.1 SPI_CR0 (0x4030)

表 9-1 SPI_CR0 (0x4030)

位	7	6	5	4	3	2	1	0
名称	SPIBSY	SPIMS	CPHA	CPOL	SLVSEL	NSSIN	SRMT	RXBMT
类型	R	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	1	0	1	1
字段	名称	描述						
[7]	SPIBSY	忙标志。当一次 SPI 传输正在进行时（主或从方式），该位被置为 1						
[6]	SPIMS	主/从机设定 0: Slave（从机） 1: Master（主机）						
[5]	CPHA	时钟相位 0: 在 SCK 有效电平的前沿收信（采样），后沿送信（跳变） 1: 在 SCK 有效电平的前沿送信（跳变），后沿收信（采样）						
[4]	CPOL	时钟空闲电平 0: SCK 低电平为空闲电平（高电平为有效电平） 1: SCK 高电平为空闲电平（低电平为有效电平）						
[3]	SLVSEL	NSS 处理后的信号 当 NSS 引脚为低电平时该位被置 1，表示 SPI 是被选中的从机。当 NSS 引脚为高电平时（未被选中为从机）该位被清 0。该位不指示 NSS 引脚的即时值，而是该引脚输入的去噪信号。						
[2]	NSSIN	NSS 即时信号，该位指示读该寄存器时 NSS 引脚的即时值。该信号未被去噪。						
[1]	SRMT	移位寄存器空标志（只在从机模式时有效） 当所有数据都被移入/移出移位寄存器并且没有新数据可以从发送缓冲器读出或向接收缓冲器写入时，该位被置 1。当数据字节被从发送缓冲器传送到移位寄存器或 SCK 发生变化时，该位被清 0。 注：在主方式时 SRMT = 1						
[0]	RXBMT	接收缓冲器空标志（只在从机模式时有效） 当接收缓冲器被读取且没有新数据时，该位被置 1。如果在接收缓冲器中有新数据未被读取，则该位被清 0。 注：在主方式时，RXBMT = 1						
相位模式/时钟极性： 00: 上升沿接收，下降沿发送，空闲电平为低 01: 上升沿发送，下降沿接收，空闲电平为高 10: 上升沿发送，下降沿接收，空闲电平为低 11: 上升沿接收，下降沿发送，空闲电平为高								

9.3.2 SPI_CR1 (0x4031)

表 9-2 SPI_CR1 (0x4031)

位	7	6	5	4	3	2	1	0
名称	SPIIF	WCOL	MODF	RXOVRN	NSSMOD1	NSSMOD0	TXBMT	SPIEN
类型	R/WO	R/WO	R/WO	R/WO	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	1	0
字段	名称	描述						
[7]	SPIIF	中断标志 当每次传输完一个数据 (8bit) 之后, 这位将由硬件拉高。此位必须由软件写 0 清零						
[6]	WCOL	写冲突标志 当 TXBMT 为 0 时, 写入 SPI_DR, 则此位被置 1。 此位必须由软件写 0 清零						
[5]	MODF	模式错误标志位 当检测到主机模式冲突的时候, 此位置为 1 (NSSIN=0, SPIMS=1 且 NSSMOD[1:0]=01)。 此位必须由软件写 0 清零						
[4]	RXOVRN	接收溢出标志 (只在从机模式下有效) 当前传输的最后一位已经移入 SPI 移位寄存器, 而接收缓冲器中仍保存着前一次传输未被读取的数据时该位由硬件置 1 (并产生一个 SPI 中断)。该位不会被硬件自动清 0, 必须用软件写 0 清零						
[3:2]	NSSMOD	SPI 模式配置位: 00: 3 线从方式或 3 线主方式。NSS 信号不连到端口引脚。 01: 4 线从方式或多主方式 (默认值)。NSS 端口为输入。 1x: 4 线单主方式。NSS 端口为输出状态并输出 NSSMOD0 的值。						
[1]	TXBMT	发送缓冲器空标志 当新数据被写入发送缓冲器时, 该位被清 0。当发送缓冲器中的数据被传送到 SPI 移位寄存器时, 该位被置 1, 表示可以向发送缓冲器写新数据。						
[0]	SPIEN	SPI 使能 0: 禁止 SPI 1: 使能 SPI						

9.3.3 SPI_CLK (0x4032)

表 9-3 SPI_CLK (0x4032)

位	7	6	5	4	3	2	1	0
名称	SPI_CLK							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	SPI_CLK	SPI 时钟配置寄存器 SPI 时钟频率设置, master 模式有效, 仅在 SPIEN=0 时可写。 $fsck = sysclk / (2x(SPI_CLK[7:0] + 1))$ for $0 \leq SPI_CLK \leq 255$ 例如: $sysclk = 24MHz, SPI_CLK=0x04,$ $fsck = 24000000 / (2x(4+1)) = 2400kHz$						

9.3.4 SPI_DR (0x4033)

表 9-4 SPI_DR (0x4033)

位	7	6	5	4	3	2	1	0
名称	SPI_DR							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	SPI_DR	SPI 数据寄存器 SPI_DR 寄存器用于发送和接收 SPI 数据。在主方式下，向 SPI_DR 写入数据时，数据被放到发送缓冲器并启动发送。读 SPI_DR 读取接收缓冲器的内容。						

10 UART(Universal Asynchronous Receiver / Transmitter)

10.1 简介

UART 提供了一个灵活方便的串行数据交换接口，数据帧可以通过全双工或者半双工方式进行传输。提供了波特率、电平反向可编程配置，能产生系统所需要的发送和接收数据的特定频率。

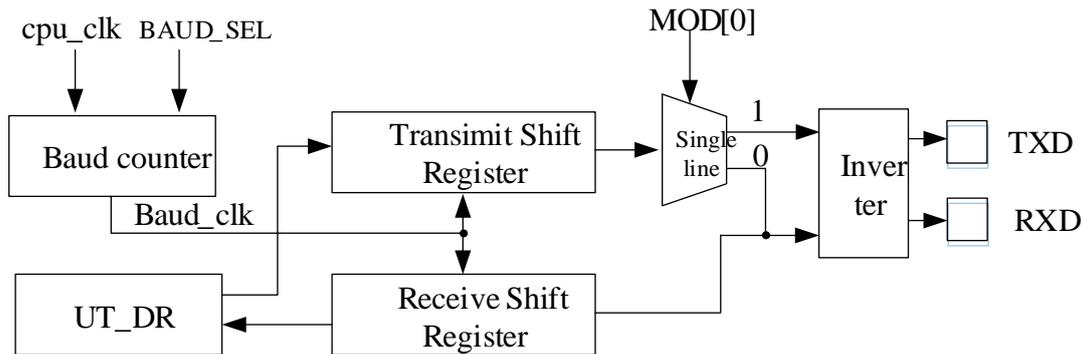


图 10-1 UART 通信模块构造框图

此外，UART2 还可以支持 LIN Slave 模式。

UART 支持 DMA 功能传输数据，以实现高速率的数据通信。

10.2 UART 操作说明

UART 提供反向电平配置，通过配置寄存器 UT_BAUD 反向使能位 TXD_INV/RXD_INV 来实现发送、接收电平的反向配置(UART2 配置寄存器 UT2_BAUD 的 TXD_INV/RXD_INV)，两个设备通讯时，需要在相同电平配置下才能正常的通讯。当使用单线制时，如果没有使能反相功能，总线空闲电平为高电平，此时应该将总线上拉；如果使能了反相功能，总线空闲电平为低电平，此时总线不能上拉。

10.2.1 模式 0

该模式的工作模式为单线制半双工。在该模式下 RXD 既为发送数据总线，又为接收数据总线，收发数据为 10 位，即 1 位启动、8 位数据 (UT_DR)、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，复位 UT_CR[TI]，这时 RXD 将输出 10 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入。接收完成后，UT_CR[RI]置位，读取 UT_DR 会得到接收到的数据。

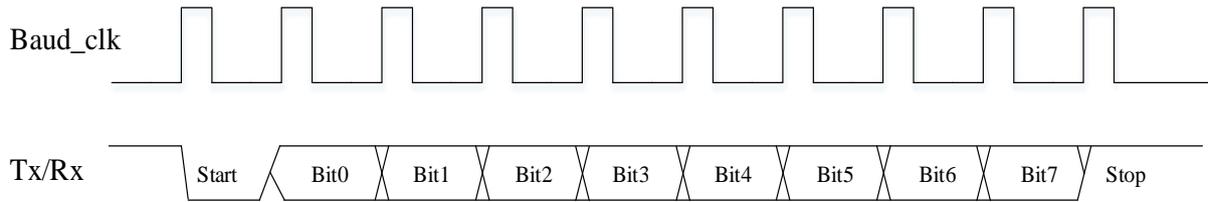


图 10-2 UART 模式 0 通信时序图

10.2.2 模式 1

该模式的工作模式为全/半双工。在该模式下 TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 10 位，即 1 位启动、8 位数据（UT_DR）、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，复位 UT_CR[TI]，这时 TXD 将输出 10 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，需先置位 UT_CR[REN]启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入，接收完成后，UT_CR[RI]置位，读取 UT_DR 会得到接收到的数据。

10.2.3 模式 2

该模式的工作模式为单线制半双工。在该模式下 RXD 既为发送数据总线，又为接收数据总线，收发数据为 11 位，即 1 位启动、9 位数据（UT_DR+ UT_CR[RB8]/ UT_CR[TB8]）、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，同时设置 UT_CR[TB8]，复位 UT_CR[TI]，这时 TXD 将输出 11 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入，接收完成后，UT_CR[RI]置位，UT_CR[RB8]将存放第 9 位数据，读取 UT_DR 会得到接收到前 8 位的数据。

10.2.4 模式 3

该模式的工作模式为全/半双工。在该模式下 TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 11 位，即 1 位启动、9 位数据（UT_DR+ UT_CR[RB8]/ UT_CR[TB8]）、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，同时设置 UT_CR[TB8]，复位 UT_CR[TI]，这时 TXD 将输出 11 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，需先置位 UT_CR[REN]启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RI]置位，UT_CR[RB8]将存放第 9 位数据，读取 UT_DR 会得到接收到前 8 位的数据。

10.2.5 UART 中断源

如果 UART 中断被允许（IE[ES0]=1），在下述 2 个标志位被置 1 时将产生中断。

注意：这 2 个标志位都必须用软件清 0。

在 UART 发送完 1 组数据（模式 0, 1 为 8bit；模式 2, 3 为 9bit），发送完成中断标志 TI 硬件置 1

在 UART 接收完 1 组数据和 STOP 停止位后，接收完成中断标志 RI 硬件置 1

10.3 UART1 寄存器

10.3.1 UT_CR (0x98)

表 10-1 UT_CR (0x98)

位	7	6	5	4	3	2	1	0
名称	MOD		SM2	REN	TB8	RB8	TI	RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	MOD	模式控制 00: 模式 0: 单线 8-bit UART, 收发都采用 RXD Baud rate=24M / (16 / (1+ UT_BAUD[UART_2xBAUD])) / (UT_BAUD+1) 01: 模式 1: 双线 8-bit UART Baud rate=24M / (16 / (1+ UT_BAUD[UART_2xBAUD])) / (UT_BAUD+1) 10: 模式 2: 单线 9-bit UART, 收发都采用 RXD Baud rate=24M / (16 / (1+ UT_BAUD[UART_2xBAUD])) / (UT_BAUD+1) 11: 模式 3: 双线 9-bit UART Baud rate=24M / (16 / (1+ UT_BAUD[UART_2xBAUD])) / (UT_BAUD+1)						
[5]	SM2	0: 单机通信 1: 多机通信						
[4]	REN	0: 不允许串行输入操作 1: 允许串行输入, 软件清 0 ;						
[3]	TB8	设置在模式 2 与模式 3 下数据发送的第 9 位。						
[2]	RB8	设置在模式 2 与模式 3 下数据接收的第 9 位。						
[1]	TI	发送完成中断标志位。发送完毕后硬件将此位置 1, 必须由软件清 0						
[0]	RI	接收完成中断标志。接收完毕后硬件将此位置 1, 必须由软件清 0						

10.3.2 UT_DR (0x99)

表 10-2 UT_DR (0x99)

位	7	6	5	4	3	2	1	0
名称	UT_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	UT_DR	发送/接收数据 写: 要发送的数据写入 读: 接收的数据读出						

10.3.3 UT_BAUD (0x9A,0x9B)

表 10-3 UT_BAUDL (0x9A) UT_BAUDH (0x9B)

UT_BAUD (0x9A, 0x9B)								
UT_BAUDH (0x9B)								
位	7	6	5	4	3	2	1	0
名称	UART_2xBAUD	UART_RX_I	UART_TX_I	RSV	UT_BAUDH			
类型	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

UT_BAUDL (0x9A)								
位	7	6	5	4	3	2	1	0
名称	UT_BAUDL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	1	1	0	1	1
字段	名称	描述						
[15]	UART_2xBAUD	倍频使能 (参见 UT_CR[MOD])						
[14]	UART_RX_INV	接收反向使能 0: 不使能, 接收电平不反向 1: 使能, 接收电平反向						
[13]	UART_TX_INV	发送反向使能 0: 不使能, 发送电平不反向 1: 使能, 发送电平反向						
[11:0]	UT_BAUD	波特率设置 (参见 UT_CR[MOD])						

10.4 UART2 寄存器

10.4.1 UT2_CR (0xD8)

表 10-4 UT2_CR (0xD8)

位	7	6	5	4	3	2	1	0
名称	UT2MOD		UT2SM2	UT2REN	UT2TB8	UT2RB8	UT2TI	UT2RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	UT2MOD	模式控制 00: 模式 0: 单线 8-bit UART, 收发都采用 RXD Baud rate = $24M / (16 / (1 + UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD + 1)$ 01: 模式 1: 双线 8-bit UART Baud rate = $24M / (16 / (1 + UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD + 1)$ 10: 模式 2: 单线 9-bit UART, 收发都采用 RXD Baud rate = $24M / (16 / (1 + UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD + 1)$ 11: 模式 3: 双线 9-bit UART Baud rate = $24M / (16 / (1 + UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD + 1)$						
[5]	UT2SM2	0: 单机通信 1: 多机通信						
[4]	UT2REN	0: 不允许串行输入操作 1: 允许串行输入, 软件清 0 ;						
[3]	UT2TB8	设置在模式 2 与模式 3 下数据发送的第 9 位						
[2]	UT2RB8	设置在模式 2 与模式 3 下数据接收的第 9 位						
[1]	UT2TI	发送完成中断标志, 发送完毕后硬件将此位置 1, 必须由软件清 0						
[0]	UT2RI	接收完成中断标志, 接收完毕后硬件将此位置 1, 必须由软件清 0						

10.4.2 UT2_DR (0x89)

表 10-5 UT2_DR (0x89)

位	7	6	5	4	3	2	1	0
名称	UT2_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	7	6	5	4	3	2	1	0
字段	名称		描述					
[7:0]	UT2_DR		发送/接收数据 写：要发送的数据写入 读：接收的数据读出					

10.4.3 UT2_BAUD (0x4042,0x4043)

表 10-6 UT2_BAUDH (0x4042) UT2_BAUDL (0x4043)

UT2_BAUD (0x4042,0x4043)								
UT2_BAUDH (0x4042)								
位	7	6	5	4	3	2	1	0
名称	BAUD2_SEL	RXD2_INV	TXD2_INV	UART2IEN	UT2_BAUDH			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UT2_BAUDL (0x4043)								
位	7	6	5	4	3	2	1	0
名称	UT2_BAUDL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	1	1	0	1	1
字段	名称	描述						
[15]	BAUD2_SEL	倍频使能 (参见 UT2_CR[UT2MOD])						
[14]	UART2_RX_INV	接收反向使能 (参见 UT2_CR[MOD]) 0:不适能, 接收电平不反向 1:使能, 接收电平反向						
[13]	UART2_TX_INV	发送反向使能 (参见 UT2_CR[MOD]) 0:不适能, 发送电平不反向 1:使能, 发送电平反向						
[12]	UART2IEN	UART2 中断使能 0: 禁止 1: 使能						
[11: 0]	UT2_BAUD	波特率设置 (参见 UT2_CR[UT2MOD])						

11 LIN (Local Interconnect Network)

11.1 简介

注意：本章假设您了解 LIN 协议。有关 LIN 协议的更多信息，包括规范，请参考 LIN 协会 (<http://www.lin-subbus.org>)。

LIN 是一个异步串行通信接口，主要用于汽车网络。该 LIN 控制器符合 2.2 规范(向下兼容)，复用 UART2 功能引脚（同时支持功能转移），实现了完整的 LIN 硬件接口，固定工作在从机模式，支持波特率自适应。

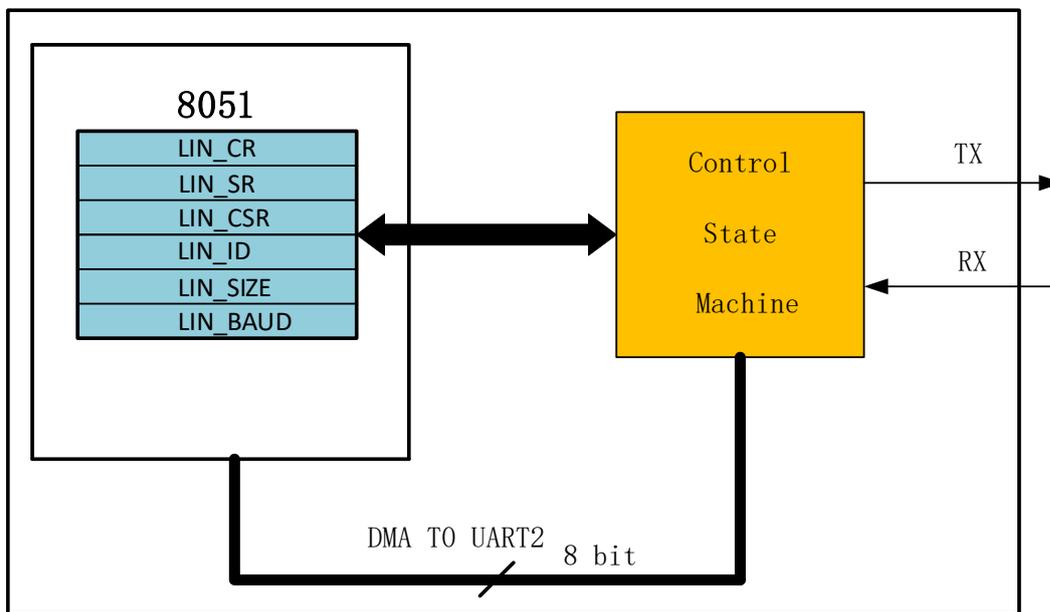


图 11-1 LIN 框图

如图 11-1 所示，该 LIN 控制器主要包括三个部分：

LIN 控制寄存器：通过 8051 内部的 SFR 寻址，提供 CPU 与 LIN 控制器之间的接口

LIN 数据缓存：通过配置 DMA 0/1 \leftrightarrow UART2 可实现数据的传输和接收

控制状态机：包含用于序列化数据以及控制总线时序的硬件

11.2 LIN 从机操作说明

LIN 工作在从机节点时，必须等待主机节点发送命令。

LIN 中断使能后，如表 11-1 所示 5 种情况会触发中断：

表 11-1 LIN 中断源及说明

中断源	说明	相关标志	清除中断源的标志
总线空闲	总线由活动转变为空闲	LIN_SR[LINIDLE]	LIN_SR[LINIDLE]写 0

外部唤醒	接收到唤醒 wakeup 信号	LIN_CSR[LINWAKUP]	LIN_CSR[LINWAKUP]写 0
接收到帧头	当收到帧头且 ID 校验正确时	LIN_SR[LINREQ]	LIN_SR[LINACK]写 1 /LIN_SR[LINREQ]写 0 /发现新的帧头
收发数据完成	从机接收或者发送数据完成	LIN_SR[LINDONE]	LIN_SR[LINDONE]写 0 /发现新的帧头
出现错误	接收到错误请求： 同步错误， ID 校验错误， 数据校验错误	LIN_SR[ERRSYNC]， LIN_SR[ERRPRTY]， LIN_SR[ERRCHECK]	LIN_CSR[CLRERR]写 0 /发现新的帧头

LIN 数据缓存设置：

DMAx_CR0[DMACFG]设置为从 UART2 到 XRAM，DMAx_BA 设置为位于 XRAM 的数据缓冲区的起始地址，DMAx_CR0[DMAEN]使能。

从机数据传输和接收流程

如果当前帧是从机的发送操作，将 LIN_CR[LINRW]置 1，如果不使用 ID 高两位确定数据长度，还需设置 LIN_SIZE 为数据发送的字节数，将 LIN_CSR[LINACK]置 1，从机将数据缓冲区的数据发送至主机。从机发送完数据后，LIN_SR[LINDONE]被置 1，读 LIN_SIZE 得到已发送的数据长度。

如果当前帧是从机的接收操作，将 LIN_CR[LINRW]清零，如果不使用 ID 高两位确定数据长度，还需设置 LIN_SIZE 为数据接收的字节数，将 LIN_CSR[LINACK]置 1，从机将接收主机发送的数据并存放于数据缓冲区。从机接收完数据后，LIN_SR[LINDONE]被置 1，读 LIN_SIZE 得到已发送的数据长度，同时，应用程序可以在数据缓冲区读到所有接收到的数据。

11.3 睡眠和唤醒

为了减少系统功耗，LIN 总线协议定义了睡眠模式。

当进入睡眠模式后，从机不再检测帧头。

从机接收到主机发送的睡眠请求命令并正确解析后，应用程序可以选择将 LIN_CSR[LINSLP]置 1 来进入睡眠模式，也可以选择进入睡眠模式。

当从机 LIN 没有处于睡眠模式下，总线上空闲超过 4S 时，LIN_SR[IDLE]被置 1，应用程序可假定 LIN 总线进入休眠模式，将 LIN_CSR[LINSLP]置 1 进入睡眠模式。

当检测到 LIN 总线上主机或其它从机发送的唤醒信号后（LIN_CSR[LINWAKEUP]被置 1），自动退出睡眠模式。从机也可以发送唤醒信号（将 LIN_CSR[LINWAKEUP]置 1）唤醒主机或者其它从机。

11.4 错误侦测与处理

从机检测到错误后，LIN_CSR[CLRERR]被置 1，会生成错误中断请求，同时停止当前帧的处理。应用程序可以通过 LIN_SR[ERRSYNC]/LIN_SR[ERRCHK]/LIN_SR[ERRPRTY]来判别是同步错误，还是数据校验错误或者是 ID 校验错误。错误处理完成后将 LIN_CSR[CLRERR]标志位清零。

11.5 其它事项

从机 LIN 使能后, 只要不处于睡眠模式, 就可以检测新的帧头(包括同步间隔、同步场以及 PID)。

从机在接收/发送数据的过程中, 如果需要终止当前帧处理, 可以将 LIN_CSR[LINSTOP]置 1, 然后标志位 LIN_SR[ABORT]会被置 1。

11.6 LIN 寄存器

11.6.1 LIN_CR(0xB9)

LIN_CR (0xB9)								
位	7	6	5	4	3	2	1	0
名称	RSV				LINIE	CHKMOD	LINRW	AUTOSIZE
类型	R				R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:4]	RSV	保留						
[3]	LINIE	LIN 中断使能 0: 不使能 1: 使能						
[2]	CHKMOD	校验模式配置 0: 增强校验 1: 标准校验						
[1]	LINRW	发送/接收选择位 0: 当前帧是一个接收操作 1: 当前帧是一个发送操作						
[0]	AUTOSIZE	使用 ID 位 (LIN_ID[5:4]) 确定数据长度使能 0: 不使能 1: 使能 LIN_ID[5:4] 与数据长度的关系如下: 0x: 2 字节 10: 4 字节 11: 8 字节						

11.6.2 LIN_SR(0xBA)

LIN_SR(0xBA)								
位	7	6	5	4	3	2	1	0
名称	ERRSYNC	ERRCHK	ERRPRTY	ABORT	LINACT	LINIDLE	LINDONE	LINREQ
类型	R	R	R	R	R	R/W0	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	ERRSYNC	同步错误, 同步超时或同步过快, 在新帧到来或者 LIN[ERRCLR]置 0 时, 该位清零 0: 没有发生同步错误 1: 检测到同步错误						
[6]	ERRCHK	数据校验错误, 在新帧到来或者 LIN[ERRCLR]置 0 时, 该位清零 0: 没有发生数据校验错误 1: 检测到数据校验错误						
[5]	ERRPRTY	ID 校验错误, 在新帧到来或者 LIN[ERRCLR]置 0 时, 该位清零 0: 没有发生 ID 校验错误 1: 检测到 ID 校验错误						
[4]	ABORT	传输被中断, LIN_CR[LIN_STOP]置 1, 该位置 1, 接收完同步间隔, 该位清零						
[3]	LINACT	LIN 总线正在进行通信传输标志 0: 总线没有数据 1: 总线上有数据						
[2]	LINIDLE	读: 0: 总线处于活动状态,接收完同步间隔自动清零						

		1: 总线空闲超过 4s 写: 0: 清除 IDLE 中断, 但不会将该位清零
[1]	LINDONE	传输完成标志 完成收/发流程, 校验和传输完成后, 该位自动置 1, 接收完同步间隔, 该位自动清零, 也可以对该位写 0 进行手动清零, 清除 DONE 中断
[0]	LINREQ	收到帧头标志 接收完同步间隔清零, 接收完 PID 置 1, 当 LIN_CR[ACK]置 1, 该位也会自动清零 收到帧头后置 1, 当 LIN_CR[ACK]置 1 或收到新的帧头时, 该位自动清零, 也可以对该位写 0 进行手动清零

11.6.3 LIN_CSR(0xBB)

LIN_CSR(0xBB)								
位	7	6	5	4	3	2	1	0
名称	RSV		LINSLP	CLRERR	LINWAKUP	LINACK	LINSTOP	LINEN
类型	R	R	R/W	R/W0	R/W	W1	W1	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称		描述					
[7: 6]	RSV		保留					
[5]	LINSLP		使能 LIN 进入睡眠状态 写: 0: LIN 从睡眠状态中退出 1: LIN 进入睡眠状态 读: 0: LIN 处于活动状态 1: LIN 处于睡眠状态					
[4]	CLRERR		读: 0: 没有错误产生 1: 检测到错误 写: 0: 清除 ERRSYNC、ERRCHK、ERRPRTY 标志, 若使能了 LIN 中断, 还会清除 ERRSYNC、ERRCHK、ERRPRTY 对应的中断					
[3]	LINWAKUP		读: 0: 没有收到唤醒信号 1: 在进入睡眠之后检测到唤醒信号 写: 1: 发送唤醒信号 0: 清除 WAKUP 中断					
[2]	LINACK		用于响应帧头, 在该位置 1 前必须将校验模式, 读写模式, 数据, 数据长度准备好					
[1]	LINSTOP		停止信号, 如果该位置 1, 那么 LIN 将会中断当前的数据收发工作, 等待新的帧头. 同时 LIN_SR[ABORT]置 1, 只能读到 0					
[0]	LINEN		LIN 使能 0:不使能 1:使能					

11.6.4 LIN_ID(0xBC)

LIN_ID(0xBC)								
位	7	6	5	4	3	2	1	0
名称	RSV		LIN_ID					
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称		描述					
[7:6]	RSV		保留					
[5:0]	LIN_ID		读:					

	LIN 接收到的 ID
--	-------------

11.6.5 LIN_SIZE(0xBD)

LIN_SIZE(0xBD)								
位	7	6	5	4	3	2	1	0
名称	RSV				LIN_SIZE			
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:4]	RSV	保留						
[3:0]	LIN_SIZE	接收发送数据帧长度						

11.6.6 LIN_BAUD(0xBF,0xBE)

LIN_BAUD(0xBF,0xBE)								
LIN_BAUDH(0xbf)								
位	7	6	5	4	3	2	1	0
名称	LIN_BAUD[15:8]							
类型	R							
复位值	0	0	0	0	0	1	0	0
LIN_BAUDL(0xbe)								
位	7	6	5	4	3	2	1	0
名称	LIN_BAUD[7:0]							
类型	R							
复位值	1	0	1	0	1	1	1	1
字段	名称	描述						
[15:0]	LIN_BAUD	LIN 波特率寄存器 当前帧的波特率=24M/(LIN_BAUD + 1)						

12 MDU

12.1 简介

MDU 是一个计算协处理单元，主要协助 CPU 完成大数据量的复杂运算。MDU 除了提供乘除法运算外，还提供三角函数、低通滤波器和 PI/PID 的运算。在实际使用中，MDU 模块可以在中断程序和主程序调用而计算结果互不干扰。

12.2 特性

MDU 具有以下特性：

- 硬件加速，减少 CPU 负担
- 支持以下运算模式
 - 16 位有符号乘法
 - 16 位有符号乘法(左移 1 位)
 - 16 位无符号乘法
 - 32 位/16 位的无符号除法
 - 低通滤波器(LPF)
 - 坐标转换(sin/cos)
 - 反正切(Atan)
 - PI/PID

12.3 功能说明

12.3.1 操作方法

一个完整的 MDU 操作流程：

1. 写数据到相应计算单元的寄存器
2. 配置 MUD_CR 寄存器 MDUMOD，选择 MDU 的运算模式
3. 配置 MUD_CR 寄存器 MDUSTA，选择 MDU 相应计算单元，并启动 MDU 计算
4. 等待 MDU 繁忙位 MDU_CR[MDUBUSY] 被清零

需要注意的是：

1. 由于 MDU 检测到 MDU_CR[6:3]被写入数据时 MDU 将会开始运算，所以要确保 MDU_CR[6:3]在设定 MDU 的运算模式和其他数据都已写入后才写入。

12.3.2 运算结果左移 1 位的 16 位有符号乘法

当 MDU_CR[2:0]=000 时，MDU 的运算模式为：运算结果左移 1 位的 16 位有符号乘法。如表 12-1 所示，使用时，分别向 MULx_MA 和 MULx_B 写入 16 位有符号数据作为被乘数和乘数；积是一个 31 位有符号数据，这个积将会左移一位成为一个 32 位有符号数据，该数据的高 16 位通过 MULx_MCH 读取，低 16 位通过 MULx_MCL 读取。

表 12-1 结果左移 1 位的 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MULx_MA	被乘数	--
MULx_MB	乘数	--
MULx_MCH	--	积的高 16 位
MULx_MCL	--	积的低 16 位

12.3.3 16 位有符号乘法

当 MDU_CR[2:0]=001 时，MDU 的运算模式为：16 位有符号乘法。如表 12-2 所示，使用时，分别向 MULx_MA 和 MULx_B 写入 16 位有符号数据作为被乘数和乘数。积是一个 32 位有符号数据，这个积的高 16 位通过 MULx_MCH 读取，低 16 位通过 MULx_MCL 读取。

表 12-2 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MULx_MA	被乘数	--
MULx_MB	乘数	--
MULx_MCH	--	积的高 16 位
MULx_MCL	--	积的低 16 位

12.3.4 16 位无符号乘法

当 MDU_CR[2:0]=010 时，MDU 的运算模式为：16 位无符号乘法。如表 12-3 所示，使用时，分别向 MDU_A 和 MDU_C 写入 16 位无符号数据作为被乘数和乘数。积是一个 32 位无符号数据，这个积的高 16 位通过 MULx_MCH 读取，低 16 位通过 MULx_MCL 读取。

表 12-3 16 位无符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MULx_MA	被乘数	--
MULx_MB	乘数	--
MULx_MCH	--	积的高 16 位
MULx_MCL	--	积的低 16 位

12.3.5 32 位/16 位的无符号除法

当 MDU_CR[2:0]=011 时，MDU 的运算模式为：32 位/16 位的无符号除法。如表 12-4 所示，被除数是一个无符号的 32 位数据，除数是一个无符号的 16 位数据，使用时，DIVx_DAH 写入被除数的高 16 位，DIVx_DAL 写入被除数的低 16 位，DIVx_DB 写入除数。运算结果为一个无符号 32 位的商和一个无符号 16 位的余数。商的高 16 位通过 DIVx_DQH 读取，低 16 位通过 DIVx_DQL 读取；余数通过 DIVx_DR 读取

表 12-4 无符号除法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
DIVx_DAH	被除数的高 16 位	--
DIVx_DAL	被除数的低 16 位	--
DIVx_DB	除数	--
DIVx_DQH	--	商的高 16 位
DIVx_DQL	--	商的低 16 位
DIVx_DR		余数

12.3.6 坐标转换(Sin/Cos)

当 MDU_CR[2:0]=100 时，MDU 的运算模式为：坐标转换(Sin/Cos)。

坐标转换的计算公式为

$$\sin_o = \cos_i \times \sin \theta + \sin_i \times \cos \theta$$

$$\cos_o = \cos_i \times \cos \theta - \sin_i \times \sin \theta$$

当 $\sin_i = 0$ 时，坐标转换即变成了以 \cos_i 为幅值的正余弦计算

$$\sin_o = \cos_i \times \sin \theta$$

$$\cos_o = \cos_i \times \cos \theta$$

如表 12-5 所示，输入值 \cos_i 、 \sin_i 和 θ 是 16 位有符号数据，输出值 \cos_o 和 \sin_o 也是 16 位有符号数据。使用时，向 SCAX_COS 写入 \cos_i ，SCAX_THE 写入 θ ，SCAX_SIN 写入 \sin_i ，计算得到 \cos_o 和 \sin_o ， \cos_o 通过 SCAX_RES1 读取， \sin_o 通过 SCAX_RES2 读取。

表 12-5 Sin/Cos 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
SCAx_COS	\cos_i	--
SCAx_SIN	\sin_i	--
SCAx_THE	θ	--
SCAx_RES1	--	\cos_o
SCAx_RES2	--	\sin_o

12.3.7 反正切(Atan)

当 MDU_CR[2:0]=101 时，MDU 的运算模式为：反正切(Atan)。

Atan 运算主要是根据输入的正余弦值来计算幅值和角度。其计算公式为

$$U = \sqrt{\sin^2 \theta + \cos^2 \theta}$$

$$\theta = \tan^{-1}(\sin \theta / \cos \theta)$$

如表 12-6 所示，输入值 \cos 、 \sin 是 16 位有符号数据，输出值 U 和 θ 也是 16 位有符号数据。使用时，向 SCAX_COS 写入 \cos ，SCAX_SIN 写入 \sin ，计算得到 U 和 θ ，U 通过 SCAX_RES1 读取， θ 通过 SCAX_RES2 读取。

表 12-6 Atan 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
SCAx_COS	\cos	--
SCAx_SIN	\sin	--
SCAx_THE	--	--
SCAx_RES1	--	U

SCAx_RES2	--	θ
-----------	----	----------

12.3.8 低通滤波器(LPF)

当 MDU_CR[2:0]=110 时，MDU 的运算模式为：LPF。

LPF 的计算公式为

$$Y_k = Y_{k-1} + K \times (X_k - Y_{k-1})$$

如表 12-7 所示，当前输出值 Y_k 和上一次的输出值 Y_{k-1} 为 32 位有符号数据，输入值 X_k 为 16 位有符号数据，滤波系数 K 为 16 位无符号数据。使用时，LPF_x_YH 写入 Y_{k-1} 的高 16 位 LPF_x_YL 写入 Y_{k-1} 的低 16 位，LPF_x_K 写入 K ，LPF_x_X 写入 X_k 。运算结果为 Y_k ， Y_k 的高 16 位通过 LPF_x_YH 读取，低 16 位通过 LPF_x_YL 读取。

表 12-7 LPF 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
LPF _x _K	K	--
LPF _x _X	X_k	--
LPF _x _YH	$Y_{k-1}[31:16]$	$Y_k[31:16]$
LPF _x _YL	$Y_{k-1}[15:0]$	$Y_k[15:0]$

12.3.9 PI/PID

12.3.9.1 简介

PI/PID 调节器是一种线性控制器，它根据给定值与实际输出值构成控制偏差，将偏差的比例和积分/微分通过线性组合构成控制量，对被控对象进行控制。在电机控制系统中，可用于实现速度环和位置环控制。

PI 公式：

$$U(k) = U(k-1) + K_p \cdot (E(k) - E(k-1)) + K_i \cdot E(k) \text{ ----- } (U_{k_min} < U(k) < U_{k_max})$$

PID 公式：

$$U(k) = U(k-1) + K_p \cdot (E(k) - E(k-1)) + K_i \cdot E(k) + K_d \cdot (E(k) - 2 \cdot E(k-1) + E(k-2)) \text{ ----- } (U_{k_min} < U(k) < U_{k_max})$$

其中：

U(k)：本次计算输出的控制量

U(k-1)：前次计算输出的控制量

E(k)：本次输入的偏差量

E(k-1), E(k-2)：前次，前前次输入的偏差量

K_p, K_i, K_d：调节控制量的比例，积分，微分系数

12.3.9.2 特性

PI 模块具有以下特性：

- 两个通用 PI 控制器（PI0 和 PI1）
 - 参数范围可调节

- 可实现多次调用，但不支持嵌套
- 运算结果 PI_UK 为 32 位
- 读取运算结果前需确认繁忙位为 0
- 两个通用 PID 控制器（PI2 和 PI3）
 - 参数范围可调节
 - 可实现多次调用，但不支持嵌套
 - 运算结果 PI_UK 为 32 位
 - 读取运算结果前需确认繁忙位为 0

12.3.9.3 操作说明

配置寄存器 MDU_CR[2:0]为 111，其中选通计算单元 0、1 时为 PI 模式、选通计算单元 2、3 时为 PID 模式，在启动计算单元和模式前，先初始化 Kp、Ki、Kd、E(k)、E(k-1)、E(k-2)等参数。

1. 配置 MDU_CR[6:3]，选通计算单元并启动 PI/PID 计算，此时繁忙位 MDU_CR[BSY]自动置一。用软件读取 BSY 位，为 0 时表示计算完成，计算结果 PI_UK 数据更新。
2. PI 的比例参数 PI_KP 的数据格式固定为 Q12，积分参数 PI_KI 的数据格式为 Q15，其余寄存器的数据格式均为 Q15。
3. U(k-1)和 E(k-1)默认为上一次计算的 U(k)和 E(k)，如果需要改变 E(k-1)的值，将值写进 PI_EK1 寄存器；如果需要改变 U(k-1)的值，将值写进 PI_UK 寄存器。

如果要同时多次使用 PI 调节，注意 PI 运算使用完后保存参数，以备下一次使用时正确初始化参数。在第一次使用 PI 运算时 PI 内部参数是保存上一次使用的运算结果，因此要进行正确的初始化操作：

```
PIx_EK1 = X;           //初始化 E(k-1)
PIx_UKH = Y1;          //初始化 U(k-1)的高 16 位
PIx_UKL = Y2;          //初始化 U(k-1)的低 16 位
```

12.4 寄存器

12.4.1 MDU_CR(0xC1)

位	7	6	5	4	3	2	1	0
名称	MDUBUSY	MDUSTA			MDUMOD			
类型	R	R/W			R/W			
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	MDUBUSY	MDU 繁忙标志 当 MDU_CR[6:3]写入时, MDU 启动, 该位置 1 直到 MDU 完成工作						
[6:3]	MDUSTA[3:0]	配置 MDU 的计算单元, 有四个单元选择, 对应位置位选择相应的单元;当启动计算时, MDU 开始工作 0001:启用计算单元 0 0010:启用计算单元 1 0100:启用计算单元 2 1000:启用计算单元 3						
[2:0]	MDUMOD[2:0]	MDU 模式选择 000: 运算结果左移 1 位的 16 位有符号乘法 001: 运算结果不移位的 16 位有符号乘法 010: 16 位无符号乘法 011: 32 位/16 位的无符号除法 100: 坐标转换(Sin/Cos) 101: 反正切(Atan) 110: 低通滤波器(LPF) 111: PI、PID, PI 和 PID 的模式由计算单元决定, 计算单元 0、1 选择 PI 模式, 计算单元 2、3 选择 PID 模式						

12.4.2 MUL0_MA (0x0FA0, 0x0FA1)

MUL0_MA (0x0FA0,0x0FA1)								
MUL0_MAH (0x0FA0)								
位	7	6	5	4	3	2	1	0
名称	MUL0_MA [15:8]							
类型	R/W							
复位值	X							
MUL0_MAL (0x0FA1)								
位	7	6	5	4	3	2	1	0
名称	MUL0_MA [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	MUL0_MA[15:0]	MUL0 的 A 数据寄存器, 为乘法的被乘数						

12.4.3 MUL0_MB (0x0FA2,0x0FA3)

MUL0_MB (0x0FA2,0x0FA3)								
MUL0_MBH (0x0FA2)								
位	7	6	5	4	3	2	1	0
名称	MDU_B [15:8]							
类型	R/W							
复位值	X							
MUL0_MBL(0x0FA3)								
位	7	6	5	4	3	2	1	0
名称	MDU_B [7:0]							
类型	R/W							

复位值	X	
字段	名称	描述
[15:0]	MUL0_MB[15:0]	MUL0 的 B 数据寄存器，为乘法的乘数

12.4.4 MUL0_MCH (0x0FA4,0x0FA5, 0x0FA6,0x0FA7)

MUL0_MCH(0x0FA4,0x0FA5, 0x0FA7,0x0FA6)								
MUL0_MCHH (0x0FA4)								
位	7	6	5	4	3	2	1	0
名称	MUL0_MCH [15:8]							
类型	R/W							
复位值	X							
MUL0_MCHL (0x0FA5)								
位	7	6	5	4	3	2	1	0
名称	MUL0_MCH [7:0]							
类型	R/W							
复位值	X							
MUL0_MCLH (0x0FA6)								
位	7	6	5	4	3	2	1	0
名称	MUL0_MCL [15:8]							
类型	R/W							
复位值	X							
MUL0_MCLL (0x0FA7)								
位	7	6	5	4	3	2	1	0
名称	MUL0_MCL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	MUL0_MC[31:0]	MUL0 的乘积，MUL0_MCH 为高 16 位，MUL0_MCL 为低 16 位						

12.4.5 MUL1_MA (0x0F98,0x0F99)

MUL1_MA (0x0F98, 0x0F99)								
MUL1_MAH (0x0F98)								
位	7	6	5	4	3	2	1	0
名称	MUL1_MA [15:8]							
类型	R/W							
复位值	X							
MUL1_MAL (0x0F99)								
位	7	6	5	4	3	2	1	0
名称	MUL1_MA [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	MUL1_MA[15:0]	MUL1 的 A 数据寄存器，为乘法的被乘数						

12.4.6 MUL1_MB (0x0F9A,0x0F9B)

MUL1_MB (0x0F9A,0x0F9B)								
MUL1_MBH (0x0F9A)								
位	7	6	5	4	3	2	1	0
名称	MUL1_MB[15:8]							
类型	R/W							
复位值	X							
MUL1_MBL(0x0F9B)								

位	7	6	5	4	3	2	1	0
名称	MUL1_MB[7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	MUL1_MB[15:0]	MUL1 的 B 数据寄存器，为乘法的乘数						

12.4.7 MUL1_MC (0x0F9C,0x0F9D, 0x0F9E,0x0F9F)

MUL1_MC(0x0F9C,0x0F9D, 0x0F9E,0x0F9F)								
MUL1_MCHH(0x0F9C)								
位	7	6	5	4	3	2	1	0
名称	MUL1_MCH [15:8]							
类型	R/W							
复位值	X							
MUL1_MCHL (0x0F9D)								
位	7	6	5	4	3	2	1	0
名称	MUL1_MCH [7:0]							
类型	R/W							
复位值	X							
MUL1_MCLH(0x0F9E)								
位	7	6	5	4	3	2	1	0
名称	MUL1_MCL [15:8]							
类型	R/W							
复位值	X							
MUL1_MCLL(0x0F9F)								
位	7	6	5	4	3	2	1	0
名称	MUL1_MCL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	MUL1_MC[31:0]	MUL1 的乘积，MUL1_MCH 为高 16 位，MUL1_MCL 为低 16 位						

12.4.8 MUL2_MA (0x0F40,0x0F41)

MUL2_MA (0x0F40, 0x0F41)								
MUL2_MAH (0x0F40)								
位	7	6	5	4	3	2	1	0
名称	MUL2_MA [15:8]							
类型	R/W							
复位值	X							
MUL2_MAL (0x0F41)								
位	7	6	5	4	3	2	1	0
名称	MUL2_MA [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	MUL2_MA[15:0]	MUL2 的 A 数据寄存器，为乘法的被乘数						

12.4.9 MUL2_MB (0x0F42,0x0F43)

MUL2_MB (0x0F42, 0x0F43)								
MUL2_MBH (0x0F42)								
位	7	6	5	4	3	2	1	0
名称	MUL2_MB[15:8]							
类型	R/W							

复位值	X							
MUL2_MBL (0x043)								
位	7	6	5	4	3	2	1	0
名称	MUL2_MB[7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	MUL2_MB[15:0]	MUL2 的 B 数据寄存器，为乘法的乘数						

12.4.10 MUL2_MC (0x0F44,0x0F45, 0x0F46,0x0F47)

MUL2_MC (0x0F44, 0x0F45, 0x0F46, 0x0F47)								
MUL2_MCHH (0x0F44)								
位	7	6	5	4	3	2	1	0
名称	MUL2_MCH [15:8]							
类型	R/W							
复位值	X							
MUL2_MCHL (0x0F45)								
位	7	6	5	4	3	2	1	0
名称	MUL2_MCH [7:0]							
类型	R/W							
复位值	X							
MUL2_MCLH (0x0F46)								
位	7	6	5	4	3	2	1	0
名称	MUL2_MCL [15:8]							
类型	R/W							
复位值	X							
MUL2_MCLL (0x0F47)								
位	7	6	5	4	3	2	1	0
名称	MUL2_MCL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	MUL2_MC[31:0]	MUL2 的乘积，MUL2_MCH 为高 16 位，MUL2_MCL 为低 16 位						

12.4.11 MUL3_MA (0x0F38,0x0F39)

MUL3_MA (0x0F38, 0x0F39)								
MUL3_MAH (0x0F38)								
位	7	6	5	4	3	2	1	0
名称	MUL3_MA [15:8]							
类型	R/W							
复位值	X							
MUL3_MAL (0x0F39)								
位	7	6	5	4	3	2	1	0
名称	MUL3_MA [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	MUL3_MA[15:0]	MUL3 的 A 数据寄存器，为乘法的被乘数						

12.4.12 MUL3_MB (0x0F3A,0x0F3B)

MUL3_MB (0x0F3A, 0x0F3B)								
--------------------------	--	--	--	--	--	--	--	--

MUL3_MBH (0x0F3A)								
位	7	6	5	4	3	2	1	0
名称	MUL3_MB[15:8]							
类型	R/W							
复位值	X							
MUL3_MBL(0x0F3B)								
位	7	6	5	4	3	2	1	0
名称	MUL3_MB[7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	MUL3_MB[15:0]	MUL3 的 B 数据寄存器，为乘法的乘数						

12.4.13 MUL3_MC (0x0F3C,0x0F9D, 0x0F3E,0x0f3F)

MUL3_MC(0x0F3C, 0x0F3D, 0x0F3E, 0x0F3F)								
MUL3_MCHH(0x0F3C)								
位	7	6	5	4	3	2	1	0
名称	MUL3_MCH [15:8]							
类型	R/W							
复位值	X							
MUL3_MCHL(0x0F3D)								
位	7	6	5	4	3	2	1	0
名称	MUL3_MCH [7:0]							
类型	R/W							
复位值	X							
MUL3_MCLH(0x0F3E)								
位	7	6	5	4	3	2	1	0
名称	MUL3_MCL [15:8]							
类型	R/W							
复位值	X							
MUL3_MCLL(0x0F3F)								
位	7	6	5	4	3	2	1	0
名称	MUL3_MCL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	MUL3_MC[31:0]	MUL3 的乘积，MUL3_MCH 为高 16 位，MUL3_MCL 为低 16 位						

12.4.14 DIVO_DA (0x0F8C,0x0F8D, 0x0F8E,0x0F8F)

DIVO_DA (0x0F8C, 0x0F8D, 0x0F8E, 0x0F8F)								
DIVO_DAHH(0x0F8C)								
位	7	6	5	4	3	2	1	0
名称	DIVO_DAH [15:8]							
类型	R/W							
复位值	X							
DIVO_D AHL (0x0F8D)								
位	7	6	5	4	3	2	1	0
名称	DIVO_DAH [7:0]							
类型	R/W							
复位值	X							
DIVO_DALH (0x0F8E)								
位	7	6	5	4	3	2	1	0

名称	DIVO_DAL [15:8]							
类型	R/W							
复位值	X							
DIVO_DALL (0x0F8F)								
位	7	6	5	4	3	2	1	0
名称	DIVO_DAL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	DIVO_DA[31:0]	DIVO 的被除数, DIVO_DAH 为高 16 位, DIVO_DAL 为低 16 位						

12.4.15 DIVO_DB (0x0F90,0x0F91)

DIVO_DB (0x0F90, 0x0F91)								
DIVO_DBH (0x0F90)								
位	7	6	5	4	3	2	1	0
名称	DIVO_DB [15:8]							
类型	R/W							
复位值	X							
DIVO_DBL (0x0F91)								
位	7	6	5	4	3	2	1	0
名称	DIVO_DB [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	DIVO_DB[15:0]	DIVO 的 B 数据寄存器, 为除法的除数						

12.4.16 DIVO_DQ (0x0F92,0x0F93, 0x0F94,0x0F95)

DIVO_DQ (0x0F92, 0x0F93, 0x0F94, 0x0F95)								
DIVO_DQHH (0x0F92)								
位	7	6	5	4	3	2	1	0
名称	DIVO_DQH [15:8]							
类型	R/W							
复位值	X							
DIVO_DQHL (0x0F93)								
位	7	6	5	4	3	2	1	0
名称	DIVO_DQH [7:0]							
类型	R/W							
复位值	X							
DIVO_DQLH (0x0F94)								
位	7	6	5	4	3	2	1	0
名称	DIVO_DQL [15:8]							
类型	R/W							
复位值	X							
DIVO_DQLL (0x0F95)								
位	7	6	5	4	3	2	1	0
名称	DIVO_DQL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	DIVO_DQ[31:0]	DIVO 的商, DIVO_DQH 为高 16 位, DIVO_DQL 为低 16 位						

12.4.17 DIVO_DR (0x0F96,0x0F97)

DIVO_DR (0x0F96, 0x0F97)								
--------------------------	--	--	--	--	--	--	--	--

DIVO_DRH (0x0F96)								
位	7	6	5	4	3	2	1	0
名称	DIVO_DR [15:8]							
类型	R/W							
复位值	X							
DIVO_DRL (0x0F97)								
位	7	6	5	4	3	2	1	0
名称	DIVO_DR [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	DIVO_DR[15:0]	DIVO 的余数						

12.4.18 DIV1_DA (0x0F80,0x0F81, 0x0F82,0x0f83)

DIV1_DA (0x0F80, 0x0F81, 0x0F82, 0x0f83)								
DIV1_DAHH (0x0F80)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DAH [15:8]							
类型	R/W							
复位值	X							
DIV1_D AHL (0x0F81)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DAH [7:0]							
类型	R/W							
复位值	X							
DIV1_D ALH (0x0F82)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DAL [15:8]							
类型	R/W							
复位值	X							
DIV1_D ALL (0x0F83)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DAL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	DIV1_DA[31:0]	DIV1 的被除数, DIV1_DA 为高 16 位, DIV1_DA 为低 16 位						

12.4.19 DIV1_DB (0x0F84, 0x0F85)

DIV1_DB (0x0F84, 0x0F85)								
DIV1_DBH (0x0F84)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DB [15:8]							
类型	R/W							
复位值	X							
DIV1_D BL (0x0F85)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DB [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	DIV1_DB[15:0]	DIV1 的 B 数据寄存器, 为除法的除数						

12.4.20 DIV1_DQ (0x0F86,0x0F87, 0x0F88,0x0F89)

DIV1_DQ (0x0F86,0x0F87, 0x0F88,0x0F89)								
DIV1_DQHH (0x0F86)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DQH [15:8]							
类型	R/W							
复位值	X							
DIV1_DQHL (0x0F87)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DQH [7:0]							
类型	R/W							
复位值	X							
DIV1_DQLH (0x0F88)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DQL [15:8]							
类型	R/W							
复位值	X							
DIV1_DQLL (0x0F89)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DQL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	DIV1_DQ[31:0]	DIV1 的商, DIV1_DQH 为高 16 位, DIV1_DQL 为低 16 位						

12.4.21 DIV1_DR (0x0F8A,0x0F8B)

DIV1_DR (0x0F8A,0x0F8B)								
DIV1_DRH (0x0F8A)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DR [15:8]							
类型	R/W							
复位值	X							
DIV1_DRL (0x0F8B)								
位	7	6	5	4	3	2	1	0
名称	DIV1_DR [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	DIV1_DR[15:0]	DIV1 的余数						

12.4.22 DIV2_DA (0x0F2C,0x0F2D, 0x0F2E,0x0F2F)

DIV2_DA (0x0F2C,0x0F2D, 0x0F2E,0x0F2F)								
DIV2_DAHH (0x0F2C)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DAH [15:8]							
类型	R/W							
复位值	X							
DIV2_D AHL (0x0F2D)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DAH [7:0]							
类型	R/W							
复位值	X							
DIV2_DALH (0x0F2E)								
位	7	6	5	4	3	2	1	0

名称	DIV2_DAL [15:8]							
类型	R/W							
复位值	X							
DIV2_DALL (0x0F2F)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DAL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	DIV2_DA[31:0]	DIV2 的被除数, DIV2_DA 为高 16 位, DIV2_DA 为低 16 位						

12.4.23 DIV2_DB (0x0F30,0x0F31)

DIV2_DB (0x0F30, 0x0F31)								
DIV2_DBH (0x0F30)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DB [15:8]							
类型	R/W							
复位值	X							
DIV2_DBL (0x0F31)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DB [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	DIV2_DB[15:0]	DIV2 的 B 数据寄存器, 为除法的除数						

12.4.24 DIV2_DQ (0x0F32,0x0F33, 0x0F34,0x0F35)

DIV2_DQ (0x0F32, 0x0F33, 0x0F34, 0x0F35)								
DIV2_DQHH (0x0F32)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DQH [15:8]							
类型	R/W							
复位值	X							
DIV2_DQHL (0x0F33)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DQH [7:0]							
类型	R/W							
复位值	X							
DIV2_DQLH (0x0F34)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DQL [15:8]							
类型	R/W							
复位值	X							
DIV2_DQLL (0x0F35)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DQL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	DIV2_DQ[31:0]	DIV2 的商, DIV2_DQH 为高 16 位, DIV2_DQL 为低 16 位						

12.4.25 DIV2_DR (0x0F36,0x0F37)

DIV2_DR (0x0F36, 0x0F37)								
--------------------------	--	--	--	--	--	--	--	--

DIV2_DRH (0x0F36)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DR [15:8]							
类型	R/W							
复位值	X							
DIV2_DRL (0x0F37)								
位	7	6	5	4	3	2	1	0
名称	DIV2_DR [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	DIV2_DR[15:0]	DIV2 的余数						

12.4.26 DIV3_DA (0x0F20,0x0F21, 0x0F22,0x0F23)

DIV3_DA (0x0F20, 0x0F21, 0x0F22, 0x0F23)								
DIV3_DAHH(0x0F20)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DAH [15:8]							
类型	R/W							
复位值	X							
DIV3_D AHL(0x0F21)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DAH [7:0]							
类型	R/W							
复位值	X							
DIV3_D ALH (0x0F22)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DAL [15:8]							
类型	R/W							
复位值	X							
DIV3_D ALL(0x0F23)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DAL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	DIV3_DA[31:0]	DIV3 的被除数, DIV3_DAH 为高 16 位, DIV3_DAL 为低 16 位						

12.4.27 DIV3_DB (0x0F24,0x0F25)

DIV3_DB (0x0F24, 0x0F25)								
DIV3_DBH (0x0F24)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DB [15:8]							
类型	R/W							
复位值	X							
DIV3_D BL(0x0F25)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DB [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	DIV3_DB[15:0]	DIV3 的 B 数据寄存器, 为除法的除数						

12.4.28 DIV3_DQ (0x0F26,0x0F27, 0x0F28,0x0F29)

DIV3_DQ (0x0F26, 0x0F27, 0x0F28, 0x0F29)								
DIV3_DQHH (0x0F26)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DQH [15:8]							
类型	R/W							
复位值	X							
DIV3_DQHL (0x0F27)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DQH [7:0]							
类型	R/W							
复位值	X							
DIV3_DQLH (0x0F28)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DQL [15:8]							
类型	R/W							
复位值	X							
DIV3_DQLL (0x0F29)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DQL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	DIV3_DQ[31:0]	DIV3 的商, DIV3_DQH 为高 16 位, DIV3_DQL 为低 16 位						

12.4.29 DIV3_DR (0x0F2A,0x0F2B)

DIV3_DR (0x0F2A, 0x0F2B)								
DIV3_DRH (0x0F2A)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DR [15:8]							
类型	R/W							
复位值	X							
DIV3_DRL (0x0F2B)								
位	7	6	5	4	3	2	1	0
名称	DIV3_DR [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	DIV3_DR[15:0]	DIV3 的余数						

12.4.30 SCAT0_COS (0x0F16,0x0F17)

SCAT0_COS (0x0F16, 0x0F17)								
SCAT0_COSH (0x0F16)								
位	7	6	5	4	3	2	1	0
名称	SCAT0_COS [15:8]							
类型	R/W							
复位值	X							
SCAT0_COSL (0x0F17)								
位	7	6	5	4	3	2	1	0
名称	SCAT0_COS [7:0]							
类型	R/W							
复位值	X							

字段	名称	描述
[15:0]	SCATO_COS [15:0]	SCATO 单元 SIN/COS、ATAN 模式的 COS 输入

12.4.31 SCATO_SIN (0x0F18,0x0F19)

SCATO_SIN (0x0F18, 0x0F19)								
SCATO_SINH (0x0F18)								
位	7	6	5	4	3	2	1	0
名称	SCATO_SIN [15:8]							
类型	R/W							
复位值	X							
SCATO_SINL (0x0F19)								
位	7	6	5	4	3	2	1	0
名称	SCATO_SIN [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCATO_SIN [15:0]	SCATO 单元 SIN/COS、ATAN 模式 SIN 输入						

12.4.32 SCATO_THE (0x0F1A,0x0F1B)

SCATO_THE (0x0F1A, 0x0F1B)								
SCATO_THEH (0x0F1A)								
位	7	6	5	4	3	2	1	0
名称	SCATO_THE [15:8]							
类型	R/W							
复位值	X							
SCATO_THEL (0x0F1B)								
位	7	6	5	4	3	2	1	0
名称	SCATO_THE [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCATO_THE [15:0]	SCATO 单元 SIN/COS 模式的 THE 输入						

12.4.33 SCATO_RES1 (0x0F1C,0x0F1D)

SCATO_RES1 (0x0F1C,0x0F1D)								
SCATO_RES1H (0x0F1C)								
位	7	6	5	4	3	2	1	0
名称	SCATO_RES1 [15:8]							
类型	R/W							
复位值	X							
SCATO_RES1L (0x0F1D)								
位	7	6	5	4	3	2	1	0
名称	SCATO_RES1 [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCATO_RES1 [15:0]	SCATO 单元 SIN/COS 模式的 COS 输出，ATAN 模式的 U 输出						

12.4.34 SCATO_RES2 (0x0F1E,0x0F1F)

SCATO_RES2 (0x0F1E,0x0F1F)								
SCATO_RES2H (0x0F1E)								
位	7	6	5	4	3	2	1	0
名称	SCATO_RES [15:8]							

类型	R/W							
复位值	X							
SCAT0_RES2L (0x0F1F)								
位	7	6	5	4	3	2	1	0
名称	SCAT0_RES [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT0_RES2 [15:0]	SCAT0 单元 SIN/COS 模式的 SIN 输出，ATAN 模式的 θ 输出						

12.4.35 SCAT1_COS (0x0F0C,0x0F0D)

SCAT1_COS (0x0F0C,0x0F0D)								
SCAT1_COSH (0x0F0C)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_COS [15:8]							
类型	R/W							
复位值	X							
SCAT1_COSL (0x0F0D)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_COS [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT1_COS [15:0]	SCAT1 单元 SIN/COS、ATAN 模式的 COS 输入						

12.4.36 SCAT1_SIN (0x0F0E,0x0F0F)

SCAT1_SIN (0x0F0E,0x0F0F)								
SCAT1_SINH (0x0F0E)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_SIN [15:8]							
类型	R/W							
复位值	X							
SCAT1_SINL (0x0F0F)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_SIN [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT1_SIN [15:0]	SCAT1 单元 SIN/COS、ATAN 模式的 SIN 输入						

12.4.37 SCAT1_THE (0x0F10,0x0F11)

SCAT1_THE (0x0F10,0x0F11)								
SCAT1_THEH (0x0F10)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_THE [15:8]							
类型	R/W							
复位值	X							
SCAT1_THEL (0x0F11)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_THE [7:0]							
类型	R/W							
复位值	0							
字段	名称	描述						

[15:0]	SCAT1_THE [15:0]	SCAT1 单元 SIN/COS 模式的 THE 输入
--------	------------------	-----------------------------

12.4.38 SCAT1_RES1 (0x0F12,0x0F13)

SCAT1_RES1 (0x0F12,0x0F13)								
SCAT1_RES1H (0x0F12)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_RES1 [15:8]							
类型	R/W							
复位值	X							
SCAT1_RES1L (0x0F13)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_RES1 [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT1_RES1 [15:0]	SCAT1 单元 SIN/COS 模式的 COS 输出, ATAN 模式的 U 输出						

12.4.39 SCAT1_RES2 (0x0F14,0x0F15)

SCAT1_RES2 (0x0F14,0x0F15)								
SCAT1_RES2H (0x0F14)								
位	7	6	5	4	3	2	1	0
名称	SCAT1_RES [15:8]							
类型	R/W							
复位值	X							
SCAT1_RES2L (0x0F15)								
位	7	6	5	4	3	2	1	0
名称	MUL0_MA [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT1_RES2 [15:0]	SCAT1 单元 SIN/COS 模式的 SIN 输出, ATAN 模式的 θ 输出						

12.4.40 SCAT2_COS (0x0F02,0x0F03)

SCAT2_COS (0x0F02,0x0F03)								
SCAT2_COSH (0x0F02)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_COS [15:8]							
类型	R/W							
复位值	X							
SCAT2_COSL (0x0F03)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_COS [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT2_COS [15:0]	SCAT2 单元 SIN/COS、ATAN 模式的 COS 输入						

12.4.41 SCAT2_SIN (0x0F04,0x0F05)

SCAT2_SIN (0x0F04,0x0F05)								
SCAT2_SINH (0x0F04)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_SIN [15:8]							
类型	R/W							
复位值	X							

SCAT2_SINL (0x0F05)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_SIN [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT2_SIN [15:0]	SCAT2 单元 SIN/COS、ATAN 模式的 SIN 输入						

12.4.42 SCAT2_THE (0x0F06,0x0F07)

SCAT2_THE (0x0F06,0x0F07)								
SCAT2_THEH (0x0F06)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_THE [15:8]							
类型	R/W							
复位值	X							
SCAT2_THEL (0x0F07)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_THE [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT2_THE [15:0]	SCAT2 单元 SIN/COS 模式的 THE 输入						

12.4.43 SCAT2_RES1 (0x0F08,0x0F09)

SCAT2_RES1 (0x0F08,0x0F09)								
SCAT2_RES1H (0x0F08)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_RES1 [15:8]							
类型	R/W							
复位值	X							
SCAT2_RES1L (0x0F09)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_RES1 [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT2_RES1 [15:0]	SCAT2 单元 SIN/COS 模式的 COS 输出，ATAN 模式的 U 输出						

12.4.44 SCAT2_RES2 (0x0F0A,0x0F0B)

SCAT2_RES2 (0x0F0A,0x0F0B)								
SCAT2_RES2H (0x0F0A)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_RES [15:8]							
类型	R/W							
复位值	X							
SCAT2_RES2L (0x0F0B)								
位	7	6	5	4	3	2	1	0
名称	SCAT2_RES [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT2_RES2 [15:0]	SCAT2 单元 SIN/COS 模式的 SIN 输出，ATAN 模式的 θ 输出						

12.4.45 SCAT3_COS (0x0EF8, 0x0EF9)

SCAT3_COS (0x0EF8, 0x0EF9)								
SCAT3_COSH (0x0EF8)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_COS [15:8]							
类型	R/W							
复位值	X							
SCAT3_COSL (0x0EF9)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_COS [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT3_COS [15:0]	SCAT3 单元 SIN/COS、ATAN 模式的 COS 输入						

12.4.46 SCAT3_SIN (0x0EFA, 0x0EFB)

SCAT3_SIN (0x0EFA, 0x0EFB)								
SCAT3_SINH (0x0EFA)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_SIN [15:8]							
类型	R/W							
复位值	X							
SCAT3_SINL (0x0EFB)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_SIN [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT3_SIN [15:0]	SCAT3 单元 SIN/COS、ATAN 模式的 SIN 输入						

12.4.47 SCAT3_THE (0x0EFC, 0x0EFD)

SCAT3_THE (0x0EFC, 0x0EFD)								
SCAT3_THEH (0x0EFC)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_THE [15:8]							
类型	R/W							
复位值	X							
SCAT3_THEL (0x0EFD)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_THE [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT3_THE [15:0]	SCAT3 单元 SIN/COS 模式的 THE 输入						

12.4.48 SCAT3_RES1 (0x0EFE, 0x0EFF)

SCAT3_RES1 (0x0EFE, 0x0EFF)								
SCAT3_RES1H (0x0EFE)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_RES1 [15:8]							
类型	R/W							
复位值	X							
SCAT3_RES1L (0x0EFF)								

位	7	6	5	4	3	2	1	0
名称	SCAT3_RES1 [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT3_RES1 [15:0]	SCAT3 单元 SIN/COS 模式 COS 输出, ATAN 模式的U输出						

12.4.49 SCAT3_RES2 (0x0F00,0x0F01)

SCAT3_RES2 (0x0F00, 0x0F01)								
SCAT3_RES2H(0x0F00)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_RES [15:8]							
类型	R/W							
复位值	X							
SCAT3_RES2L (0x0F01)								
位	7	6	5	4	3	2	1	0
名称	SCAT3_RES [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	SCAT3_RES2 [15:0]	SCAT3 单元 SIN/COS 模式的 SIN 输出, ATAN 模式的 θ 输出						

12.4.50 LPF0_K (0x0FD0, 0x0FD1)

LPF0_K (0x0FD0, 0x0FD1)								
LPF0_KH (0x0FD0)								
位	7	6	5	4	3	2	1	0
名称	LPF0_K [15:8]							
类型	R/W							
复位值	X							
LPF0_KL (0x0FD1)								
位	7	6	5	4	3	2	1	0
名称	LPF0_K [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	LPF0_K [15:0]	LPF0 的 K 输入						

12.4.51 LPF0_X (0x0FD2, 0x0FD3)

LPF0_X (0x0FD2, 0x0FD3)								
LPF0_XH (0x0FD2)								
位	7	6	5	4	3	2	1	0
名称	LPF0_X [15:8]							
类型	R/W							
复位值	X							
LPF0_XL (0x0FD3)								
位	7	6	5	4	3	2	1	0
名称	LPF0_X [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	LPF0_X [15:0]	LPF0 的 X 输入						

12.4.52 LPF0_Y (0x0FD4, 0x0FD5, 0x0FD6, 0x0FD7)

LPF0_Y (0x0FD4, 0x0FD5, 0x0FD6, 0x0FD7)								
LPF0_YHH(0x0FD4)								
位	7	6	5	4	3	2	1	0
名称	LPF0_YH [15:8]							
类型	R/W							
复位值	X							
LPF0_YHL(0x0FD5)								
位	7	6	5	4	3	2	1	0
名称	LPF0_YH [7:0]							
类型	R/W							
复位值	X							
LPF0_YLH (0x0FD6)								
位	7	6	5	4	3	2	1	0
名称	LPF0_YL [15:8]							
类型	R/W							
复位值	X							
LPF0_YLL (0x0FD7)								
位	7	6	5	4	3	2	1	0
名称	LPF0_YL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	LPF0_Y[31:0]	LPF0 单元该寄存器的输入输出内容						
						输入内容	输出内容	
						LPF0_Y _{k-1}	LPF0_Y _k	

12.4.53 LPF1_K (0x0FC8, 0x0FC9)

LPF1_K (0x0FC8, 0x0FC9)								
LPF1_KH (0x0FC8)								
位	7	6	5	4	3	2	1	0
名称	LPF1_K [15:8]							
类型	R/W							
复位值	X							
LPF1_KL (0x0FC9)								
位	7	6	5	4	3	2	1	0
名称	LPF1_K [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	LPF1_K [15:0]	LPF1 的 K 输入						

12.4.54 LPF1_X (0x0FCA, 0x0FCB)

LPF1_X (0x0FCA, 0x0FCB)								
LPF1_X (0x0FCA)								
位	7	6	5	4	3	2	1	0
名称	LPF1_XH [15:8]							
类型	R/W							
复位值	X							
LPF1_XL (0x0FCB)								
位	7	6	5	4	3	2	1	0
名称	LPF1_X [7:0]							
类型	R/W							

字段	名称	描述
[15:0]	LPF1_K [15:0]	LPF1 的 X 输入

12.4.55 LPF1_Y (0x0FCC, 0x0FCD, 0x0FCE, 0x0FCF)

LPF1_Y (0x0FCC, 0x0FCD, 0x0FCE, 0x0FCF)								
LPF1_YHH (0x0FCC)								
位	7	6	5	4	3	2	1	0
名称	LPF1_YH [15:8]							
类型	R/W							
复位值	X							
LPF1_YHL(0x0FCD)								
位	7	6	5	4	3	2	1	0
名称	LPF1_YH [7:0]							
类型	R/W							
复位值	X							
LPF1_YLH (0x0FCE)								
位	7	6	5	4	3	2	1	0
名称	LPF1_YL [15:8]							
类型	R/W							
复位值	X							
LPF1_YLL (0x0FCF)								
位	7	6	5	4	3	2	1	0
名称	LPF1_YL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	LPF1_Y[31:0]	LPF1 单元该寄存器的输入输出内容						
						输入内容		输出内容
						LPF1_Y _{k-1}		LPF1_Y _k

12.4.56 LPF2_K (0x0F78, 0x0F79)

LPF2_K (0x0F78, 0x0F79)								
LPF2_KH (0x0F78)								
位	7	6	5	4	3	2	1	0
名称	LPF2_K [15:8]							
类型	R/W							
复位值	X							
LPF2_KL (0x0F79)								
位	7	6	5	4	3	2	1	0
名称	LPF2_K [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	LPF2_K [15:0]	LPF2 的 K 输入						

12.4.57 LPF2_X (0x0F7A, 0x0F7B)

LPF2_X (0x0F7A, 0x0F7B)								
LPF2_X (0x0F7A)								
位	7	6	5	4	3	2	1	0
名称	LPF2_XH [15:8]							
类型	R/W							
复位值	X							
LPF2_XL (0x0F7B)								

位	7	6	5	4	3	2	1	0
名称	LPF2_X [7:0]							
类型	R/W							
字段	名称		描述					
[15:0]	LPF2_K [15:0]		LPF2 的 X 输入					

12.4.58 LPF2_Y (0x0F7C, 0x0F7D, 0x0F7E, 0x0F7F)

LPF2_Y (0x0F7C, 0x0F7D, 0x0F7E, 0x0F7F)								
LPF2_YHH(0x0F7C)								
位	7	6	5	4	3	2	1	0
名称	LPF2_YH [15:8]							
类型	R/W							
复位值	X							
LPF2_YHL(0x0F7D)								
位	7	6	5	4	3	2	1	0
名称	LPF2_YH [7:0]							
类型	R/W							
复位值	X							
LPF2_YLH(0x0F7E)								
位	7	6	5	4	3	2	1	0
名称	LPF2_YL [15:8]							
类型	R/W							
复位值	X							
LPF2_YLL(0x0F7F)								
位	7	6	5	4	3	2	1	0
名称	LPF2_YL [7:0]							
类型	R/W							
复位值	X							
字段	名称		描述					
[31:0]	LPF2_Y[31:0]	LPF2 单元该寄存器的输入输出内容						
						输入内容	输出内容	
						LPF2_Y _{k-1}	LPF2_Y _k	

12.4.59 LPF3_K (0x0F70, 0x0F71)

LPF3_K (0x0F70, 0x0F71)								
LPF3_KH(0x0F70)								
位	7	6	5	4	3	2	1	0
名称	LPF3_K [15:8]							
类型	R/W							
复位值	X							
LPF3_KL(0x0F71)								
位	7	6	5	4	3	2	1	0
名称	LPF3_K [7:0]							
类型	R/W							
复位值	X							
字段	名称		描述					
[15:0]	LPF3_K [15:0]		LPF3 的 K 输入					

12.4.60 LPF3_X (0x0F72, 0x0F73)

LPF3_X (0x0F72, 0x0F73)								
LPF3_X (0x0F72)								

位	7	6	5	4	3	2	1	0
名称	LPF3_XH [15:8]							
类型	R/W							
复位值	X							
LPF3_XL (0x0F73)								
位	7	6	5	4	3	2	1	0
名称	LPF3_X [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[15:0]	LPF3_K [15:0]	LPF3 的 X 输入						

12.4.61 LPF3_Y (0x0F74, 0x0F75, 0x0F76, 0x0F77)

LPF3_Y (0x0F74, 0x0F75, 0x0F76, 0x0F77)								
LPF3_YHH (0x0F74)								
位	7	6	5	4	3	2	1	0
名称	LPF3_YH [15:8]							
类型	R/W							
复位值	X							
LPF3_YHL (0x0F75)								
位	7	6	5	4	3	2	1	0
名称	LPF3_YH [7:0]							
类型	R/W							
复位值	X							
LPF3_YLH (0x0F76)								
位	7	6	5	4	3	2	1	0
名称	LPF3_YL [15:8]							
类型	R/W							
复位值	X							
LPF3_YLL (0x0F77)								
位	7	6	5	4	3	2	1	0
名称	LPF3_YL [7:0]							
类型	R/W							
复位值	X							
字段	名称	描述						
[31:0]	LPF3_Y[31:0]	LPF3 单元该寄存器的输入输出内容						
		输入内容				输出内容		
		LPF3_Y _{k-1}				LPF3_Y _k		

12.4.62 PIO_KP (0x0FB8, 0x0FB9)

PIO_KP (0x0FB8, 0x0FB9)								
PIO_KPH (0x0FB8)								
位	7	6	5	4	3	2	1	0
名称	PIO_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PIO_KPL (0x0FB9)								
位	7	6	5	4	3	2	1	0
名称	PIO_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PIO_KP	PIO 的比例系数						

12.4.63 PIO_EK1 (0x0FBA, 0x0FBB)

PIO_EK1(0x0FBA,0x0FBB)								
PIO_EK1H(0x0FBA)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PIO_EK1L(0x0FBB)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PIO_EK1	PIO 的上一次输入的偏差量						

12.4.64 PIO_EK (0x0FBC, 0x0FBD)

PIO_EK (0x0FBC, 0x0FBD)								
PIO_EKH (0x0FBC)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PIO_EKL (0x0FBD)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PIO_EK	PIO 的本次输入偏差量						

12.4.65 PIO_KI (0x0FBE, 0x0FBF)

PIO_KI (0x0FBE, 0x0FBF)								
PIO_KIH (0x0FBE)								
位	7	6	5	4	3	2	1	0
名称	PIO_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PIO_KIL (0x0FBF)								
位	7	6	5	4	3	2	1	0
名称	PIO_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PIO_KI	PIO 的积分系数						

12.4.66 PIO_UKH (0x0FC0, 0x0FC1)

PIO_UKH (0x0FC0, 0x0FC1)								
PIO_UKHH (0x0FC0)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKH[15:8]							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PIO_UKHL (0x0FC1)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PIO_UKH	PIO 的输出结果高 16 位						

12.4.67 PIO_UKL (0x0FC2, 0x0FC3)

PIO_UKL (0x0FC2, 0x0FC3)								
PIO_UKLH (0x0FC2)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PIO_UKLL (0x0FC3)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PIO_UKL	PIO 的输出结果低 16 位						

12.4.68 PIO_UKMAX (0x0FC4, 0x0FC5)

PIO_UKMAX (0x0FC4, 0x0FC5)								
PIO_UKMAXH (0x0FC4)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PIO_UKMAXL (0x0FC5)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PIO_UKMAX	PIO 的输出允许的最大值						

12.4.69 PIO_UKMIN (0x0FC6, 0x0FC7)

PIO_UKMIN (0x0FC6, 0x0FC7)								
PIO_UKMINH (0x0FC6)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PIO_UKMINL (0x0FC7)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PIO_UKMIN	PIO 的输出允许的最小值						

12.4.70 PI1_KP (0x0FA8, 0x0FA9)

PI1_KP (0x0FA8, 0x0FA9)								
PI1_KPH (0x0FA8)								
位	7	6	5	4	3	2	1	0
名称	PI1_KP [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI1_KPL (0x0FA9)								
位	7	6	5	4	3	2	1	0
名称	PI1_KP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI1_KP	PI1 的比例系数						

12.4.71 PI1_EK1 (0x0FAA, 0x0FAB)

PI1_EK1 (0x0FAA, 0x0FAB)								
PI1_EK1H (0x0FAA)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK1 [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI1_EK1L (0x0FAB)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK1 [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI1_EK1	PI1 的上一次输入的偏差量						

12.4.72 PI1_EK (0x0FAC, 0x0FAD)

PI1_EK (0x0FAC, 0x0FAD)								
PI1_EKH (0x0FAC)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI1_EKL (0x0FAD)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI1_EK	PI1 的本次输入的偏差量						

12.4.73 PI1_KI (0x0FAE, 0x0FAF)

PI1_KI (0x0FAE, 0x0FAF)								
PI1_KIH (0x0FAE)								
位	7	6	5	4	3	2	1	0
名称	PI1_KI [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI1_KIL (0x0FAF)								
位	7	6	5	4	3	2	1	0
名称	PI1_KI [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI1_KI	PI1 的积分系数						

12.4.74 PI1_UKH (0x0FB0, 0x0FB1)

PI1_UKH (0x0FB0, 0x0FB1)								
PI1_UKHH (0x0FB0)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI1_UKHL (0x0FB1)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI1_UKH	PI1 的输出结果高 16 位						

12.4.75 PI1_UKL (0x0FB2, 0x0FB3)

PI1_UKL (0x0FB2, 0x0FB3)								
PI1_UKLH (0x0FB2)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI1_UKLL (0x0FB3)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI1_UKL	PI1 的输出结果低 16 位						

12.4.76 PI1_UKMAX (0x0FB4, 0x0FB4)

PI1_UKMAX (0x0FB4, 0x0FB5)								
PI1_UKMAXH (0x0FB4)								

位	7	6	5	4	3	2	1	0
名称	PI1_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI1_UKMAXL (0x0FB5)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI1_UKMINH (0x0FB6)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI1_UKMINL (0x0FB7)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_KPH (0x0F5C)								
字段	名称	描述						
[15:0]	PI1_UKMAX	PI1 的输出允许的最大值						

12.4.77 PI1_UKMIN (0x0FB6, 0x0FB7)

PI1_UKMIN (0x0FB6, 0x0FB7)								
PI1_UKMINH (0x0FB6)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI1_UKMINL (0x0FB7)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_KPL (0x0F5D)								
字段	名称	描述						
[15:0]	PI1_UKMIN	PI1 的输出允许的最小值						

12.4.78 PI2_KP (0x0F5C, 0x0F5D)

PI2_KP (0x0F5C, 0x0F5D)								
PI2_KPH (0x0F5C)								
位	7	6	5	4	3	2	1	0
名称	PI2_KP [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_KPL (0x0F5D)								
位	7	6	5	4	3	2	1	0
名称	PI2_KP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_EK1H (0x0F5E)								
字段	名称	描述						
[15:0]	PI2_KP	PI2 的比例系数						

12.4.79 PI2_EK1 (0x0F5E, 0x0F5F)

PI2_EK1 (0x0F5E, 0x0F5F)								
PI2_EK1H (0x0F5E)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_EK1L (0x0F5F)								
位	7	6	5	4	3	2	1	0

名称	PI2_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI2_EK1	PI2 的上一次输入的偏差量						

12.4.80 PI2_EK (0x0F60, 0x0F61)

PI2_EK (0x0F60, 0x0F61)								
PI2_EKH (0x0F60)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_EKL (0x0F61)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI2_EK	PI2 的本次输入的偏差量						

12.4.81 PI2_KI (0x0F62, 0x0F63)

PI2_KI (0x0F62, 0x0F63)								
PI2_KIH (0x0F62)								
位	7	6	5	4	3	2	1	0
名称	PI2_KI [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_KIL (0x0F63)								
位	7	6	5	4	3	2	1	0
名称	PI2_KI [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI2_KI	PI2 的积分系数						

12.4.82 PI2_UKH (0x0F64, 0x0F65)

PI2_UKH (0x0F64, 0x0F65)								
PI2_UKHH (0x0F64)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_UKHL (0x0F65)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI2_UKH	PI2 的输出高 16 位						

12.4.83 PI2_UKL (0x0F66, 0x0F67)

PI2_UKL (0x0F66, 0x0F67)								
PI2_UKLH (0x0F66)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_UKLL (0x0F67)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI2_UKL	PI2 的输出的第 16 位						

12.4.84 PI2_MAX (0x0F68, 0x0F69)

PI2_MAX (0x0F68, 0x0F69)								
PI2_MAXH (0x0F68)								
位	7	6	5	4	3	2	1	0
名称	PI2_MAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_MAXL (0x0F69)								
位	7	6	5	4	3	2	1	0
名称	PI2_MAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI2_MAX	PI2 的输出允许的最大值						

12.4.85 PI2_MIN (0x0F6A, 0x0F6B)

PI2_MIN (0x0F6A, 0x0F6B)								
PI2_MINH (0x0F6A)								
位	7	6	5	4	3	2	1	0
名称	PI2_MIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_MINL (0x0F6B)								
位	7	6	5	4	3	2	1	0
名称	PI2_MIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI2_MIN	PI2 的输出允许的最小值						

12.4.86 PI2_KD (0x0F6C, 0x0F6D)

PI2_KD (0x0F6C, 0x0F6D)								
PI2_KDH (0x0F6C)								
位	7	6	5	4	3	2	1	0
名称	PI2_KD[15:8]							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_KDL (0x0F6D)								
位	7	6	5	4	3	2	1	0
名称	PI2_KD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI2_KD	PI2 的微分系数						

12.4.87 PI2_EK2 (0x0F6E, 0x0F6F)

PI2_EK2 (0x0F6E, 0x0F6F)								
PI2_EK2H (0x0F6E)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK2 [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI2_EK2L (0x0F6F)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK2 [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI2_EK2	PI2 的上上次输入的偏差量						

12.4.88 PI3_KP (0x0F48, 0x0F49)

PI3_KP (0x0F48, 0x0F49)								
PI3_KPH (0x0F48)								
位	7	6	5	4	3	2	1	0
名称	PI3_KP [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_KPL (0x0F49)								
位	7	6	5	4	3	2	1	0
名称	PI3_KP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI3_KP	PI3 的比例系数						

12.4.89 PI3_EK1 (0x0F4A, 0x0F4B)

PI3_EK1 (0x0F4A, 0x0F4B)								
PI3_EK1H (0x0F4A)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK1 [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_EK1L (0x0F4B)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK1 [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI3_EK1	PI3 的上一次输入的偏差量						

12.4.90 PI3_EK (0x0F4C, 0x0F4D)

PI3_EK (0x0F4C, 0x0F4D)								
PI3_EKH (0x0F4C)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_EKL (0x0F4D)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_EK	PI3 的本次输入的偏差量						

12.4.91 PI3_KI (0x0F4E, 0x0F4F)

PI3_KI (0x0F4E, 0x0F4F)								
PI3_KIH (0x0F4E)								
位	7	6	5	4	3	2	1	0
名称	PI3_KI [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_KIL (0x0F4F)								
位	7	6	5	4	3	2	1	0
名称	PI3_KI [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI3_KI	PI3 的积分系数						

12.4.92 PI3_UKH (0x0F50, 0x0F51)

PI3_UKH (0x0F50, 0x0F51)								
PI3_UKHH (0x0F50)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_UKHL (0x0F51)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI3_UKH	PI3 的输出结果高 16 位						

12.4.93 PI3_UKL (0x0F52, 0x0F53)

PI3_UKL (0x0F52, 0x0F53)								
PI3_UKLH (0x0F52)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_UKLL (0x0F53)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI3_UKL	PI3 的输出结果低 16 位						

12.4.94 PI3_UKMAX (0x0F54, 0x0F55)

PI3_UKMAX (0x0F54, 0x0F55)								
PI3_UKMAXH (0x0F54)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_UKMAXL (0x0F55)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI3_UKMAX	PI3 的输出允许的最大值						

12.4.95 PI3_UKMIN (0x0F56, 0x0F57)

PI3_UKMIN (0x0F56, 0x0F57)								
PI3_UKMINH (0x0F56)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_UKMINL (0x0F57)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[15:0]	PI3_UKMIN	PI3 的输出允许的最小值						

12.4.96 PI3_KD (0x0F58, 0x0F59)

PI3_KD (0x0F58, 0x0F59)								
PI3_KDH (0x0F58)								
位	7	6	5	4	3	2	1	0
名称	PI3_KD[15:8]							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_KDL (0x0F59)								
位	7	6	5	4	3	2	1	0
名称	PI3_KD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_KD [15:0]								
字段	名称	描述						
[15:0]	PI3_KD	PI3 的微分系数						

12.4.97 PI3_EK2 (0x0F5A, 0x0F5B)

PI3_EK2 (0x0F5A, 0x0F5B)								
PI3_EK2H (0x0F5A)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK2 [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_EK2L (0x0F5B)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK2 [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X
PI3_EK2 [15:0]								
字段	名称	描述						
[15:0]	PI3_EK2	PI3 的上上次输入的偏差量						

13 PFC

13.1 PFC 操作说明

13.1.1 简介

PFC(Power Factor Correction)即功率因数校正，主要作用是提高电源对市电的利用率，更好的电压调节，减轻电磁兼容和电磁干扰问题。

PFC 模块具有以下特性：

1. 硬件全自动
2. ADC 自动采样
3. 过流保护与逐波限流

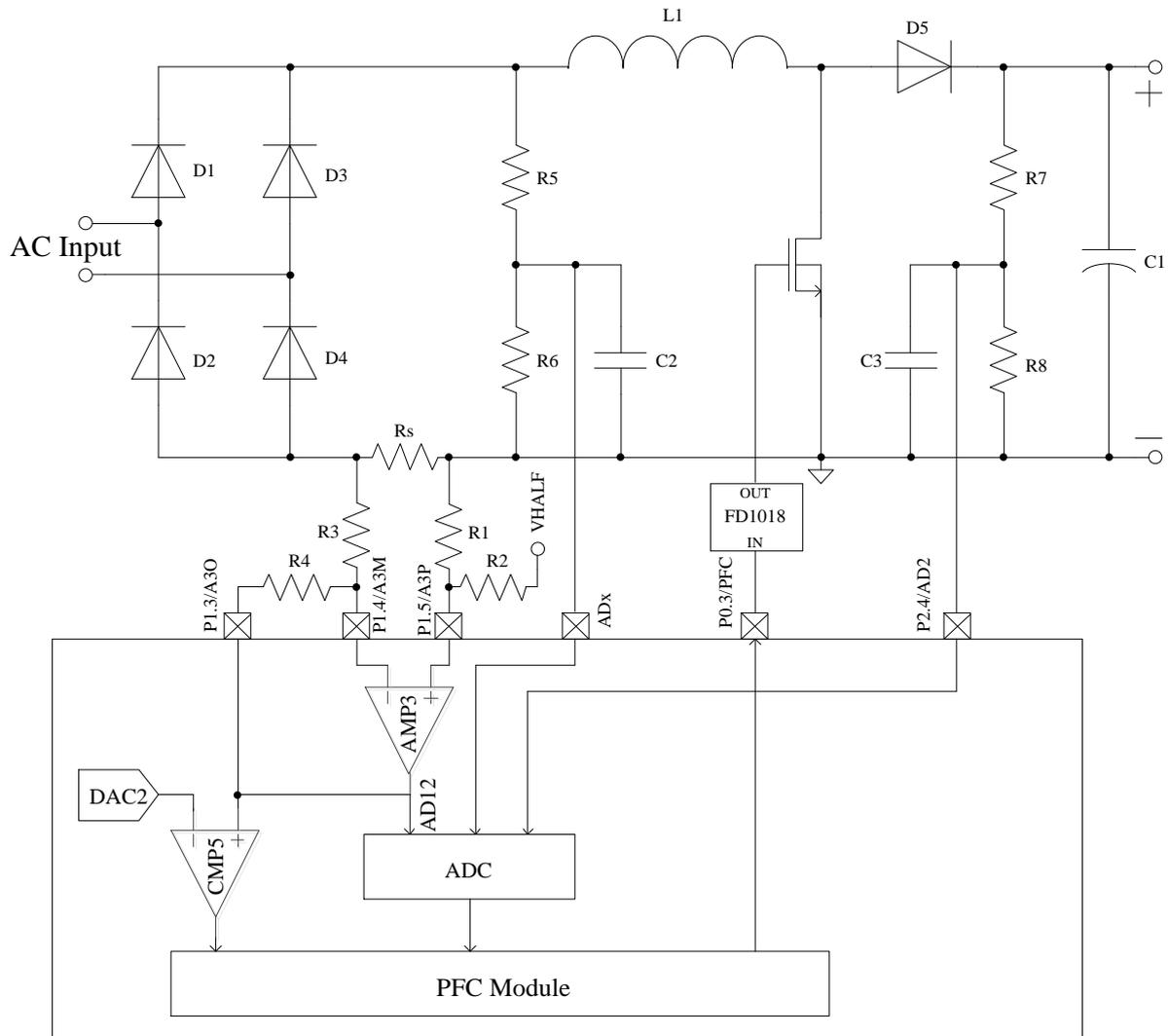


图 13-1 PFC 硬件连接关系示意图

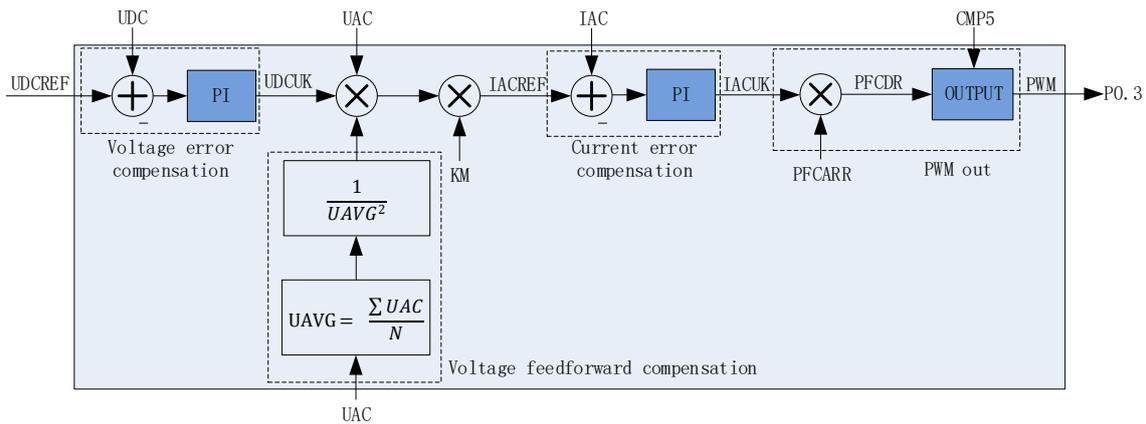


图 13-2 PFC 模块原理框图

PFC 模块包括电压误差补偿模块，电压前馈补偿模块，电流误差补偿模块，PWM 输出模块。

13.1.2 电压误差补偿模块

电压误差补偿模块作为 PFC 的外环，输入是用户设定的直流电压参考值 UDCREF，与 ADC 采样的实际直流电压 UDC 的差值送入 PI 控制器，产生控制输出 UDCUK。

外环执行频率=内环执行频率/ PFC_OUTARR=24M/ PFC_ARR/ PFC_OUTARR

13.1.3 电压前馈补偿模块

电压前馈补偿模块主要用于在输入交流电压增大或减小的情况下能够保持恒定的输出功率。

13.1.3.1 平均电压 UAVG 的计算

平均电压 UAVG 是整流后的输入交流电压 UAC 的平均电压。PFC 模块支持硬件自动计算 UAVG，为了应对特殊情况，用户可禁止硬件自动计算，切换成软件启动 PFC 模块计算 UAVG。

公式：

$$UAVG = \frac{\sum UAC}{N}$$

其中：UAC 为输入交流电压；N 为半个工频周期内采样 UAC 的次数。

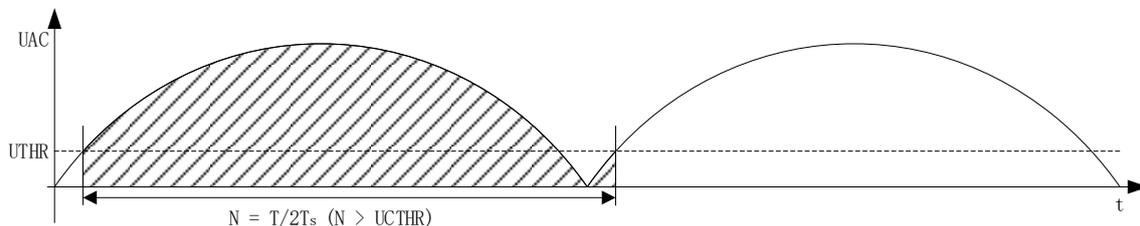


图 13-3 UAVG 的计算

硬件启动计算 UAVG (设置 PFC_CR0[UAVGCDIS]=0)：UAVG 的计算周期为半个工频周期 T，UTHR 为一个计算周期的起始点和结束点的电压值，Ts 为 UAC 采样周期，UCTHR 为 UAC 采样次数下限。PFC 模块以判定当前 UAC 大于 UTHR 且上一个 UAC 小于 UTHR 为一个计算周期的起始/结束点，为了避免毛刺的影响，必须同时满足采样次数 N 大于 UCTHR。将一个计算周期内采样的

UAC 累加，除以采样次数 N，即可得到平均电压 UAVG。

软件启动计算 UAVG（设置 PFC_CR0[UAVGCDIS]=1）：设置 PFC_CR0[UAVGSW]=1，PFC 模块将以上一次计算结束到当前为周期，将 UAC 累加值除以 N 得到 UAVG。用户可使用 SYS_TICK 模块或其他 TIMER 模块记录一个工频，每个工频软件启动一次计算 UAVG，亦可得到准确的 UAVG。

13.1.4 电流误差补偿模块

电流误差补偿模块作为 PFC 的内环，输入是由外环计算得到的电流参考值 IACREF，与 ADC 采样的实际电感电流 IAC 的差值送入 PI 控制器，产生控制输出 IACUK。

内环执行频率=24M/ PFC_ARR。

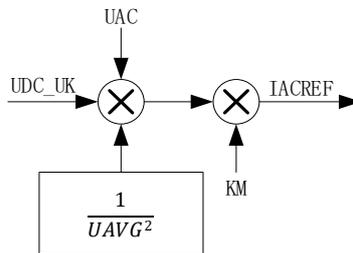


图 13-4 IACREG 计算原理图

电流参考值 IAC_REF 的产生：PFC 的外环输出 UDC_UK 和输入交流电压 UAC 的乘积，与电压前馈补偿模块输出相乘以达到恒定输出功率的目的，再与换算常数 KM 相乘后，得到 IAC_REF。

13.1.5 PWM 输出模块

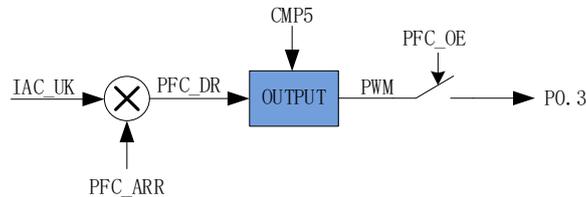


图 13-5 PWM 输出原理框图

PFC 的内环输出 IACUK 代表 PWM 的占空比，公式： $IAC_UK/32768*100\%$ 。IAC_UK 需通过与计数器比较产生 PWM 输出到端口 P0.3。如上图， $IACUK*PFC_ARR/32768$ 可得到 PFC_DR，PFC_DR 与 PFC 计数器比较产生 PWM， $PFC_DR > PFCNTR$ ，PWM 输出 1；反之，PWM 输出 0。PFC 输出使能 PFC_OE 为一，PWM 输出到端口 P0.3。

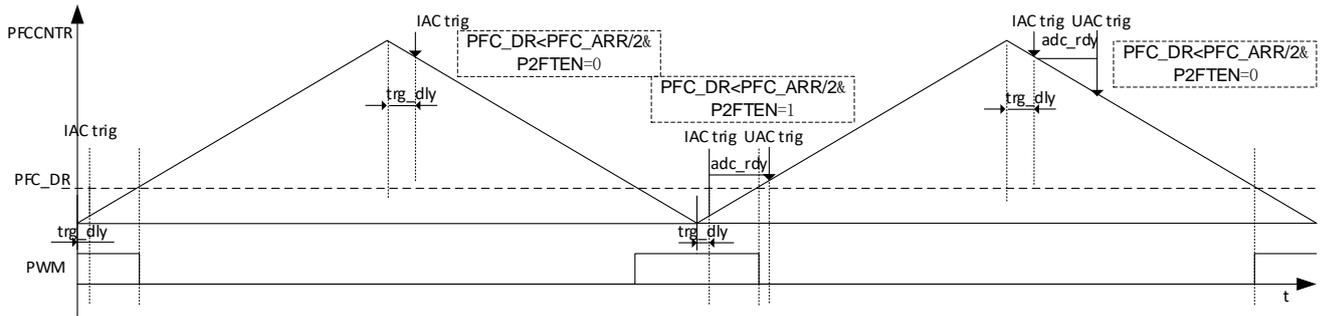


图 13-6 PWM 输出与 IAC/UAC 采样时机图

13.1.5.1 过流保护与逐波限流

PFC 提供过流保护功能，使能 CMP5（设置 CMP_CR4[CMP5EN]=1），即开启 PFC 的过流保护功能，设置 PFC_CR0[CMP5DIV]可设置 CMP5 的滤波系数。当 CMP5 输出为 1，即产生过流保护信号，PFC 的 PWM 输出低电平。设置 PFC_CR0[PFC_OE]为零可解除过流保护状态。

PFC 还提供逐波限流保护功能使能 CMP5，即开启 PFC 的过流保护功能。过流后，PFC 的输出将关闭。使能 PFCOA 后，硬件会自动在过流保护信号撤销后恢复输出，即逐波限流功能。

13.1.6 UAC/IAC/UDC 采样

13.1.6.1 UDC 采样

- 使用 FOC 模块的 UDC 采样，每个 FOC 载波周期采样一次。
- 固定使用 ADC 通道 2

13.1.6.2 IAC 采样

- 每个内环周期采样一次
- 如图 13-6 所示，PFC 使能后，P2FTEN 和 PFC_DR 决定触发方式。PFC_DR < PFC_ARR/2 时，如果 P2FTEN=0 则在 PFCCNTR 向下计数时采样，当 PFCCNTR 计数到 (PFC_ARR - PFC_TRGDLY*8) 时触发采样；如果 P2FTEN=1 则在 PFCCNTR 向上计数时采样，当 PFCCNTR 计数到 (PFC_TRGDLY*8) 时触发采样。PFC_DR ≥ PFC_ARR/2 时固定在 PFCCNTR 向上计数时采样，当 PFCCNTR 计数到 (PFC_TRGDLY*8) 时触发采样
- 固定使用 ADC 通道 12
- 设置 PFC_CR0[CCHSEL]为 0，写 PFC_CSO 可校准 IAC 的基准值，假设 ADC 的电压范围 0~5V，基准为 2.5V，则 PFC_CSO = 2.5/5V*32768 = 16384(0x4000)

13.1.6.3 UAC 采样

- 设置 PFC_CR1[UACSMSEL]每 1/2/4/8 个内环周期采样一次，当 IAC 采样完成后，立刻采样 UAC。
- 默认使用 ADC 通道 5，设置 PFC_ADCCH[UAC_TRIG_CH]可选择其他 ADC 通道

- 设置 PFC_CR0[CCHSEL]为 1，写 PFC_CSO 可校准 UAC 的基准值，假设 ADC 的电压范围 0~5V，基准为 2.5V，则 $PFC_CSO = 2.5/5V * 32768 = 16384(0x4000)$

13.2 PFC 寄存器

13.2.1 PFC_CR2 (0x4063)

表 13-1 PFC_CR2 (0x4063)

位	7	6	5	4	3	2	1	0
名称	PFC_BLK_MD		P2FTEN	DCLREN	PIAUTOEN	ADTRIGEN	DRALEN	PFCCEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:6]	PFC_BLK_MD	<p>当 PFC 不使能时(PFCEN=0),UDC 和 IAC 的 PI 控制器可以作为普通的 PI 控制器使用。此时 PFC_BLK_MD[1]用 UDC 的 PI 控制器启动位 UDCPISTA; PFC_BLK_MD[0]用 IAC 的 PI 控制器的启动位 IACPISTA, 软件写一, 下一时刻硬件自清零, 写零无效, PFC 不使能时读回来的是 UDC_PI 的 busy 状态</p> <p>0: 不启动 1: 启动</p> <p>当 PFC 使能时(PFC_EN=1), 用于 IAC 触发采样延时控制, 计数值记到延时值时触发, PFC_BLK_MD 选择延时值</p> <p>00: 延时值为 DRV_DTR 01: 延时值为 DRV_DTR 的 1/2 10: 延时值为 DRV_DTR 的 2 倍</p>
[5]	P2FTEN	<p>当 PFC 使能时(PFCEN=1), 该位用于 IAC 触发模式的选择向上还是向下计数触发。</p> <p>0: PFCCNTR 向上计数时触发 1: PFCCNTR 向下计数时触发</p> <p>当 PFCEN=0, 两路 ADC 的值会自动装载到 FOC_EALPHA/EBETA, 主要应用场景是使用 FOC 的角度计算模块通过输入 SIN/COS 得到角度。其中 UAC 通道对应的 ADC 值装载到 FOC_EALPHA, 对应 SIN; IAC 通道对应的 ADC 值装载到 FOC_EBETA, 对应 COS。</p> <p>0: 不使能 1: 使能</p>
[4]	DCLREN	<p>PFC 计数器同步使能</p> <p>DRV 计数器同步 PFC 计数器, 当 DRV 计数器产生下溢事件时, 将 PFC 计数器清零, 使得 DRV 计数器和 PFC 计数器同时从零开始计数。主要用于不使能 PFC 时, 在 PFC/DRV 计数器计数到某个点(设置 PFC_DR)启动 ADC 自动采样。</p> <p>0: 不使能 1: 使能</p>
[3]	PIAUTOEN	<p>UDC 和 IAC 的 PI 自动启动使能</p> <p>当 PFC 不使能时(PFCEN=0), PFC 对应的 UDC/IAC 的 PI 控制器可以用作普通 PI 控制器供用户使用。</p> <p>使能该位, 两个 PI 控制器会自动在 PFC 计数器的每个周期运算一次。</p> <p>PFCEN=1 时, 该位自动置一。</p> <p>0: 不使能 1: 使能</p>
[2]	ADTRIGEN	<p>PFC 模块的 ADC 自动触发使能</p> <p>当 PFC 不使能时(PFCEN=0), PFC 的两路 ADC 自动采样可以用作普通 ADC 自动触发供用户使用, 优先级大于软件启动 ADC, 小于 FOC 触发</p>

字段	名称	描述
		ADC。 使能该位后，同时设置 PFC_DR，当 PFC 计数器的计数值与 PFC_DR 相等，ADC 自动触发采样，先采 IAC 对应通道，再采 UAC 对应通道。 0: 不使能 1: 使能
[1]	DRALEN	PFC_DR 自动装载使能 使能该位后，每个 PFC 周期的下溢点处根据占空比计算 PFC_DR 的值，公式为 $IAC_UK/32768 * PFC_ARR$ ，并更新到 PFC_DR。 PFCEN=1 时，该位自动置一。 0: 不使能 1: 使能
[0]	PFCCEN	PFC 计数器使能 PFCEN=1 时，该位自动置一。 0: 不使能 1: 使能

13.2.2 PFC_CR0 (0x40E0)

表 13-2 PFC_CR0 (0x40E0)

位	7	6	5	4	3	2	1	0
名称	UAVGSW	CMP5DIV		UAVGDIS	PFCOA	CCHSEL	PFCOE	PFCCEN
类型	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	UAVGSW	软件启动 UAVG 计算 启动 UAVG 计算，UAVG 的值更新。 软件写一，下一时刻硬件自清零，写零无效。 0: 不启动 1: 启动
[6:5]	CMP5DIV	比较器 5 滤波选择 当比较器 5 的输入脉宽小于设定值，会被认为是噪声，硬件将自动滤除。 00 : 不滤波 01 : 4 系统时钟周期 10 : 12 系统时钟周期 11 : 24 系统时钟周期
[4]	UAVGDIS	禁止硬件计算 UAVG 禁止后，硬件不会每个工频周期计算 UAVG，需要软件通过写 UAVGSW 启动计算。当内部计次数的计数器溢出时，也会自动启动计算。 0: 不禁止 1: 禁止
[3]	PFCOA	逐波限流使能 当使能了比较器 5，芯片默认使能 PFC 的过流保护。过流后，PFC 的输出将关闭。使能 PFCOA 后，硬件会自动在过流保护信号撤销后恢复输出，即逐波限流功能。 0: 不使能 1: 使能
[2]	CCHSEL	ADC 校准通道选择 选择该位，对 PFC_CSO 写校准值，可校准 IAC 或 UAC 对应通道的 ADC 基准。 0: IAC 对应的 ADC 通道 IAC_TRIG_CH 1: UAC 对应的 ADC 通道 UAC_TRIG_CH
[1]	PFCOE	PFC 输出使能 使能后，PFC 产生的 PWM 输出到管脚 P0.3 0: 不使能 1: 使能

[0]	PFCEN	PFC 使能 0: 不使能 1: 使能
-----	-------	---------------------------

13.2.3 PFC_CR1/UDC_UKMINH (0x40F2)

表 13-3 PFC_CR1/UDC_UKMINH (0x40F2)

位	7	6	5	4	3	2	1	0
名称	UACSAMSEL		UTHR	UCTHR				
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
当 PFC 使能时 (PFCEN=1)，该寄存器用在 PFC_CR1 配置，不使能时用于 UDC_PI 的最小值 MINH		
[7:6]	UACSAMSEL	UAC 采样分频 每 x 个 PFC 周期，才启动一次 UAC 采样。 00: 1 01: 2 10: 4 11: 8
[5]	UTHR	UAC 周期起始点设置 UAC 以此值为一个工频周期的起始点和结束点，主要用于计算 UAVG。与 UAC_BASE 相关，即与硬件的 UAC 分压系数相关。 1: 1/8*UAC_BASE 0: 1/16*UAC_BASE
[4:0]	UCTHR	UAC 的采样次数下限设置 当硬件根据 UTHR 得到工频周期，必须满足 UAC 采样次数大于 UCTHR 设定的次数，硬件才认为得到的工频周期为正确值。 公式: UCTHR*32 次

注：PFC_CR1 仅在 PFC 使能(PFCEN=1)时有效。

13.2.4 PFC_ADCCH (0x40E1)

表 13-4 PFC_ADCCH (0x40E1)

位	7	6	5	4	3	2	1	0
名称	IAC_TRIG_CH				UAC_TRIG_CH			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	1	0	0	1	0	1

字段	名称	描述
[7:4]	IAC_TRIG_CH	采样 IAC 的 ADC 通道选择 使能 PFC 时，必须选择通道 12，否则无法使用运放跟随。
		0000 通道 0 0001 通道 1
		0010 通道 2 0011 通道 3
		0100 通道 4 0101 通道 5
		0110 通道 6 0111 通道 7
		1000 通道 8 1001 通道 9
		1010 通道 10 1011 通道 11
		1100 通道 12 1101 通道 13
1110 RSV 1111 RSV		
[3:0]	UAC_TRIG_CH	采样 UAC 的 ADC 通道选择
		0000 通道 0 0001 通道 1 0010 通道 2 0011 通道 3

		0100	通道 4	0101	通道 5
		0110	通道 6	0111	通道 7
		1000	通道 8	1001	通道 9
		1010	通道 10	1011	通道 11
		1100	通道 12	1101	通道 13
		1110	RSV	1111	RSV

13.2.5 PFC_CSO (0x40E2, 0x40E3)

表 13-5 PFC_CSOH (0x40E2)

位	7	6	5	4	3	2	1	0
名称	PFC_CSO[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0

表 13-6 PFC_CSOL (0x40E3)

位	7	6	5	4	3	2	1	0
名称	PFC_CSO[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	PFC_CSO	电流采样基准 配置 PFC_CR0 寄存器的 CCHSEL，对 PFC_CSO 写校准值，可校准 IAC/UAC 基准。 取值范围 (0,32767)，MSB 恒为 0
假设 ADC 的电压范围 0~5V，基准为 2.5V 则 PFC_CSO = 2.5/5V*32768 = 16384(0x4000)		

13.2.6 PFC_ARR (0x40E4, 0x40E5)

表 13-7 PFC_ARRH (0x40E4)

位	7	6	5	4	3	2	1	0
名称	PFC_ARR[11:8]							
类型	-	-	-	-	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 13-8 PFC_ARRL (0x40E5)

位	7	6	5	4	3	2	1	0
名称	PFC_ARR[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[12:0]	PFC_ARR	PFC 计数器的重载值，决定载波周期和运算周期（中央对齐模式） PFC 计数器从 0 开始计数到 PFC_ARR，产生上溢事件，然后向下计数到 0。 该寄存器只写，不可读。 取值范围 (0,4095)

13.2.7 PFC_UAVG (0x40E4, 0x40E5)

表 13-9 PFC_UAVGH (0x40E4)

位	7	6	5	4	3	2	1	0
名称	PFC_UAVG [15:8]							

类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 13-10 PFC_UAVG L (0x40E5)

位	7	6	5	4	3	2	1	0
名称	PFC_UAVG [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	PFC_UAVG	UAC 在一个工频周期的平均值 取值范围 (-32768,32767)

13.2.8 PFC_DR(0x40E6,0x40E7)

表 13-11 PFC_DRH (0x40E6)

位	7	6	5	4	3	2	1	0
名称	PFC_DR[11:8]							
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 13-12 PFC_DRL (0x40E7)

位	7	6	5	4	3	2	1	0
名称	PFC_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[11:0]	PFC_DR	PFC 产生 PWM 的比较值 当 PFC 计数器的计数值小于 PFC_DR，输出 1，反之，输出 0。PFC 使能时，硬件自动更新 PFC_DR 的值。 取值范围 (0,4095)

13.2.9 UDC_REF (0x40E8, 0x40E9)

表 13-13 UDC_REFH (0x40E8)

位	7	6	5	4	3	2	1	0
名称	UDC_REF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 13-14 UDC_REFL (0x40E9)

位	7	6	5	4	3	2	1	0
名称	UDC_REF [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	UDC_REF	PFC 使能(PFCEN=1): 用户给定的 UDC 参考值 取值范围 (-32768,32767)

13.2.10 UDC_UK (0x40EA, 0x40EB)

表 13-15 UDC_UKH (0x40EA)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	UDC_UK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 13-16 UDC_UKL (0x40EB)

位	7	6	5	4	3	2	1	0
名称	UDC_UK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	UDC_UK	UDC 的 PI 控制器的输出值 UK 取值范围 (-32768,32767)

13.2.11 UDC_KP (0x40EC, 0x40ED)

表 13-17 UDC_KPH (0x40EC)

位	7	6	5	4	3	2	1	0
名称	UDC_KP[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0

表 13-18 UDC_KPL (0x40ED)

位	7	6	5	4	3	2	1	0
名称	UDC_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	UDC_KP	UDC 的 PI 控制器的 KP 系数 取值范围 (0,32767)，MSB 恒为 0，Q10 格式

13.2.12 UDC_KI (0x40EE, 0x40EF)

表 13-19 UDC_KIH (0x40EE)

位	7	6	5	4	3	2	1	0
名称	UDC_KI[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0

表 13-20 UDC_KIL (0x40EF)

位	7	6	5	4	3	2	1	0
名称	UDC_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	UDC_KI	UDC 的 PI 控制器的 KI 系数 取值范围 (0,32767)，MSB 恒为 0，Q15 格式

13.2.13 UDC_UKMAX (0x40F0, 0x40F1)

表 13-21 UDC_UKMAXH (0x40F0)

位	7	6	5	4	3	2	1	0
名称	UDC_UKMAX[15:8]							

类型	R/W							
复位值	0	0	0	0	0	0	0	0

表 13-22 UDC_UKMAXL (0x40F1)

位	7	6	5	4	3	2	1	0
名称	UDC_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	UDC_UKMAX	UDC 的 PI 控制器的输出的上限值 取值范围 (-32768,32767)

13.2.14 UDC_UKMIN (0x40F2, 0x40F3)

表 13-23 UDC_UKMINH (0x40F2)

位	7	6	5	4	3	2	1	0
名称	UDC_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 13-24 UDC_UKMINL (0x40F3)

位	7	6	5	4	3	2	1	0
名称	UDC_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	UDC_UKMIN	PFC 不使能(PFCEN=0): UDC 的 PI 控制器的输出的下限值 取值范围 (-32768,32767) PFC 使能(PFCEN=1): 该地址为 PFC_CR1 和 PFC_KM 功能: UDC_UKMIN 固定为 0

13.2.15 PFC_KM (0x40F3)

表 13-25 PFC_KM (0x40F3)

位	7	6	5	4	3	2	1	0
名称	PFC_KM							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	PFC_KM	PFC 的 KM 系数 取值范围 (0,255) 注: 仅在 PFC 使能(PFCEN=1)时有效

13.2.16 IAC_REF (0x40F4, 0x40F5)

表 13-26 IAC_REFH (0x40F4)

位	7	6	5	4	3	2	1	0
名称	IAC_REF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 13-27 IAC_REFL (0x40F5)

位	7	6	5	4	3	2	1	0
名称	IAC_REF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	IAC_REF	PFC 使能(PFCEN=1): 用户给定的 IAC 参考值 取值范围 (-32768,32767)

13.2.17 IAC_UK (0x40F6, 0x40F7)

表 13-28 IAC_UKH (0x40F6)

位	7	6	5	4	3	2	1	0
名称	IAC_UK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 13-29 IAC_UKL (0x40F7)

位	7	6	5	4	3	2	1	0
名称	IAC_UK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	IAC_UK	IAC 的 PI 控制器的输出值 UK 取值范围 (-32768,32767)

13.2.18 IAC_KP (0x40F8, 0x40F9)

表 13-30 IAC_KPH (0x40F8)

位	7	6	5	4	3	2	1	0
名称	IAC_KP[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0

表 13-31 IAC_KPL (0x40F9)

位	7	6	5	4	3	2	1	0
名称	IAC_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	IAC_KP	IAC 的 PI 控制器的 KP 系数 取值范围 (0,32767), MSB 恒为 0, Q10 格式

13.2.19 IAC_KI (0x40FA, 0x40FB)

表 13-32 IAC_KIH (0x40FA)

位	7	6	5	4	3	2	1	0
名称	IAC_KI[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0

表 13-33 IAC_KIL (0x40FB)

位	7	6	5	4	3	2	1	0
名称	IAC_KI[7:0]							

类型	R/W							
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	IAC_KI	IAC 的 PI 控制器的 KI 系数 取值范围 (0,32767)，MSB 恒为 0，Q15 格式

13.2.20 IAC_UKMAX (0x40FC, 0x40FD)

表 13-34 IAC_UKMAXH (0x40FC)

位	7	6	5	4	3	2	1	0
名称	IAC_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 13-35 IAC_UKMAXL (0x40FD)

位	7	6	5	4	3	2	1	0
名称	IAC_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	IAC_UKMAX	IAC 的 PI 控制器的输出的上限值 取值范围 (-32768,32767)

13.2.21 IAC_UKMIN (0x40FE, 0x40FF)

表 13-36 IAC_UKMINH (0x40FE)

位	7	6	5	4	3	2	1	0
名称	IAC_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 13-37 IAC_UKMINL (0x40FF)

位	7	6	5	4	3	2	1	0
名称	IAC_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	IAC_UKMIN	PFC 不使能(PFCEN=0): IAC 的 PI 控制器的输出的下限值 取值范围 (-32768,32767) PFC 使能(PFCEN=1): 该地址为 PFC_TRGDLY 和 PFC_OUTARR 功能; IAC_UKMIN 固定为 0

13.2.22 PFC_TRGDLY/PFC_OUTARR (0x40FE, 0x40FF)

表 13-38 PFC_TRGDLY/PFC_OUTARRH (0x40FE)

位	7	6	5	4	3	2	1	0
名称	PFC_TRGDLY				PFC_OUTARR[11:8]			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 13-39 PFC_OUTARRL (0x40FF)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	PFC_OUTARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:12]	PFC_TRGDLY	<p>IAC/UDC 通道的 ADC 采样触发延迟</p> <p>假设 MCU 时钟为 24MHz(41.67ns), PFC_TRGDLY = 5, 则延迟 41.67*8*5=1664ns。</p> <p>范围 (0,15)</p> <p>注: 仅在 PFC 使能(PFCEN=1)时有效</p>
[11:0]	PFC_OUTARR	<p>PFC 外环执行频率设置值</p> <p>设置 PFC 外环即 UDC 的 PI 控制器的执行频率。</p> <p>公式: 外环执行频率=内环执行频率/ PFC_OUTARR=24M/ PFC_ARR/ PFC_OUTARR</p> <p>假设假设 MCU 时钟为 24MHz(41.67ns), PFC_ARR = 150, PFC_OUTARR=200, 则内环执行频率 =24000000/2/ PFC_ARR=80000Hz; 外环执行频率=80000/ PFC_OUTARR =400Hz。</p> <p>取值范围 (0,2047)</p> <p>注: 仅在 PFC 使能(PFCEN=1)时有效</p>

14 FOC/SVPWM

14.1 FOC/SVPWM 操作说明

14.1.1 简介

FOC/SVPWM 模块用于无感 FOC，有感 FOC 应用场合，由于 SVPWM 是 FOC 模块的子集，以下 FOC/SVPWM 模块简称 FOC 模块。FOC 作为一个独立的模块，在不工作的时候时钟停止。DRV_CR[FOC_EN]作为 FOC 模块的使能位，在操作 FOC 模块之前，必须先将该位置 1，否则 FOC 模块无法工作，FOC 相关寄存器处于复位状态，也无法写入。

FOC 模块包含角度估算器，PI 控制器，坐标转换模块和 PWM 波形输出模块。利用角度估算器可以实现无感 FOC 控制，也可以联合 MCU 处理 HALL 信号实现有感 FOC 控制。FOC 模块内部包含电流闭环，用户通过给定 ID,IQ 的指令值，就可以输出六路 PWM 驱动电机，同时 ADC 自动采集电机电流反馈给 FOC，实现电流闭环控制。

A) 无 HALL FOC 控制：采用角度估算器估算角度实现坐标变换，同时估算电机速度供 MCU 做速度闭环控制。

B) 有 HALL FOC 控制（单 HALL/双 HALL/三 HALL）：FOC 模块提供角度输入接口，MCU 采集 HALL 信号进行处理，得到角度，将角度值给到 FOC 模块进行控制

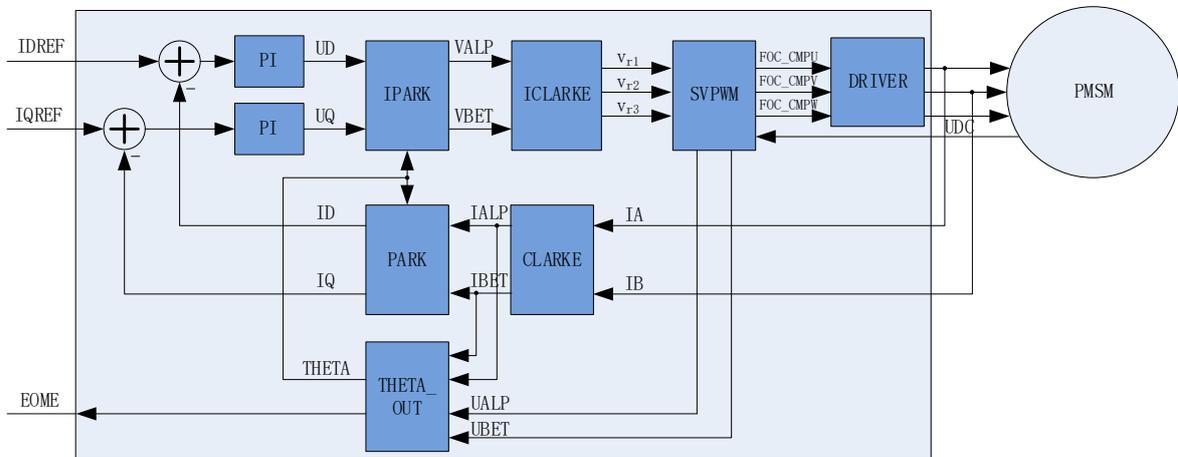


图14-1 FOC原理框图

14.1.2 参考输入

FOC 模块根据电流反馈作闭环控制，因此采用 D 轴电流指令值(IDREF)和 Q 轴电流指定值(IQREF)作为参考输入。假如需要实现速度-电流双闭环控制，需要根据 FOC 模块输出的速度 EOME 利用 MCU 或者 PI 模块对速度信号进行处理实现速度外环控制。

14.1.3 PI 控制器

FOC 模块里使用 4 个 PI 控制器，分别应用于：

1、 转子磁通控制：D 轴的电流 PI 控制器。以 D 轴电流指令值 IDREF 与反馈电流 ID 的偏差作为输入，比例系数 DKP 和积分系数 DKI 调节 PI 控制器性能，DMAX 和 DMIN 对输出进行限幅，最后输出 D 轴电压指令 UD。

2、 转子转矩控制：Q 轴的电流 PI 控制器。以 Q 轴电流指令值 IQREF 与反馈电流 IQ 的偏差作为输入，比例系数 QKP 和积分系数 QKI 调节 PI 控制器性能，QMAX 和 QMIN 对输出进行限幅，最后输出 Q 轴电压指令 UQ。

3、 角度估算：角度估算器的 PI 控制器，以反馈电流值和电压指令值为输入，比例系数 EKP 和积分系数 EKI 调节 PI 控制器性能，最终输出估算角度 ETHETA 和速度 EOME。

4、 PLL 估算：PLL 估算器的 PI 控制器，以反馈电流值和电压指令值为输入，比例系数 PLLKP 和积分系数 PLLKI 调节 PI 控制器性能，最终输出估算反电动势 EALPHA 和 EBETA。

14.1.4 坐标转换

14.1.4.1 PARK 逆变换

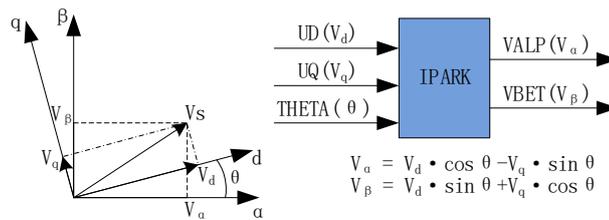


图 14-2 PARK 逆变换

经过 D 轴和 Q 轴的电流 PI 控制器后，可获得旋转 d-q 坐标系的电压矢量的两个分量 UD 和 UQ。这时需要经过逆变换将其重新变换到 3 相电压。首先，使用 PARK 逆变换将电压矢量从 2 轴旋转 d-q 坐标系变换到 2 轴静止 α - β 坐标系。

14.1.4.2 CLARKE 逆变换

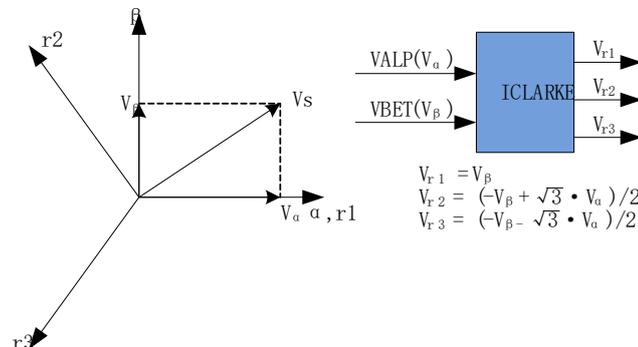


图 14-3 CLARKE 逆变换

通过 CLARKE 逆变换将电压矢量从静止 2 轴 α - β 坐标系变换到静止 3 轴 3 相定子参考坐标系。

14.1.4.3 CLARKE 变换

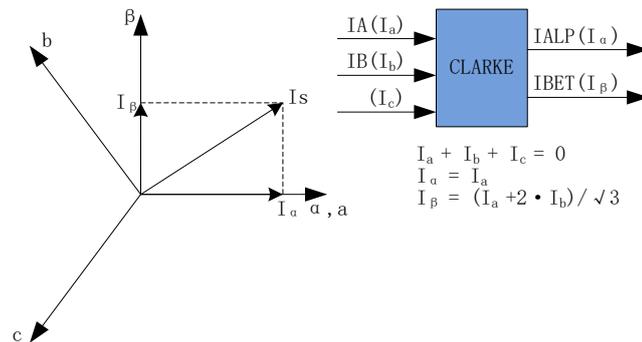


图 14-4 CLARKE 变换

CLARKE 变换将反馈电流从一个 3 轴的定子坐标系变换到静止 2 轴 α - β 的定子坐标系。

14.1.4.4 PARK 变换

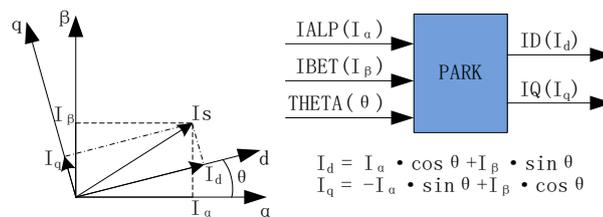


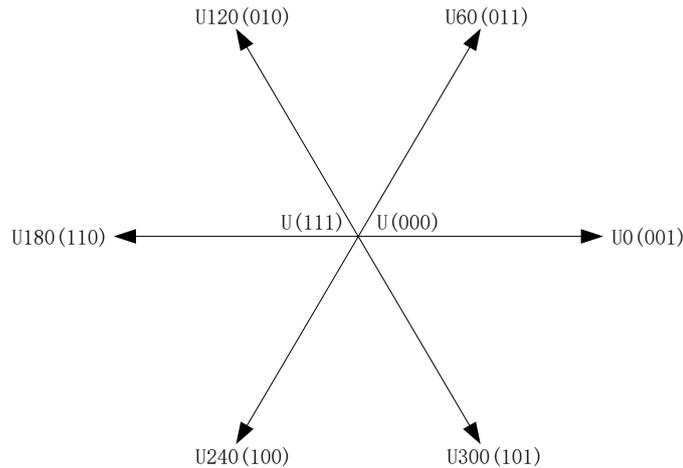
图 14-5 PARK 变换

PARK 变换将电流从静止 2 轴 α - β 的定子坐标系变换到随着转子磁通旋转的旋转 2 轴 d-q 坐标系。

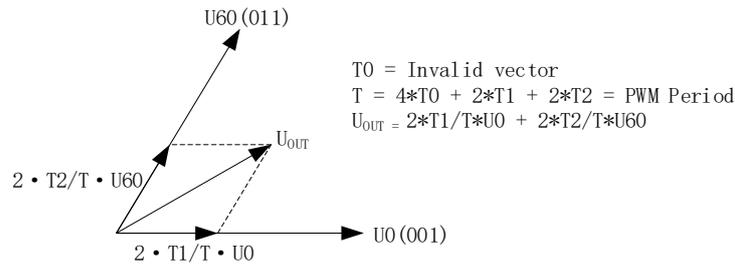
14.1.5 SVPWM

空间矢量脉宽调制(SVPWM)算法是 FOC 控制的一个重要组成部分，其主要思路是采用逆变器空间电压矢量的切换以获得准圆形旋转磁场，能明显减少逆变器输出电流的谐波分量及电机的谐波损耗，降低转矩脉动，而且有较高的利用率。

SVPWM 产生 3 相机电压信号的脉宽调制信号 PWM，每相脉宽的产生过程都可简化为几个一次方程。三相逆变器的每相输出都可为两种状态之一，即逆变器输出可连接到正极性 (+) 母线端或负极性 (-) GND 端，这使得三相逆变器输出共存在 $2^3 = 8$ 种可能的状态。其中三相输出全部连接到正极性 (+) 母线端或负极性 (-) GND 端的两种状态被视为无效状态，因为此时任意两相之间都不存在线电压。这两种状态在 SVPWM 星型图中被绘制为原点。其余六种状态表示为每两个相邻状态间旋转间隔为 60 度的矢量。


图 14-6 SVPWM 矢量控制

SVPWM 的过程允许通过两个相邻矢量各分量的和来表示任何空间电压矢量。假设 U_{OUT} 是期望的空间电压矢量，该矢量位于 U_{60} 和 U_0 之间的区间内。如果在给定 PWM 周期 T 期间， U_0 的输出时间为 $2 \cdot T_1/T$ ，而 U_{60} 的输出时间为 $2 \cdot T_2/T$ ，则整个周期的平均电压值为 U_{OUT} ， T_0 表示绕组上无有效电压的时间，即施加了无效矢量。


图 14-7 SVPWM 电压合成
表 14-1 空间矢量调制逆变器状态

C 相	B 相	A 相	V_{ab}	V_{bc}	V_{ca}	V_{ds}	V_{qs}	矢量
0	0	0	0	0	0	0	0	$U(000)$
0	0	1	V_{DC}	0	$-V_{DC}$	$2/3V_{DC}$	0	U_0
0	1	1	0	V_{DC}	$-V_{DC}$	$1/3V_{DC}$	$1/3V_{DC}$	U_{60}
0	1	0	$-V_{DC}$	V_{DC}	0	$-1/3V_{DC}$	$1/3V_{DC}$	U_{120}
1	1	0	$-V_{DC}$	0	V_{DC}	$-2/3V_{DC}$	0	U_{180}
1	0	0	0	$-V_{DC}$	V_{DC}	$-1/3V_{DC}$	$-1/3V_{DC}$	U_{240}
1	0	1	V_{DC}	$-V_{DC}$	0	$1/3V_{DC}$	$-1/3V_{DC}$	U_{300}
1	1	1	0	0	0	0	0	$U(111)$

14.1.5.1 七段式 SVPWM

在单电阻电流采样模式下，FOC 算法固定使用七段式 SVPWM 输出方式。双电阻电流采样模式下，配置 $FOC_CR2[F5SEG]=0$ ，则选择七段式 SVPWM 输出方式。

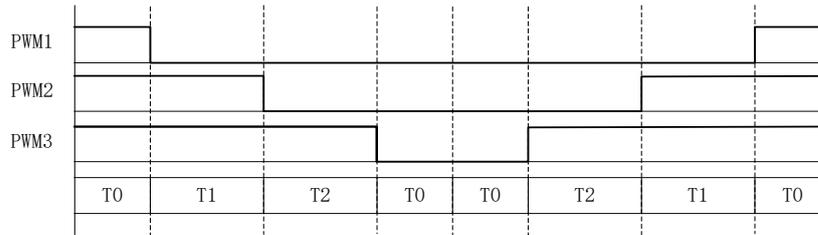


图 14-8 七段式 SVPWM 输出电平

14.1.5.2 五段式 SVPWM

五段式 SVPWM 输出方式只能在双电阻电流采样模式下使用，需要配置 `FOC_CR2[F5SEG]=1`。

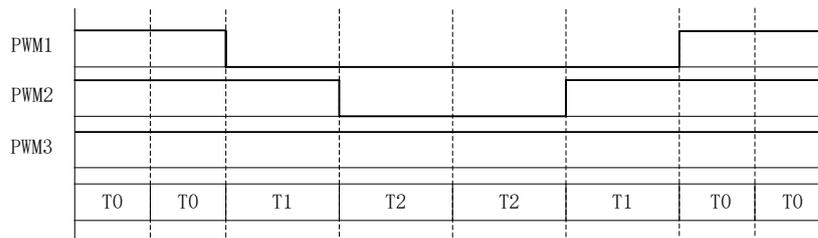


图 14-9 五段式 SVPWM 输出电平

14.1.6 过调制

单/双/三电阻模式下均可以使用过调制功能，配置 `FOC_CR1[OVMDL]` 使能过调制功能。过调制使能后，输出会放大 1.15 倍，即 `FOC_UD` 和 `FOC_UQ` 和相关的限幅值 `MAX/MIN` 均放大 1.15 倍。

14.1.7 死区补偿

死区补偿只应用于双/三电阻模式下，配置 `FOC_TSMIN` 寄存器设置死区补偿值，补偿后的输出相对于补偿前会大一点，电流的正弦度会好一点。

14.1.8 电流电压采样

FOC 模块需要采集电机的母线电压和三相电流。当 FOC 模块工作之前，需要使能 ADC（配置 `ADC_CR[ADCEN]=1`）和运放，并配置相关控制寄存器，但是不需要配置 ADC 通道和扫描方式。根据 `FOC_CR1[CSM]` 可以选择单电阻电流采样，双电阻电流采样或者三电阻电流采样。在单电阻电流采样模式下默认 ADC 的通道 4 为母线电流 `itrip` 的采样通道，在双电阻电流采样模式下默认通道 0 为 `ia` 的采样通道，通道 1 为 `ib` 的采样通道，在三电阻电流采样模式下默认通道 0 为 `ia` 的采样通道，通道 1 为 `ib` 的采样通道，通道 4 为 `ic` 的采样通道。程序可以选择通道 2 为母线电压的采样通道。

14.1.8.1 单电阻采样模式

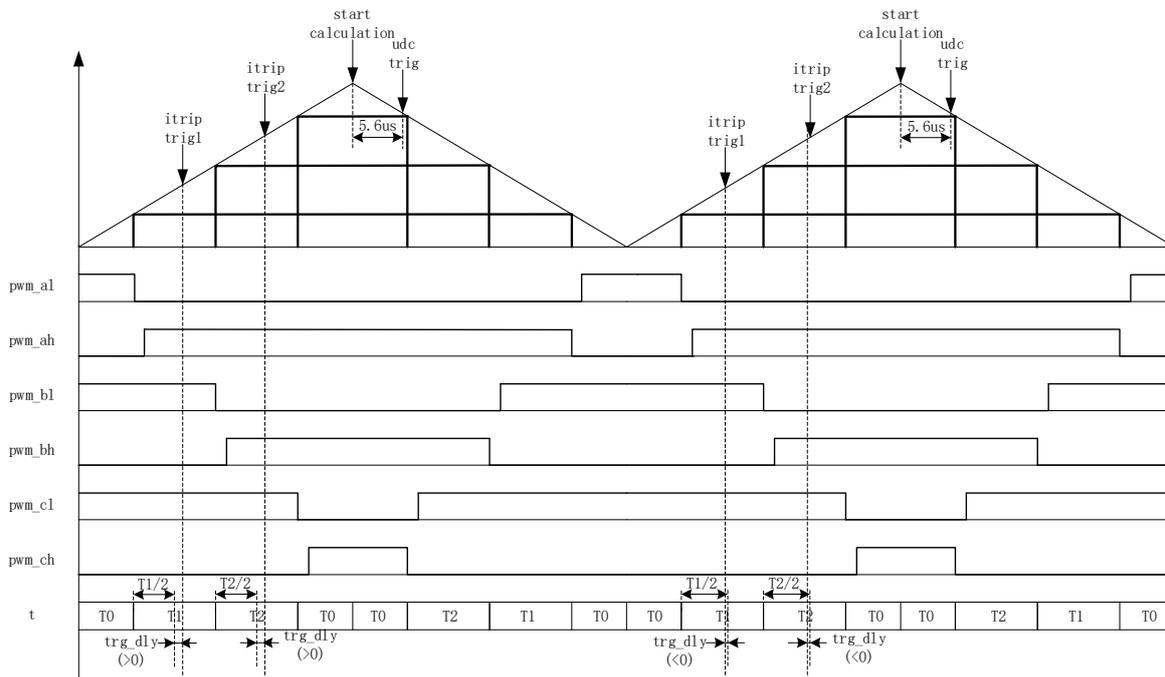


图 14-10 单电阻采样时序

配置 `FOC_CR1[CSM]=0`，即选择单电阻电流采样模式。在单电阻电流采样模式下，FOC 模块在计数器向上计数的区间对母线电流 `itrip`（通道 4）进行两次采样，在计数器向下计数的区间当 FOC 模块运算完成后对母线电压进行采样。

死区时间会影响电流采样的时间，FOC 模块会自动根据用户设置的死区时间对采样时间进行调整，保证在实际通电时间的中间采样，同时，用户可以设置 FOC_TRGDLY 寄存器对采样时间进行提前或者延迟。假设系统时钟为 24MHz(41.67ns)，FOC_TRGDLY= 5，则延迟 41.67*5=208ns；FOC_TRGDLY 为 0xFB(-5)，则提前 208ns。

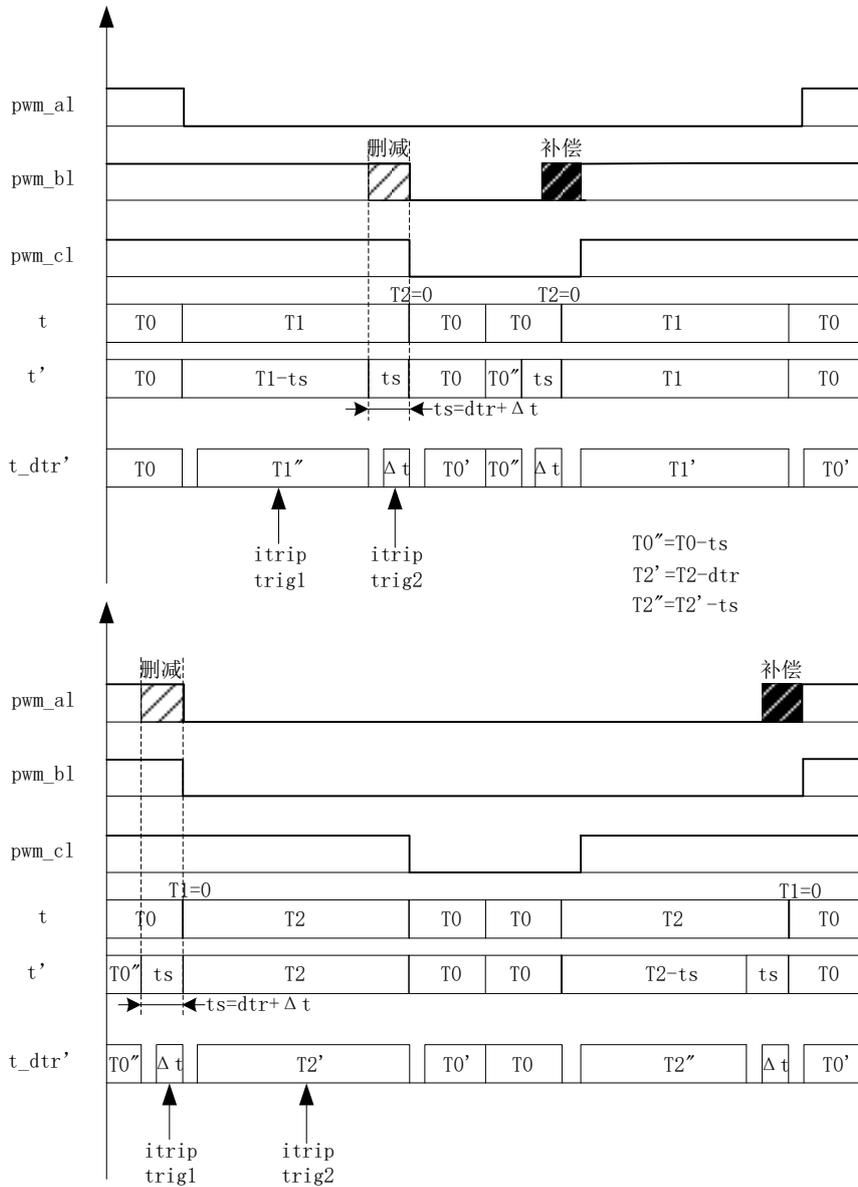


图 14-11 单电阻采样时间补偿

单电阻采样会存在采样窗口不够宽的情况，因此需要人为地凑出最小采样窗口，用户通过设置 TSMIN (TSMIN=最小采样窗口时间+死区时间)，FOC 模块根据 TSMIN 对 PWM 波形进行补偿。

14.1.8.2 双三电阻采样模式

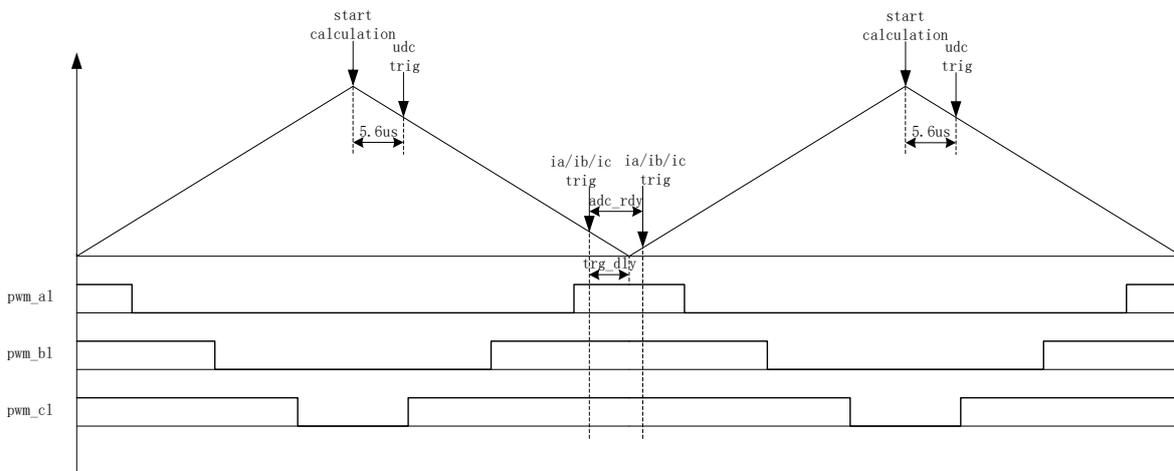


图14-12 双三电阻电流顺序采样模式

配置 $FOC_CR1[CSM]=10/11$ 和 $FOC_CR2[DSS]=0$ ，即选择双/三电阻电流顺序采样模式。在三电阻电流顺序采样模式下，通过 FOC_TRGDLY 寄存器设置对三相电流的其中一相（根据扇区决定是 $ia/ib/ic$ 的其中一相）的采样时机，当采样完毕后迅速对另外一相进行采样，在计数器向下计数的区间当 FOC 模块运算完成后对母线电压进行采样。在双电阻模式下，通过 FOC_TRGDLY 寄存器设置调整 ia 的采样时机，当采样完毕后迅速对 ib 进行采样。需要注意的是电流采样时机的设置应该使三相电流采样点均在零矢量区间（即 $pwm_a1, pwm_b1, pwm_c1=111$ ）。假设系统时钟为 $24MHz(41.67ns)$ ， $FOC_TRGDLY = 0xB2$ ，则当 FOC 计数器向下计数，在下溢事件前 $41.67 \times 50 = 2.08us$ 对 $ia/ib/ic$ 采样，采样完毕后对另外一相 $ia/ib/ic$ 采样。

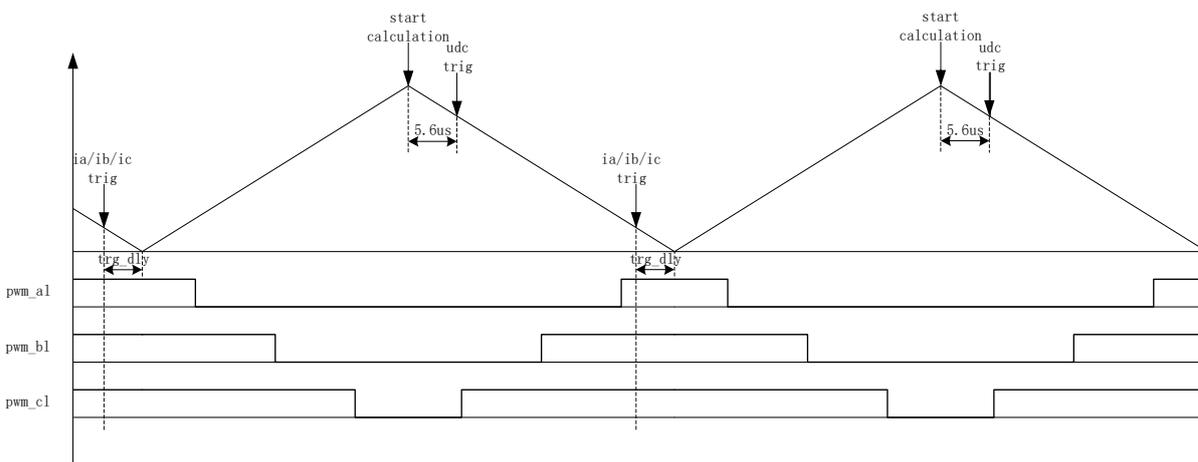


图14-13 双三电阻电流交替采样模式

配置 $FOC_CR1[CSM]=10/11$ 和 $FOC_CR2[DSS]=1$ ，即选择双/三电阻电流交替采样模式。在双三电阻电流交替采样模式下，一个载波周期运算一次，但每个载波周期只对一相电流（根据扇区决定是 $ia/ib/ic$ 的其中一相）进行采样，第一个载波周期采集 $ia/ib/ic$ ，第二个载波周期采集另外一相电流 $ia/ib/ic$ ，如此交替对三相电流的其中两相进行电流采样。在计数器向下计数的区间当 FOC 模块运算完成后对母线电压进行采样。通过 FOC_TRGDLY 寄存器设置对电流 ia （通道 0）， ib （通道

1)，ic（通道 4）的采样时机，需要注意的是电流采样时机的设置应该使 ia/ib/ic 采样点均在零矢量区间（即 pwm_al,pwm_bl,pwm_cl=111）。假设系统时钟为 24MHz(41.67ns), FOC_TRGDLY= 0xB2, 则当 FOC 计数器向下计数，在下溢事件前 $41.67 \times 50 = 2.08\mu s$ 对电流采样。

14.1.8.3 电流采样基准

因为相电流存在正负，所以 ADC 采样前需要将输入电流提高量程的一半，因此在运算的时候要减去基准值，FOC 模块默认值是 0x4000，但是因为 ADC 基准的偏差和硬件板的偏差会导致默认值与实际值存在偏差，因此用户可以对基准值进行校准。校准方法如下：在 FOC 模块不工作，三相输出尚没有电流的时候对相应的通道进行多次采样，求平均后写进基准寄存器 FOC_CSO。假设 ADC 的电压范围 0~5V，基准为 2.5V，则 $FOC_CSO = 2.5/5V \times 32768 = 16384(0x4000)$ 。

- 1、当 FOC_CHC[CSOC]=00/11 时，写 FOC_CSO 是修改 ITRIP 和 IC 的基准；
- 2、当 FOC_CHC[CSOC]=01 时，写 FOC_CSO 是修改 IA 的基准；
- 3、当 FOC_CHC[CSOC]=10 时，写 FOC_CSO 是修改 IB 的基准。

14.1.9 角度模式

角度模块包含角度估算模块，爬坡模块，估算角度平滑切换模块。角度的来源分四种情况：

- 1、爬坡强制角度
- 2、强拉角度
- 3、估算器估算角度
- 4、估算器强制角度

表 14-2 角度来源

RFAE	ANGM	EFAE	角度来源
1	x	x	爬坡强制角度
0	0	x	强拉角度
0	1	0	估算器估算角度
0	1	1	估算速度 > EFREQMIN: 估算器估算角度 估算速度 < EFREQMIN: 估算器强制角度

14.1.9.1 爬坡强制角度

爬坡强制角度由角度寄存器 FOC_THETA，速度寄存器 FOC_RTHESTEP，加速度寄存器 FOC_RTHEACC，以及爬坡次数上限 FOC_RTHECNT 组成。爬坡公式为：

速度 FOC_RTHESTEP(32 位) = 速度 FOC_RTHESTEP(32 位) + 加速度 FOC_RTHEACC(低 16 位)

角度 FOC_THETA(16 位) = 角度 FOC_THETA(16 位) + 速度 FOC_RTHESTEP(高 16 位)

爬坡强制角度的优先级最高，配置 FOC_CR1[RFAE] = 1，使能爬坡功能。爬坡模块每个载波周期进行一次角度运算，同时爬坡计数器加一，当计数值达到 RTHECNT 设定值后，RFAE 硬件清零，爬坡结束。爬坡结束后，根据 FOC_CR1[ANGM] 的配置，ANGM=1，角度来自估算器；ANGM=0，角度来自强拉角度。

14.1.9.2 强拉角度

强拉角度由角度 FOC_THETA, 速度 FOC_RTSTEP 组成。公式为:

角度 FOC_THETA (16 位) = 角度 FOC_THETA (16 位)+ 速度 FOC_RTSTEP(高 16 位)

强拉角度分两种情况:

- 1、 FOC_CR1[RFAE] = 1, FOC_CR1[ANGM] = 0, 即爬坡功能后切换强拉模式, 此时的速度为爬坡结束时的累加速度。此模式可实现无速度闭环的匀速驱动。
- 2、 FOC_CR1[RFAE] = 0, FOC_CR1[ANGM] = 0, 即不经过爬坡阶段, 角度直接来自强拉角度, 此时的速度 FOC_RTSTEP 为软件直接写入寄存器的初始速度。如果写入速度 FOC_RTSTEP = 0, 可实现预定位功能。当写入速度 FOC_RTSTEP != 0 时, 可实现有感 FOC 驱动。(有感 FOC 控制原理: HALL 信号到来后, MCU 算出当前角度和平均速度, 写进 FOC_THETA 和 FOC_RTSTEP, 以后根据这个速度来产生角度驱动电机, 当下一次 HALL 信号到来时, 再一次对速度和角度进行修正)。

14.1.9.3 估算器角度

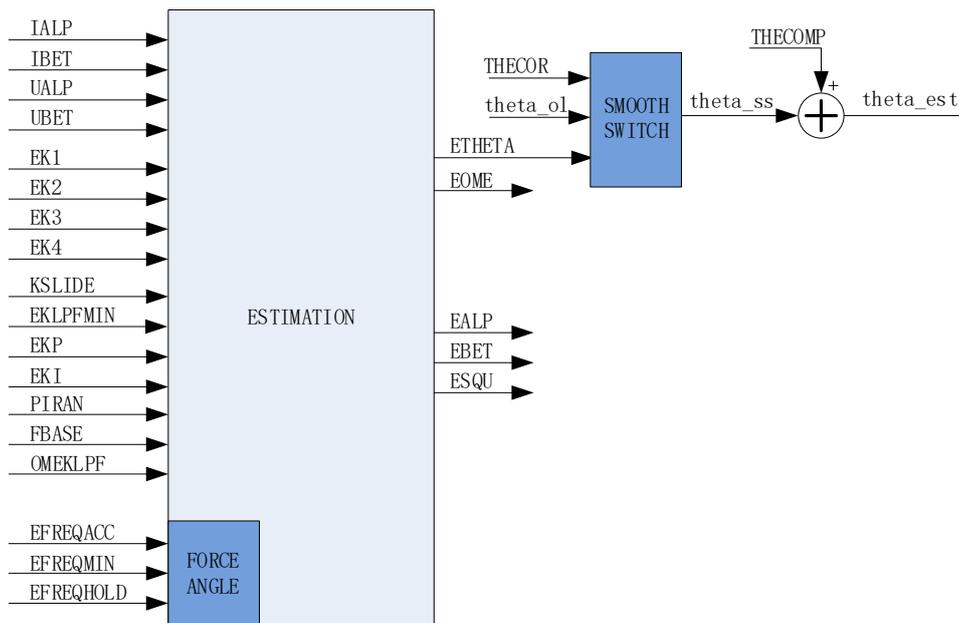


图 14-14 估算器原理框图

估算器采集的电机电流和电压, 根据用户输入的电机参数和控制参数, 估算出角度、速度和反电动势。

1、 估算器估算角度

估算器根据用户输入的电机参数和控制参数构建电机模型, 同时采集的电机电流和电压对估算值进行修正, 输出与实际情况相符合的角度。估算器可选择 PLL 模式和滑模模式, 通过 FOC_CR1[ESEL]进行选择。

2、 估算器强制角度

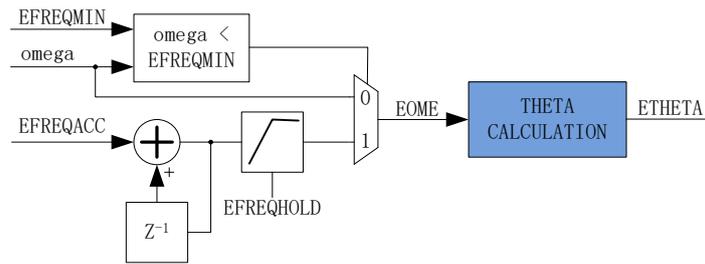


图 14-15 估算器强制角度原理框图

此功能与爬坡功能类似。由于电机启动时，电机的输出较小，导致采集的电流小，估算器模型估算的角度和速度存在较大的误差，可能令电机启动失败，所以在这种情况下，估算器输出强制角度，保证电机顺利启动。

配置 $FOC_CR1[RFAE]=0$ ， $FOC_CR1[ANGM]=1$ ， $FOC_CR1[EFAE]=1$ ，当估算器的估算速度小于用户设定的最小值 $FOC_EFREQMIN$ 时，该功能启动，使用估算器强制角度开始电机启动，强制速度 ω 从 0 开始，每个载波周期与速度增量 $FOC_EFREQACC$ 相加，实现加速，同时以 $FOC_EFREQHOLD$ 限制速度的最大值。输出强制速度作为最终速度 $EOME$ 供角度计算模块算出估算器角度 FOC_ETHETA 。当 ω 大于等于 $FOC_EFREQMIN$ 时，输出估算速度 ω 作为最终速度 $EOME$ 。

3、角度平滑切换

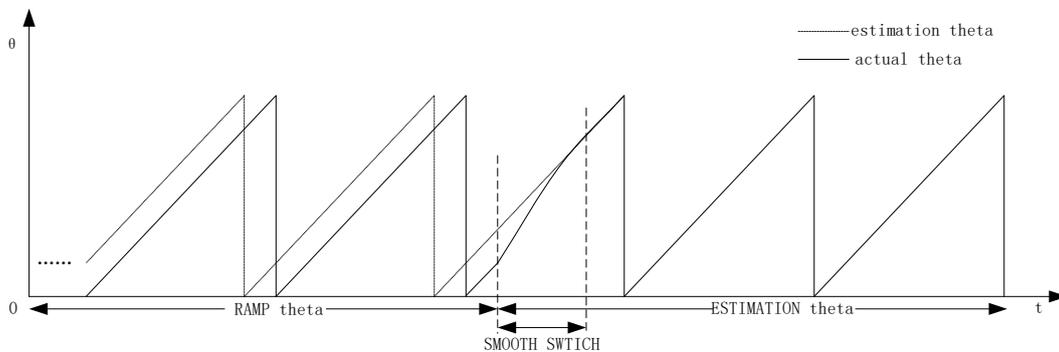


图 14-16 角度平滑切换曲线

假如配置 $FOC_CR1[RFAE]=1$ ， $FOC_CR1[ANGM]=1$ ，即采用爬坡功能启动电机，爬坡结束后切换估算器模式，在爬坡的过程中，估算器也在估算角度，但是估算角度通常与爬坡强制角度存在偏差，爬坡结束后，如果角度从爬坡强制角度直接切换成估算角度，可能由于角度的突变引起电机抖动，因此需要平滑切换模块。

爬坡结束时，假如估算角度 FOC_ETHETA 和爬坡强制角度 θ_{ol} 的偏差小于等于 FOC_THECOR 的设定值，则认为角度偏差较小，可以直接切换 FOC_ETHETA 作为角度输出。假如偏差大于 FOC_THECOR ，则每个载波周期以 FOC_THECOR 作为步长对 θ_{ol} 进行修正，使其逐步向 FOC_ETHETA 的值靠拢，当偏差最后小于 FOC_THECOR 时，再切换 FOC_ETHETA 作为角度输出。

4、角度补偿

补偿值 FOC_THECOMP 对估算角度进行补偿,然后输出。FOC_THECOMP 的最高位为 1 时,为负补偿;最高位为 0 时,为正补偿。

14.1.10 电机实时参数

FOC 模块在运算的过程中,用户可以实时查看估算角度值 FOC_THETA 和估算速度 FOC_EOME。还可以查看电机的其他实时参数,用户可以根据这些参数判断电机的实时状态。FOC 模块提供以下实时参数:

- 输出角度值 FOC_THETA
- 估算器角度 FOC_ETHETA, 估算速度 FOC_EOME
- D 轴电压 UD, Q 轴电压 UQ
- D 轴电流 ID, Q 轴电流 IQ
- α 轴电压 VALP, β 轴电压 VBET
- 母线电压 UDCFLT
- 三相电流 IA,IB,IC 和三相电流最大值 IAMAX,IBMAX,ICMAX
- α 轴电流 IALP (等于 IA), β 轴电流 IBET
- α 轴反电动势 EALP, β 轴反电动势 EBET
- 反电动势平方 ESQU
- 功率 POW

14.1.10.1 顺风逆风检测

FOC 提供专用的顺风逆风检测模块,配置 FOC_CR0[ESCMS]=1,同时配置电流指令 FOC_IDREF, FOC_IQREF 均为 0,并启动 FOC 模块,可以通过读取估算角度 FOC_ETHETA 和估算速度 FOC_EOME 的值判断电机的状态,当 FOC_ETHETA 向下递减或者 FOC_EOME 为负值,则为逆风转动状态,需要先刹车,再以爬坡强制角度启动电机;当 FOC_ETHETA 向上递增或者 FOC_EOME 为正值,则为顺风转动状态,可直接使用估算器强制角度启动电机。

14.1.10.2 反电动势检测

估算器根据输入的电机参数估算出 α 轴反电动势 EALP 和 β 轴反电动势 EBET,由此输出 $e\alpha^2 + e\beta^2$ 再开根号得到 FOC__EMF。用户可根据 FOC__EMF 的值判定启动的状态,可实现堵转保护,缺相保护等功能。

14.1.10.3 功率

通过由 FOC 内部的 SVPWM 模块得到电流和通电时间,以及滤波后的母线电压,经过计算得到功率。

14.1.11 FG 输出产生

FG 信号需配合 TIM4 工作，FOC 模块每个载波周期根据速度基准 FOC_FBASE(单位 Hz)，低通滤波后的速度 FOC_EOMELPF 和 FG 系数 FOC_KFG 计算出 FG 的结果值，同时自动更新至 TIM4_ARR，并将 TIM4_ARR/2 更新至 TIM4_DR。TIM4 需配置为输出模式，同时根据实际情况，设置合适的时钟分频系数。

一个电周期产生 x 个 FG 的计算公式：

$$\text{FOC_KFG} = 24\text{MHz} / (2^{\text{T4PSC}} * \text{FBASE} * x)$$

如计算结果超过 65535，需调整 T4PSC(TIM4 的时钟分频系数 TIM4_CR0[TPSC])。

FOC_KFG=0 时不使能此功能，TIM4__ARR/DR 不会自动更新。

14.2 FOC 寄存器

14.2.1 FOC_CR0 (0x409F)

表 14-3 FOC_CR0 (0x409F)

FOC_CR0 (0x409F)								
位	7	6	5	4	3	2	1	0
名称	OMIF	OMAF	MERRS		RSV	OMAS	ESCMS	EDIS
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	OMIF	当前估算转速比 FOC_EFREQMIN 小标志位，即使 EFAE 不使能，该标志位依然生效 0: 条件不满足 1: 条件满足						
[6]	OMAF	当前估算转速比 FOC_EFREQMAX 大标志位 0: 条件不满足 1: 条件满足						
[5:4]	MERRS	滑膜算法的 MAX ERR 选择 00: 0.5 01: 0.25 10: 0.125 11: 1.0						
[3]	RSV	保留						
[2]	OMAS	估算器速度过大时输出选择 估算器速度 FOC_EOME[15:8]大于 FOC_EFREQMAX 时，最终输出 FOC_EOME 为： 0: FOC_EFREQMAX*256 1: FOC_EFREQHOLD						
[1]	ESCMS	EStimation Calculate Mode Select (估算器计算模式选择) 0: 基于 PLL 的滑膜 (SMO) 角度计算模式 1: 基于传统滑膜 (SMO) 角度计算模式						
[0]	EDIS	禁止 EALP/EBET 自动计算 0: 不禁止 1: 禁止						

14.2.2 FOC_CR1 (0x40A0)

表 14-4 FOC_CR1 (0x40A0)

FOC_CR1 (0x40A0)								
位	7	6	5	4	3	2	1	0
名称	OVMDL	EFAE	RFAE	ANGM	CSM1	CSM0	SPWMSEL	SVPWMEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	OVMDL	过调制使能 0: 禁止 1: 使能						

[6]	EFAE	ESTIMATION Force Angle Enable (估算器强制角度使能) 使能后, 角度由估算器强制给出, 并自动切换到估算器估算角度 0: 禁止 1: 使能
[5]	RFAE	Ramp Force Angle Enable (强制爬坡角度使能) 使能后, 角度由爬坡模块强制给出, 爬坡结束后根据 ANGM 位自动切换到估算器模式或强拉模式, 同时 RFAE 硬件清零 0: 禁止 1: 使能
[4]	ANGM	Angle Mode (角度模式) RFAE=0 时, 角度来源于估算器或强拉 RFAE=1 时, 爬坡结束后切换估算器或强拉 0: 强拉模式 1: 估算模式
[3:2]	CSM	Current Sample Mode (电流采样模式) 00:单电阻采样 01: 双电阻采样 10:RSV 11: 三电阻采样
[1]	SPWMSEL	SVPWM 模式下单电阻采样时机选择 0: 采样在 Driver 计数器上升阶段 1: 采样在 Driver 计数器下降阶段
[0]	SVPWMEN	SVPWM 模块使能 0: 禁止 1: 使能

14.2.3 FOC_CR2 (0x40A1)

表 14-5 FOC_CR2 (0x40A1)

FOC_CR2 (0x40A1)								
位	7	6	5	4	3	2	1	0
名称	ESEL	ICLR	F5SEG	DSS	CSOC1	CSOC0	UQD	UDD
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	ESEL	ESTIMATION select (估算器模式选择) 0: SMO (滑模) 1: PLL (锁相环), 此时 FOC_KSILDE 寄存器为 PLL 的 PI 控制器的 KP, FOC_KLPPMIN 寄存器为 PLL 的 PI 控制器的 KI						
[6]	ICLR	FOC_IA/B/CMAX 清零 对该位写 1, FOC_IA/B/CMAX 寄存器清零, 该位自动清零。 0: 无效 1: 清零						
[5]	F5SEG	FOC 双三电阻电流采样下 SVPWM 调制方式选择 0: 7 段式选择 1: 5 段式选择						
[4]	DSS	双三电阻电流采样模式 0: 顺序采样模式: 一个载波周期采样两相电流 1: 交替采样模式: 每个载波周期交替采样两相电流, 且每个载波周期运算一次						
[3:2]	CSOC							

		<p>Current Sample Offset Calibrate（电流采样偏置校准）</p> <p>配置该位，对 FOC_CSO 写校准值。单电阻采样时，配置为 00 或 11 对 itrip 校准；双电阻采样时，配置为 01 对 ia 校准，配置为 10 对 ib 校准；三电阻采样时，配置为 01 对 ia 校准，配置为 10 对 ib 校准，配置 00 或 11 对 ic 校准。</p> <p>00,11: itrip 和 ic 01:ia 10:ib</p>
[1]	UQD	<p>Q 轴 PI 控制器禁止，禁止时，FOC__UQ 的值不再由 PI 控制器更新</p> <p>0: 不禁止 1: 禁止</p>
[0]	UDD	<p>D 轴 PI 控制器禁止，禁止时，FOC__UD 的值不再由 PI 控制器更新</p> <p>0: 不禁止 1: 禁止</p>

14.2.4 FOC_CR3 (0x409E)

表 14-6 FOC_CR3 (0x409E)

FOC_CR3 (0x409E)								
位	7	6	5	4	3	2	1	0
名称	EFAM	TAMD	MFP_EN	FOC_THECOMP_DIS	FOCFEN	HALL_PLL_EN	TSMINH9	TSMINH8
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	EFAM	OMEGA 启动强制使能 当 FOC_CR1[EFAE]=0，且 EFAM=1 时，将 FOC_EOME 固定为 FOC_EFREQHOLD。						
[6]	TAMD	角度计算方法 使用 atan (EALP/EBET) 得到的角度作为 FOC_THETA 0: Disable 1: Enable						
[5]	MFP_EN	自适应观测器使能 0: Disable 1: Enable						
[4]	FOC_THECOMP_DIS	不加补偿角算法使能，使能后，即使选择 SMO 或者 AO 算法，角度也不会补偿 26.5° 0: Disable 1: Enable						
[3]	FOCFEN	FOC 强制使能，在 DRV_CR[MESEL]=1 的前提下，即使 DRV_CR[OCS]=0，FOC 强制计算 0: Disable 1: Enable						
[2]	HALL_PLL_EN	PLL 模式下 HALL 滤波使能，HALL 模式下，将填进 FOC_THETA 的 HALL 角度经过 PLL 平滑后再送到其他模块 0: Disable 1: Enable						
[1:0]	TSMINH[9:8]	FOC_TSMIN 扩大两位，与 0x40a2 寄存器组成 10 位数据						

14.2.5 FOC_TSMIN (0x40A2)

表 14-7 FOC_TSMIN (0x40A2)

FOC_TSMIN (0x40A2)								
位	7	6	5	4	3	2	1	0
名称	FOC_TSMIN							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	FOC_TSMIN	单电阻采样模式下，给 ADC 采样预留的最小采样窗口 双三电阻采样模式下，死区补偿 范围 (0,255)						
TS = 采样窗口 ΔT + 死区时间 DT 假设 $\Delta T=1\mu s$, $DT=1\mu s$, $TS=2\mu s$, 载波周期为 $62.5\mu s$ $TS=2/62.5*4096=131$								

14.2.6 FOC_TGLI (0x40A3)

表 14-8 FOC_TGLI (0x40A3)

FOC_TGLI (0x40A3)								
位	7	6	5	4	3	2	1	0
名称	FOC_TGLI							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	FOC_TGLI	上桥导通窄脉冲消除 此功能用于高压场合，高压 driver 的上桥有最小导通脉冲必须大于一定值的要求，设置此寄存器，导通脉冲小于设定值，不导通。 范围 (0,255)						
假设消除小于 $1\mu s$ 的窄脉冲， $DT=1\mu s$ ，载波周期为 $62.5\mu s$ $FOC_TGLI = 2/62.5*4096=131$								

14.2.7 FOC_TBLO (0x40A4)

表 14-9 FOC_TBLO (0x40A4)

FOC_TBLO (0x40A4)								
位	7	6	5	4	3	2	1	0
名称	FOC_TBLO							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	FOC_TBLO	三电阻电流采样的屏蔽时间，当下桥导通的时间小于 FOC_TBLO，则不采样该相的电流，采用特殊处理得到电流。 范围 (0,255)						

假设电流采样屏蔽时间 TBLO 为 2us，死区时间 DT 为 1us
 $FOC_TBLO = (TBLO + DT)/41.67/2 = (2000+1000) / 41.67 / 2 = 35$

14.2.8 FOC_TRGDLY (0x40A5)

表 14-10 FOC_TRGDLY (0x40A5)

FOC_TRGDLY (0x40A5)								
位	7	6	5	4	3	2	1	0
名称	FOC_TRGDLY							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	FOC_TRGDLY	单电阻模式下 ADC 采样触发延迟或双三电阻模式下电流采样时机 单电阻采样模式：ADC 电流采集触发延迟 范围 (-128,127) 双三电阻采样模式：电流采集时机 TRGDLY[7]设置采集时机在计数器的下降区间或者上升区间： TRGDLY[7]=0：上升区间； TRGDLY[7]=1：下降区间 范围 (0,DRV_ARR[6:0])						
单电阻采样模式：假设 MCU 时钟为 24MHz(41.67ns)，TRGDLY = 5，则延迟 $41.67*5=208ns$ ；TRGDLY 为-5，则提前 208ns 双三电阻采样模式：假设 MCU 时钟为 24MHz(41.67ns)， TRGDLY = 0x85，则当 DRV 计数器向下计数，在下溢事件前 $41.67*5=0.208us$ 进行采样； TRGDLY = 0x05，则当 DRV 计数器向上计数，在下溢事件后 $41.67*5=0.208us$ 进行采样；								

14.2.9 FOC_CSO (0x40A6, 0x40A7)

表 14-11 FOC_CSOH (0x40A6)

FOC_CSO (0x40A6, 0x40A7)								
FOC_CSOH (0x40A6)								
位	7	6	5	4	3	2	1	0
名称	FOC_CSO[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	0	0	0	0	0
FOC_CSOL (0x40A7)								
位	7	6	5	4	3	2	1	0
名称	FOC_CSO[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_CSO	电流采样基准值 配置 FOC_CR1[CSOC]，对 FOC_CSO 写校准值，可校准单电阻采样模式的 itrip 基准，双电阻						

采样模式的 ia, ib 基准, 三电阻采样模式的 ia, ib, ic 基准。
取值范围 (0,32767), MSB 恒为 0

假设 ADC 的电压范围 0~5V, 基准为 2.5V
则 $FOC_CSO = 2.5/5V * 32768 = 16384(0x4000)$

14.2.10 FOC_RTHERSTEP (0x40A8, 0x40A9)

表 14-12 FOC_RTHERSTEP (0x40A8)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERSTEP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-13 FOC_RTHERSTEP (0x40A8)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERSTEP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_RTHERSTEP	爬坡模块的速度; 格式与 FOC_THETA 一致 软件写: 初始速度 软件读: 当前速度 取值范围 (-32768,32767) 注: FOC_RTHERSTEP 内部为 32bit, 最高位为符号位。软件写入时, 设定高 16 位。
$RTHERSTEP(32bit) = RTHERSTEP(32bit) + RTHERACC(32bit, \text{高 } 16bit \text{ 恒为 } 0, \text{低 } 16bit \text{ 可配});$ $THETA(16bit) = THETA(16bit) + RTHERSTEP(\text{高 } 16bit)$		

14.2.11 FOC_RTHERACC (0x40AA, 0x40AB)

表 14-14 FOC_RTHERACCH (0x40AA)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERACC[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-15 FOC_RTHERACCL (0x40AB)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERACC[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_RTHERACC	爬坡模块的加速度(只写不可读); 格式与 FOC_THETA 一致 取值范围 (-32768,32767) 注: FOC_RTHERACC 内部为 32bit, 最高位为符号位。软件写入时, 设定低 16 位。高 16 位恒为 0。
$RTHERSTEP(32bit) = RTHERSTEP(32bit) + RTHERACC(32bit, \text{高 } 16bit \text{ 恒为 } 0, \text{低 } 16bit \text{ 可配});$ $THETA(16bit) = THETA(16bit) + RTHERSTEP(\text{高 } 16bit)$		

14.2.12 FOC_EOMELPF (0x40AA, 0x40AB)

表 14-16 FOC_EOMELPFH (0x40AA)

位	7	6	5	4	3	2	1	0
名称	FOC_EOMELPF[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-17 FOC_EOMELPFL (0x40AB)

位	7	6	5	4	3	2	1	0
名称	FOC_EOMELPF[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EOMELPF	低通滤波后的估算器估算速度 滤波系数为 FOC_EOMEKLPF, LPF 的计算频率为载波周期 取值范围 (-32768,32767)

14.2.13 FOC_RTHERCNT (0x40AC)

表 14-18 FOC_RTHERCNT (0x40AC)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERCNT							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_RTHERCNT	爬坡次数上限= RTHERCNT*256 爬坡功能使能后 (FOC_CR1[RFAE]=1), 每个载波周期进行一次爬坡运算, 当爬坡次数达到 RTHERCNT*256 后, 爬坡结束

14.2.14 FOC_THECOR (0x40AD)

表 14-19 FOC_THECOR (0x40AD)

位	7	6	5	4	3	2	1	0
名称	FOC_THECOR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	1

字段	名称	描述
[7:0]	FOC_THECOR	角度切换平滑过渡修正值: 当爬坡结束后切换到估算模式时, 由于估算角度和爬坡角度存在偏差, 因此 需要平滑切换; 格式与 FOC__THETA 一致 取值范围 (0,255)

14.2.15 FOC__EMF (0x40AE, 0x40AF)

表 14-20 FOC__EMFH (0x40AE)

位	7	6	5	4	3	2	1	0
名称	FOC__EMF[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-21 FOC__EMFL (0x40AF)

位	7	6	5	4	3	2	1	0
名称	FOC__EMF[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__EMF	估算器估算的反电动势 EMF，等于 FOC_EALP 的平方加 FOC_EBET 的平方和开根号 取值范围 (0, 32767)

14.2.16 FOC_THECOMP (0x40AE, 0x40AF)

表 14-22 FOC_THECOMP (0x40AE)

位	7	6	5	4	3	2	1	0
名称	FOC_THECOMP[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-23 FOC_THECOMPL (0x40AF)

位	7	6	5	4	3	2	1	0
名称	FOC_THECOMPL[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_THECOMP	角度补偿值(只写不可读): 估算器估算出角度后加上补偿值作为估算器最终的输出角度; 格式与 FOC__THETA 一致 取值范围 (-32768,32767)

14.2.17 FOC_DMAX (0x40B0, 0x40B1)

表 14-24 FOC_DMAXH (0x40B0)

位	7	6	5	4	3	2	1	0
名称	FOC_DMAXH[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-25 FOC_DMAXL (0x40B1)

位	7	6	5	4	3	2	1	0
名称	FOC_DMAXL[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DMAX	D 轴的 PI 控制器的输出 UD 的上限值 取值范围 (-32768,32767)

14.2.18 FOC__OMEEST (0x40B0, 0x40B1)

FOC__OMEEST (0x40B0, 0x40B1)								
FOC__OMEESTH (0x40B0)								
位	7	6	5	4	3	2	1	0
名称	FOC__OMEESTH[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC__OMEESTL (0x40B1)								
位	7	6	5	4	3	2	1	0
名称	FOC__OMEESTL[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_OMEEST	FOC 估算器计算速度值，为滤波前速度取值范围 (0,32767)

14.2.19 FOC_DMIN (0x40B2, 0x40B3)

表 14-26 FOC_DMINH (0x40B2)

位	7	6	5	4	3	2	1	0
名称	FOC_DMIN[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-27 FOC_DMINL (0x40B3)

位	7	6	5	4	3	2	1	0
名称	FOC_DMIN[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DMIN	D 轴的 PI 控制器的输出 UD 的下限值 取值范围 (-32768,32767)

14.2.20 FOC_ATAN_THETA (0x40B2, 0x40B3)

FOC_ATAN_THETA (0x40B2, 0x40B3)								
FOC_ATAN_THETAH (0x40B2)								
位	7	6	5	4	3	2	1	0
名称	FOC_ATAN_THETA[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_ATAN_THETAL (0x40B3)								
位	7	6	5	4	3	2	1	0
名称	FOC_ATAN_THETA[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_ATAN_THETA	ATAN 模式下计算角度，由 FOC__EALP/FOC__EBET 直接计算得出 取值范围 (-32768,32767)						

14.2.21 FOC_QMAX (0x40B4, 0x40B5)

表 14-28 FOC_QMAXH (0x40B4)

位	7	6	5	4	3	2	1	0
名称	FOC_QMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-29 FOC_QMAXL (0x40B5)

位	7	6	5	4	3	2	1	0
名称	FOC_QMAX[7:0]							

类型	R/W							
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_QMAX	Q 轴的 PI 控制器的输出 UQ 的上限值 取值范围 (-32768,32767)

14.2.22 FOC_QMIN (0x40B6, 0x40B7)

表 14-30 FOC_QMINH (0x40B6)

位	7	6	5	4	3	2	1	0
名称	FOC_QMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-31 FOC_QMINL (0x40B7)

位	7	6	5	4	3	2	1	0
名称	FOC_QMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_QMIN	Q 轴的 PI 控制器的输出 UQ 的下限值 取值范围 (-32768,32767)

14.2.23 FOC__UD (0x40B8, 0x40B9)

表 14-32 FOC__UDH (0x40B8)

位	7	6	5	4	3	2	1	0
名称	FOC__UD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-33 FOC__UDL (0x40B9)

位	7	6	5	4	3	2	1	0
名称	FOC__UD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__UD	D 轴电压 通过 D 轴的 PI 控制器算出电压 取值范围 (-32768,32767)

14.2.24 FOC__UQ (0x40BA, 0x40BB)

表 14-34 FOC__UQH (0x40BA)

位	7	6	5	4	3	2	1	0
名称	FOC__UQ[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-35 FOC__UQL (0x40BB)

位	7	6	5	4	3	2	1	0
名称	FOC__UQ[7:0]							

类型	R/W							
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__UQ	Q 轴电压 通过 Q 轴的 PI 控制器算出电压 取值范围 (-32768,32767)

14.2.25 FOC__ID (0x40BC, 0x40BD)

表 14-36 FOC__IDH (0x40BC)

位	7	6	5	4	3	2	1	0
名称	FOC__ID[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-37 FOC__IDL (0x40BD)

位	7	6	5	4	3	2	1	0
名称	FOC__ID[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__ID	D 轴电流 ID 取值范围 (-32768,32767)

14.2.26 FOC__IQ (0x40BE, 0x40BF)

表 14-38 FOC__IQH (0x40BE)

位	7	6	5	4	3	2	1	0
名称	FOC__IQ[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-39 FOC__IQL (0x40BF)

位	7	6	5	4	3	2	1	0
名称	FOC__IQ[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__IQ	Q 轴电流 IQ 取值范围 (-32768,32767)

14.2.27 FOC__IBET (0x40C0, 0x40C1)

表 14-40 FOC__IBETH (0x40C0)

位	7	6	5	4	3	2	1	0
名称	FOC__IBET [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-41 FOC__IBETL (0x40C1)

位	7	6	5	4	3	2	1	0
名称	FOC__IBET [7:0]							

类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__IBET	β 轴电流 IBETA 取值范围 (-32768,32767)

14.2.28 FOC_IQ_LPFK (0x40C0)

表 14-42 FOC_IQ_LPFK(0x40C0)

FOC_IQ_LPFK (0x40C0)								
位	7	6	5	4	3	2	1	0
名称	FOC_IQ_LPFK							
类型	W	W	W	W	W	W	W	W
复位值	1	1	1	1	1	1	1	1
字段	名称	描述						
[7:0]	FOC_IQ_LPFK	FOC IQ 低通滤波系数，默认值为 0xFF 范围 (0,255)						

14.2.29 FOC_ID_LPFK (0x40C1)

表 14-43 FOC_ID_LPFK (0x40C1)

FOC_ID_LPFK (0x40C1)								
位	7	6	5	4	3	2	1	0
名称	FOC_ID_LPFK							
类型	W	W	W	W	W	W	W	W
复位值	1	1	1	1	1	1	1	1
字段	名称	描述						
[7:0]	FOC_ID_LPFK	FOC ID 低通滤波系数，默认值为 0xFF 范围 (0,255)						

14.2.30 FOC__VBET (0x40C2, 0x40C3)

表 14-44 FOC__VBETH (0x40C2)

位	7	6	5	4	3	2	1	0
名称	FOC__VBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-45 FOC__VBETL (0x40C3)

位	7	6	5	4	3	2	1	0
名称	FOC__VBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__VBET	β 轴电压 VBETA (只读) 取值范围 (-32768,32767)

14.2.31 FOC_UDCPS (0x40C2, 0x40C3)

表 14-46 FOC_UDCPSH (0x40C2)

位	7	6	5	4	3	2	1	0
名称	FOC_UDCPS [15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-47 FOC_UDCPSL (0x40C3)

位	7	6	5	4	3	2	1	0
名称	FOC_UDCPS [7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UDCPS	D 轴的电压补偿值（只写） D 轴 PI 计算的结果 FOC_UD 与 FOC_UDCPS 相加后送到下一模块 取值范围（-32768,32767）

14.2.32 FOC_UQCPS (0x40C4, 0x40C5)

表 14-48 FOC_UQCPSH (0x40C4)

位	7	6	5	4	3	2	1	0
名称	FOC_UQCPS [15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-49 FOC_UQCPSL (0x40C5)

位	7	6	5	4	3	2	1	0
名称	FOC_UQCPS [7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UQCPS	Q 轴的电压补偿值（只写） Q 轴 PI 计算的结果 FOC_UQ 与 FOC_UQCPS 相加后送到下一模块 取值范围（-32768,32767）

14.2.33 FOC__VALP (0x40C4, 0x40C5)

FOC__VALP (0x40C4, 0x40C5)								
FOC__VALPH (0x40C4)								
位	7	6	5	4	3	2	1	0
名称	FOC__VALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC__VALPL (0x40C5)								
位	7	6	5	4	3	2	1	0
名称	FOC__VALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC__VALP							

		α 轴电压输出值 取值范围 (-32768,32767)
--	--	---------------------------------

14.2.34 FOC_FLUX (0x40C6, 0x40C7)

FOC_FLUX (0x40C6, 0x40C7)								
FOC_FLUXH (0x40C6)								
位	7	6	5	4	3	2	1	0
名称	FOC_FLUX[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_FLUXL (0x40C7)								
位	7	6	5	4	3	2	1	0
名称	FOC_FLUX[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_FLUX	电机磁通量 取值范围 (0,32767)						

14.2.35 FOC_IC (0x40C6, 0x40C7)

表 14-50 FOC_ICH (0x40C6)

FOC_IC (0x40C6, 0x40C7)								
FOC_ICH (0x40C6)								
位	7	6	5	4	3	2	1	0
名称	FOC_IC[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_ICL (0x40C7)								
位	7	6	5	4	3	2	1	0
名称	FOC_IC[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_IC	C 相电流 取值范围 (-32768,32767)						

14.2.36 FOC_LQ (0x40C8, 0x40C9)

FOC_LQ (0x40C8, 0x40C9)								
FOC_LQH (0x40C8)								
位	7	6	5	4	3	2	1	0
名称	FOC_LQ[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_LQL (0x40C9)								
位	7	6	5	4	3	2	1	0
名称	FOC_LQ[7:0]							
类型	W	W	W	W	W	W	W	W

复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_LQ	Q 轴电感值 取值范围 (0,32767)						

14.2.37 FOC_IB (0x40C8, 0x40C9)

表 14-51 FOC_IBH (0x40C8)

FOC_IB (0x40C8, 0x40C9)								
FOC_IBH (0x40C8)								
位	7	6	5	4	3	2	1	0
名称	FOC_IB[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IBL (0x40C9)								
位	7	6	5	4	3	2	1	0
名称	FOC_IB[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_IB	相电流 IB 取值范围 (-32768,32767)						

14.2.38 FOC_LD (0x40CA, 0x40CB)

FOC_LD (0x40CA, 0x40CB)								
FOC_LDH (0x40CA)								
位	7	6	5	4	3	2	1	0
名称	FOC_LD[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
FOC_LDL (0x40CB)								
位	7	6	5	4	3	2	1	0
名称	FOC_LD[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_LD	D 轴电感值 取值范围 (0,32767)						

14.2.39 FOC_IA (0x40CA, 0x40CB)

表 14-52 FOC_IAH (0x40CA)

FOC_IA (0x40CA, 0x40CB)								
FOC_IAH (0x40CA)								
位	7	6	5	4	3	2	1	0

名称	FOC_IA[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC_IAL (0x40CB)								
位	7	6	5	4	3	2	1	0
名称	FOC_IA[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_IA	相电流 IA 取值范围 (-32768,32767)						

14.2.40 FOC_THETA (0x40CC, 0x40CD)

表 14-53 FOC_THETAH (0x40CC)

位	7	6	5	4	3	2	1	0
名称	FOC_THETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-54 FOC_THETAL (0x40CD)

位	7	6	5	4	3	2	1	0
名称	FOC_THETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_THETA	FOC 输出角度 软件写：强拉角度； 软件读：当前 FOC 工作的角度； 取值范围 (-32768,32767)
THETA 的范围 (-32768,32767) 对应 (-180°,180°) 假设 THETA = 8192, 对应为 8192/32768*180°= 45°		

14.2.41 FOC_ETHERA (0x40CE, 0x40CF)

表 14-55 FOC_ETHERAH (0x40CE)

位	7	6	5	4	3	2	1	0
名称	FOC_ETHERA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-56 FOC_ETHERAL (0x40CF)

位	7	6	5	4	3	2	1	0
名称	FOC_ETHERA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_ETHERA	读：估算器输出角度（补偿 FOC_THETCOMP 前的角度）格式与 FOC_THETA 一致 写：估算器估算的初始角度						

	取值范围 (-32768,32767)
--	---------------------

14.2.42 FOC__EALP (0x40D0, 0x40D1)

表 14-57 FOC__EALPH (0x40D0)

位	7	6	5	4	3	2	1	0
名称	FOC__EALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-58 FOC__EALPL (0x40D1)

位	7	6	5	4	3	2	1	0
名称	FOC__EALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__EALP	估算器估算的 α 轴反电动势 EALPHA 取值范围 (-32768,32767)

14.2.43 FOC__EBET (0x40D2, 0x40D3)

表 14-59 FOC__EBETH (0x40D2)

位	7	6	5	4	3	2	1	0
名称	FOC__EBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-60 FOC__EBETL (0x40D3)

位	7	6	5	4	3	2	1	0
名称	FOC__EBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__EBET	估算器估算的 β 轴反电动势 EBETA 取值范围 (-32768,32767)

14.2.44 FOC__EOME (0x40D4, 0x40D5)

表 14-61 FOC__EOMEH (0x40D4)

位	7	6	5	4	3	2	1	0
名称	FOC__EOME[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-62 FOC__EOMEL (0x40D5)

位	7	6	5	4	3	2	1	0
名称	FOC__EOME[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__EOME	估算器输出速度 ω 取值范围 (-32768,32767)

14.2.45 FOC__UQEX (0x40D6, 0x40D7)

表 14-63 FOC__UQEXH (0x40D6)

位	7	6	5	4	3	2	1	0
名称	FOC__UQEX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-64 FOC__UQEXL (0x40D7)

位	7	6	5	4	3	2	1	0
名称	FOC__UQEX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__UQEX	Q 轴 PI 控制器的 UQ 溢出值 公式: $FOC_UQ - FOC_QMAX$ 当 $FOC_UQ > FOC_QMAX$, FOC__UQEX 为正值; 当 $FOC_UQ < FOC_QMAX$, FOC__UQEX 为负值; 使用 FOC__UQEX 进行累加, 实现弱磁控制, 具体实现方法请参考示例程序的弱磁函数。 取值范围 (-32768, 32768)

14.2.46 FOC_KFG (0x40D6, 0x40D7)

表 14-65 FOC_KFGH (0x40D6)

位	7	6	5	4	3	2	1	0
名称	FOC_KFG [15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-66 FOC_KFGL (0x40D7)

位	7	6	5	4	3	2	1	0
名称	FOC_KFG [7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_KFG	FG 的计算系数 芯片根据 FOC_EOMELPF 和 FOC_KFG 计算出 FG 对应的重载值, 每个载波周期更新到 TIM4_ARR, 重载值/2 更新到 TIM4_DR。 计算公式请参考 FG 输出产生 注: FOC_KFG=0 为不使能此功能 范围 (0,65535), 如果 FOC_KFG 溢出, 需调节 TIM4 的时钟分频系数 TIM_CR0[TPSC]

14.2.47 FOC__POW (0x40D8, 0x40D9)

表 14-67 FOC__POWH (0x40D8)

位	7	6	5	4	3	2	1	0
名称	FOC__POW[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-68 FOC__POWL (0x40D9)

位	7	6	5	4	3	2	1	0
名称	FOC__POW[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__POW	功率 取值范围 (-32768,32767)，值为负表示计算出错

14.2.48 FOC_EOMEKLPF (0x40D8)

表 14-69 FOC_EOMEKLPF (0x40D8)

位	7	6	5	4	3	2	1	0
名称	FOC_EOMEKLPF							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_EOMEKLPF	低通滤波后的估算器估算速度 FOC_EOMEKLPF 的低通滤波系数(只写不可读) LPF 的计算频率为载波周期 范围 (0,255) 对应 (0~1/128)

14.2.49 FOC_IAMAX (0x40DA, 0x40DB)

表 14-70 FOC_IAMAXH (0x40DA)

位	7	6	5	4	3	2	1	0
名称	FOC__IAMAX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-71 FOC_IAMAXL (0x40DB)

位	7	6	5	4	3	2	1	0
名称	FOC__IAMAX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IAMAX	A 相电流最大值 电流最大值需经过一个电周期才能得到有效的值，否则得到的值可能会偏小。同时需保证相电流没有采集错误，否则会计算错误。 电流最大值不会自动清零，需设置 FOC_CR2[ICLR]为 1，电流最大值清零。 取值范围 (0,32767)

14.2.50 FOC_IBMAX (0x40DC, 0x40DD)

表 14-72 FOC_IBMAXH (0x40DC)

位	7	6	5	4	3	2	1	0
名称	FOC__IBMAX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-73 FOC_IBMAXL (0x40DD)

位	7	6	5	4	3	2	1	0
名称	FOC__IBMAX [7:0]							

类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IBMAX	B 相电流最大值 电流最大值需经过一个电周期才能得到有效的值，否则得到的值可能会偏小。同时需保证相电流没有采集错误，否则会计算错误。 电流最大值不会自动清零，需设置 FOC_CR2[I CLR]为 1，电流最大值清零。 取值范围 (0,32767)

14.2.51 FOC_ICMAX (0x40DE, 0x40DF)

表 14-74 FOC_ICMAXH (0x40DE)

位	7	6	5	4	3	2	1	0
名称	FOC_ICMAX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-75 FOC_ICMAXL (0x40DF)

位	7	6	5	4	3	2	1	0
名称	FOC_ICMAX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_ICMAX	C 相电流最大值 电流最大值需经过一个电周期才能得到有效的值，否则得到的值可能会偏小。同时需保证相电流没有采集错误，否则会计算错误。 电流最大值不会自动清零，需设置 FOC_CR2[I CLR]为 1，电流最大值清零。 取值范围 (0,32767)

14.2.52 FOC_EFREQMAX (0x406F)

表 14-76 FOC_EFREQMAX (0x406F)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	1	1	1	1	1	1

字段	名称	描述
[7:0]	FOC_EFREQMAX	FOC_EOME 最大值：估算器速度 FOC_EOME[15:8]大于该值时，最终输出速度为 FOC_EFREQMAX*256(OMAS=0) 或 FOC_EFREQHOLD(OMAS=1) 取值范围 (0,127) 对应速度的 (0,32767) 注：MSB 为 1 时，此功能失效

14.2.53 FOC_DKP (0x4070, 0x4071)

FOC_DKP (0x4070, 0x4071)								
FOC_DKPH (0x4070)								
位	7	6	5	4	3	2	1	0
名称	FOC_DKP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_DKPL (0x4071)								

位	7	6	5	4	3	2	1	0
名称	FOC_DKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_DKP	D 轴 PI 的比例参数 取值范围 (0,32767)，MSB 恒为 0，Q12 格式						

14.2.54 FOC_EKP (0x4074, 0x4075)

表 14-77 FOC_EKPH (0x4074)

位	7	6	5	4	3	2	1	0
名称	FOC_EKP[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0

表 14-78 FOC_EKPL (0x4075)

位	7	6	5	4	3	2	1	0
名称	FOC_EKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EKP	估算器里的角度估算 PI 控制器的 KP 系数 取值范围 (0,32767)，MSB 恒为 0，Q12 格式

14.2.55 FOC_EKI (0x4076, 0x4077)

表 14-79 FOC_EKIH (0x4076)

位	7	6	5	4	3	2	1	0
名称	FOC_EKI[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0

表 14-80 FOC_EKIL (0x4077)

位	7	6	5	4	3	2	1	0
名称	FOC_EKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EKI	估算器里的角度估算 PI 控制器的 KI 系数 取值范围 (0,32767)，MSB 恒为 0，Q15 格式

14.2.56 FOC_KSLIDE (0x4078, 0x4079)

表 14-81 FOC_KSLIDEH (0x4078)

位	7	6	5	4	3	2	1	0
名称	FOC_KSLIDE/ FOC_PLLKP[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0

表 14-82 FOC_KSLIDEL (0x4079)

位	7	6	5	4	3	2	1	0
名称	FOC_KSLIDE/ FOC_PLLKP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_KSLIDE /FOC_PLLKP	当 FOC_CR1[ESEL]=0 (滑模模式) 时, 为估算器里的 KSLIDE 系数, Q15 格式 当 FOC_CR1[ESEL]=1 (PLL 模式) 时, 为 PLL 的 PI 控制器的 PLLKP 系数, Q12 格式 取值范围 (0,32767), MSB 恒为 0

14.2.57 FOC_EKLPFMIN (0x407A, 0x407B)

表 14-83 FOC_EKLPFMINH (0x407A)

位	7	6	5	4	3	2	1	0
名称	FOC_EKLPFMIN/ FOC_PLLKPI[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0

表 14-84 FOC_EKLPFMINL (0x407B)

位	7	6	5	4	3	2	1	0
名称	FOC_EKLPFMIN/ FOC_PLLKPI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EKLPFMIN /FOC_PLLKI	当 FOC_CR1[ESEL]=0 (滑模模式) 时, 为估算器里反电动势低通滤波系数的最小值; 当估算器算出的低通滤波系数小于最小值, 系数等于最小值。 Q15 格式 当 FOC_CR1[ESEL]=1 (PLL 模式) 时, 为 PLL 的 PI 控制器的 PLLKI 系数。 Q15 格式 取值范围 (0,32767), MSB 恒为 0

14.2.58 FOC_DKI (0x407C, 0x407D)

FOC_DKI (0x407C, 0x407D)									
FOC_DKIH (0x407C)									
位	7	6	5	4	3	2	1	0	
名称	FOC_DKI[15:8]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
FOC_DKIL (0x407D)									
位	7	6	5	4	3	2	1	0	
名称	FOC_DKI[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:0]	FOC_DKI	D 轴 PI 的积分参数 取值范围 (0,32767), MSB 恒为 0, Q15 格式							

14.2.59 FOC_OMEKLPF (0x407E, 0x407F)

表 14-85 FOC_OMEKLPFH (0x407E)

位	7	6	5	4	3	2	1	0
名称	FOC_OMEKLPF[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0

表 14-86 FOC_OMEKLPFL (0x407F)

位	7	6	5	4	3	2	1	0
名称	FOC_OMEKLPF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_OMEKLPF	估算器里速度计算的低通滤波系数 取值范围 (0,32767)，MSB 恒为 0，Q15 格式

14.2.60 FOC_FBASE (0x4080, 0x4081)

表 14-87 FOC_FBASEH (0x4080)

位	7	6	5	4	3	2	1	0
名称	FOC_FBASE[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-88 FOC_FBASEL (0x4081)

位	7	6	5	4	3	2	1	0
名称	FOC_FBASE[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_FBASE	估算器里由速度 FOC_EOME 算出角度增量 DELTA THETA 的系数 FBASE = fbase * ΔT * 32768 假设 fbase = 200Hz, ΔT = 62.5us, 则 FBASE = 409

14.2.61 FOC_EFREQACC (0x4082, 0x4083)

表 14-89 FOC_EFREQACCH (0x4082)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQACC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-90 FOC_EFREQACCL (0x4083)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQACC[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EFREQACC	估算器强制角度模式的速度增量 取值范围 (0,65535) 注: FOC_EFREQACC 内部为 24bit, 最高位为符号位。当软件写入时, 设定值被写入其中的低 16 位。 假设 fbase = 200Hz, 极对数 pp=4, 则 speed_base=60*fbase/pp=3000rpm, 设置速度增量为 3rpm 则 FOC_EFREQACC = 3/speed_base*32768*256 = 8388(0x20c4)

14.2.62 FOC_EFREQMIN (0x4084, 0x4085)

表 14-91 FOC_EFREQMINH (0x4084)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-92 FOC_EFREQMINL (0x4085)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EFREQMIN	估算角度切换阈值：估算器强制角度模式使能时，估算速度小于该值时，输出估算器强制角度 取值范围 (-32768,32768) 注：FOC_EFREQMIN 内部为 24bit，最高位为符号位。当软件写入时，设定值被写入其中的高 16 位。
假设 fbase = 200Hz，极对数 pp=4，则 speed_base=60*fbase/pp=3000rpm,设置 OMEGA 最小值为 30rpm 则 FOC_EFREQMIN = 30/speed_base*32768 = 327(0x147)		

14.2.63 FOC_EFREQHOLD (0x4086, 0x4087)

表 14-93 FOC_EFREQHOLDH (0x4086)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQHOLD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-94 FOC_EFREQHOLDL (0x4087)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQHOLD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EFREQHOLD	估算器强制速度上限值：当估算器估算速度小于 FOC_EFREQMIN，强制速度增加到等于该值时，不再增加 取值范围 (-32768,32768) 注：FOC_EFREQHOLD 内部为 24bit，最高位为符号位。当软件写入时，设定值被写入其中的高 16 位。
假设 fbase = 200Hz，极对数 pp=4，则 speed_base=60*fbase/pp=3000rpm,设置 OMEGA 保持值为 60rpm 则 FOC_EFREQHOLD = 60/speed_base*32768 = 655(0x28f)		

14.2.64 FOC_EK3 (0x4088, 0x4089)

表 14-95 FOC_EK3 (0x4088,0x4089)

FOC_EK3 (0x4088, 0x4089)								
FOC_EK3H (0x4088)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK3[15:8]							
类型	R	R/W						

复位值	0	0	0	0	0	0	0	0
FOC_EK3L (0x4089)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK3[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_EK3	估算器估算电流的系数 3 取值范围 (0,32767)，MSB 恒为 0，Q15 格式						

14.2.65 FOC_EK4 (0x408A, 0x408B)

表 14-96 FOC_EK4(0x408A,0x408B)

FOC_EK4 (0x408A, 0x408B)								
FOC_EK4H (0x408A)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK4[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK4L (0x408B)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK4[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_EK4	估算器估算电流的系数 4 取值范围 (-32768,32767)，Q15 格式						

14.2.66 FOC_EK1 (0x408C, 0x408D)

表 14-97 FOC_EK1 (0x408C,0x408D)

FOC_EK1 (0x408C, 0x408D)								
FOC_EK1H (0x408C)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK1[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0
FOC_EK1L (0x408D)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						

[15:0]	FOC_EK1	估算器估算电流的系数 1 取值范围 (0,32767)，MSB 恒为 0，Q15 格式
--------	---------	--

14.2.67 FOC_EK2 (0x408E, 0x408F)

表 14-98 FOC_EK2 (0x408E,0x408F)

FOC_EK2 (0x408E, 0x408F)								
FOC_EK2H (0x408E)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK2[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_EK2L (0x408F)								
位	7	6	5	4	3	2	1	0
名称	FOC_EK2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_EK2	估算器估算电流的系数 2 取值范围 (0,32767)，MSB 恒为 0，Q15 格式						

14.2.68 FOC_IDREF (0x4090, 0x4091)

表 14-99 FOC_IDREF (0x4090,0x4091)

FOC_IDREF (0x4090, 0x4091)								
FOC_IDREFH (0x4090)								
位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_IDREFL (0x4091)								
位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_IDREF	D 轴电流参考值 取值范围 (-32768,32767)						

14.2.69 FOC_IQREF (0x4092, 0x4093)

表 14-100 FOC_IQREF (0x4092,0x4093)

FOC_IQREF (0x4092, 0x4093)								
----------------------------	--	--	--	--	--	--	--	--

FOC_IQREFH (0x4092)								
位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_IQREFL (0x4093)								
位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_IQREF	Q 轴电流参考值 取值范围 (-32768,32767)						

14.2.70 FOC_QKP (0x4094, 0x4095)

表 14-101 FOC_QKPH0x4094,0x4095)

FOC_QKP (0x4094, 0x4095)								
FOC_QKPH (0x4094)								
位	7	6	5	4	3	2	1	0
名称	FOC_QKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
FOC_QKPL (0x4095)								
位	7	6	5	4	3	2	1	0
名称	FOC_QKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_QKP	Q 轴 PI 的比例参数 取值范围 (0,32767)，MSB 恒为 0，Q12 格式						

14.2.71 FOC_QKI (0x4096, 0x4097)

表 14-102 FOC_QKI (0x4096,0x4097)

FOC_QKI (0x4096, 0x4097)								
FOC_QKIH (0x4096)								
位	7	6	5	4	3	2	1	0
名称	FOC_QKI[15:8]							
类型	R	R/W						
复位值	0	0	0	0	0	0	0	0
FOC_QKIL (0x4097)								
位	7	6	5	4	3	2	1	0
名称	FOC_QKI[7:0]							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC_QKI	Q 轴 PI 的积分参数 取值范围 (0,32767)，MSB 恒为 0，Q15 格式						

14.2.72 FOC__UDCFLT (0x4098, 0x4099)

表 14-103 FOC__UDCFLT (0x4098, 0x4099)

FOC__UDCFLT(0x4098, 0x4099)								
FOC__UDCFLTH(0x4098)								
位	7	6	5	4	3	2	1	0
名称	FOC__UDCFLT[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
FOC__UDCFLTL (0x4099)								
位	7	6	5	4	3	2	1	0
名称	FOC__UDCFLT[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	FOC__UDCFLT	滤波后的母线电压 FOC 模块对母线电压采样，滤波后供软件使用，默认 ADC 通道 2 取值范围 (0,32767)						
假设母线电压 1/6 分压送进 ADC，ADC 的电压范围 0~5V，即母线电压的有效范围为 0~30V，FOC__UDCFLT 为 19661 (0x4CCD)，则母线电压 = 19661/32768*5*6 = 18V								

15 TIM1

15.1 Timer1 操作说明

Timer1 包含一个 16 位向上计数的基本定时器和一个 16 位向上计数的重载定时器，两个定时器的源时钟均为内部时钟。Timer1 主要用于 BLDC 电机的方波驱动的时序控制。Timer1 具有如下特性：

1. 16 位向上计数的基本定时器用于记录两次位置检测或者两次换相之间的时间，即用于记录旋转 60 度经过的时间。也可以作为测位失败时的强制换相控制。
2. 16 位向上计数的重载定时器用于控制位置检测成功到换相时间，以及换相后的续流屏蔽时间（位置检测禁止时间）
3. 3-bit 可编程分频器对两个定时器的源时钟进行分频
4. 测位信号的滤波和采样延迟控制
5. 方波驱动输出信号以及测位信号组合的编制和输出顺序管理
6. 中断事件产生
 - a) 基本定时器的上溢中断
 - b) 重载定时器的上溢中断
 - c) 换相事件中断
 - d) 位置检测事件中断
 - e) 续流屏蔽结束中断
 - f) ADC计算结果符号翻转中断使能

Timer1 内部结构如图 15-1 所示。

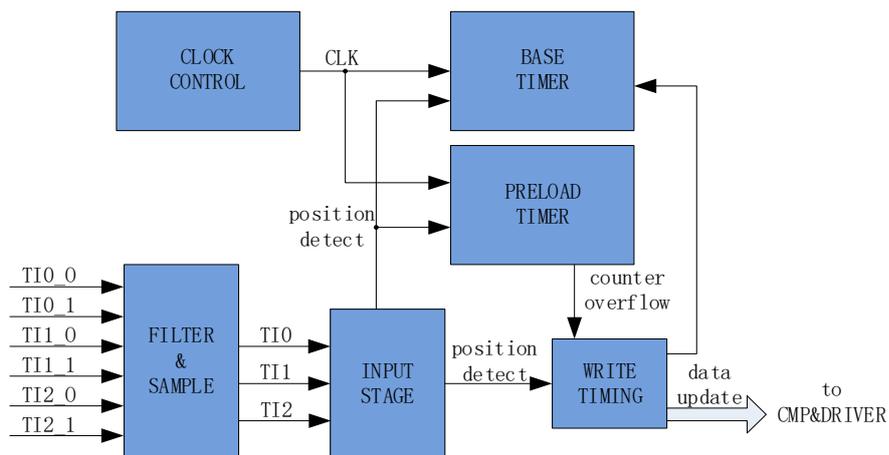


图 15-1 Timer1 内部结构

15.1.1 Timer 计数单元

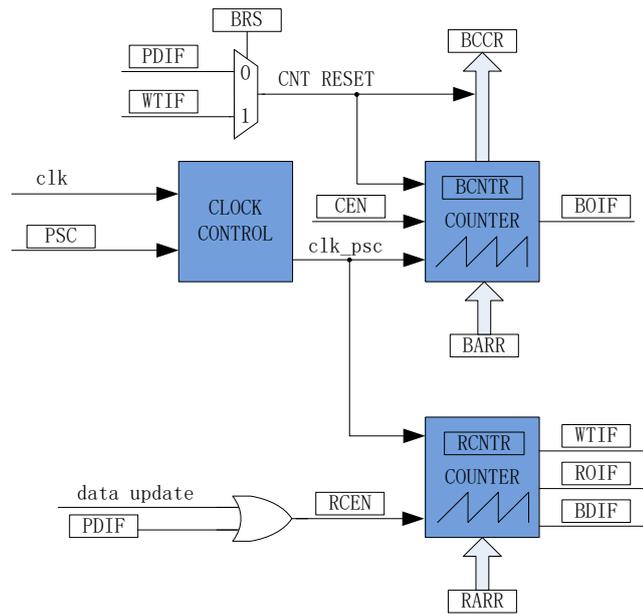


图 15-2 时基单元

Timer1 包含一个分频器，一个 16 位向上计数的基本定时器，一个 16 位向上计数的重载定时器。

15.1.1.1 分频控制器

分频控制器用于产生基本定时器和重载定时器的计数时钟源，由分频器对系统时钟进行分频。分频器由 TIM1_CR3[T1PSC]控制，可选择 8 种分频系数。由于这个控制寄存器没有缓冲器，分频系数的更新会立刻改变源时钟频率，所以应该在基本定时器和重载定时器都不工作时更新分频系数。

时钟源的频率可以由下式计算：

$$f_{CK_CNT} = f_{CK_PSC} / PSC \quad (f_{CK_PSC} \text{ 为系统时钟频率})$$

假设系统时钟为 24MHz(41.67ns)

表 15-1 寄存器 PSC 不同值对应的时钟频率

PSC	分频系数	CLK(Hz)	PSC	分频系数	CLK(Hz)
000	1	24M	100	16	1.5M
001	2	12M	101	32	750K
010	4	6M	110	64	375K
011	8	3M	111	128	187.5K

15.1.1.2 基本定时器

基本定时器包含一个 16 位向上计数的计数器 TIM1__BCNTR。当某种事件信号产生时，TIM1__BCNTR 当前的计数值被存进捕获寄存器 TIM1__BCCR，同时 TIM1__BCNTR 清零并重新开始计数。事件信号源可以是位置检测事件 PDIF 或者是换相事件 WTIF，由 TIM1_CR2[T1BRS]选择。所以，TIM1__BCCR 捕获的是两次位置检测事件或者两次换相事件之间的时间，也就是电机旋

转 60 度的时间。这个时间可以通过 TIM1_CR0[T1CFLT] 设定的次数求得平均数，作为 60 度基准时间存入 TIM1_BCOR 寄存器。如果 TIM1_BARR 自动装载使能 (TIM1_CR1[BAPE]=1) 时，TIM1_BCOR 的值被转入 TIM1_BARR 寄存器。当 TIM1_BCNTR 计数值等于寄存器 TIM1_BARR 的设定值时，如果强制换相使能，则产生换相动作，基本定时器清零，基本定时器上溢中断标记 BOIF 置 1，但计数器不会自动重新开始计数。如果不使能强制换相，则基本定时器不清零，一直计数到 0xFFFF 溢出，上溢中断标记 BOIF 置 1，计数器清零。

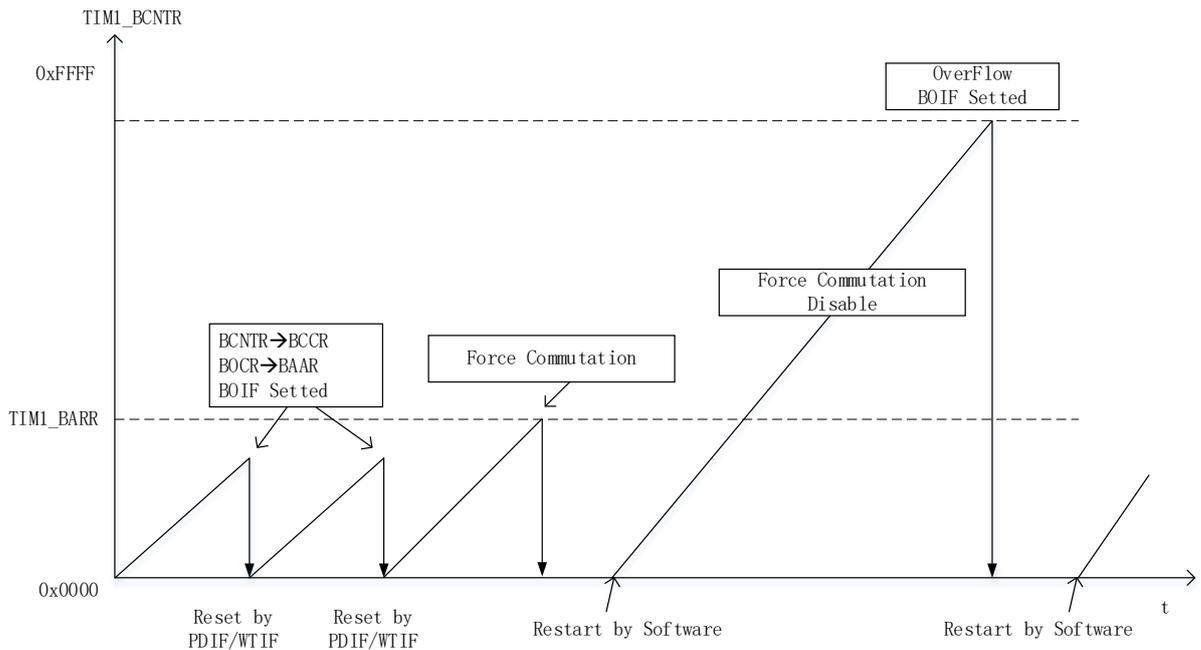


图 15-3 基本定时器计数波形图

手动模式 (TIM1_IER[T1MAME]=1) 时，基本定时器的 BCNTR 不再由 TIM1_CR2[T1BRS] 控制复位，而是由 BCNTR 上溢事件复位。

15.1.1.3 重载定时器

重载定时器包含一个 16 位向上计数的计数器 TIM1_RCNTN。当计数到 TIM1_RARR 的设定值时，产生上溢事件，重载定时器上溢中断标记 ROIF 置 1，TIM1_RCNTN 清零，此时使能位 TIM1_CR0[T1RCEN] 被清零，重载定时器停止动作。位置检测事件 PDIF 和换相事件 WTIF 可以使 TIM1_CR0[T1RCEN] 置 1，使重载计数器自动重新开始计数。

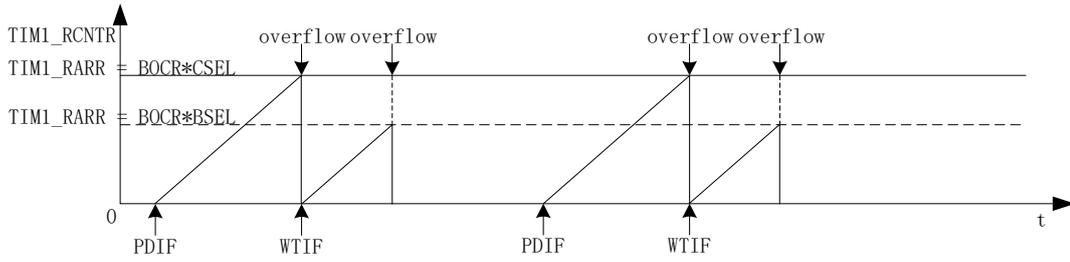


图 15-4 重载定时器计数波形图

15.1.2 测位信号的滤波和采样

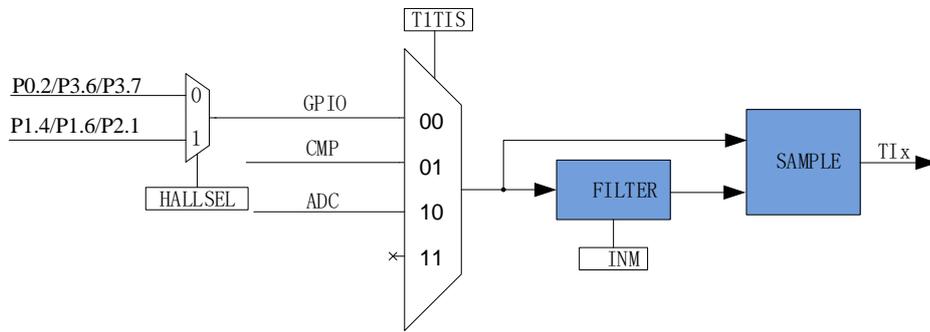


图 15-5 输入信号滤波和采样原理图

TIM1_CR3[T1TIS]选择测位信号输入源来自比较器 CMP0/1/2（反电动势测位）、GPIO（HALL 传感器测位）或者 ADC 计算结果符号翻转信号。另外 HALL_CR[HALLSEL]还可以选择 GPIO 来源于 P1.4/P1.6/P2.1（功能转移后的 HALL 信号输入端口）还是 P0.2/P3.7/P3.6。TIM1_CR3[T1INM]可选择是否对测位信号进行滤波。在 CMP_CR3[SAMSEL]里设定对测位信号的采样方式。

15.1.2.1 滤波

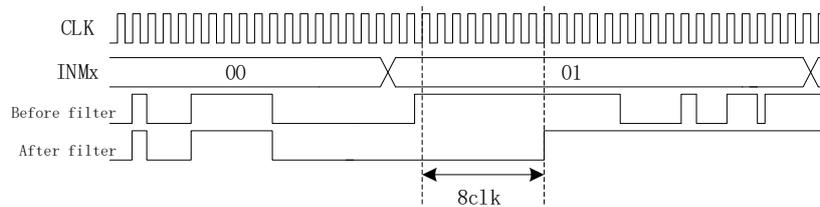


图 15-6 滤波模块时序图

滤波电路根据 TIM1_CR3[T1INM]与 CMP_CR4[FAEN]可选择滤除脉宽为 8/16/24/32/64/96 时钟周期的输入噪声。使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 8~9/16~17/24~25/32~33/64~65/96~97 时钟周期。

15.1.2.2 采样

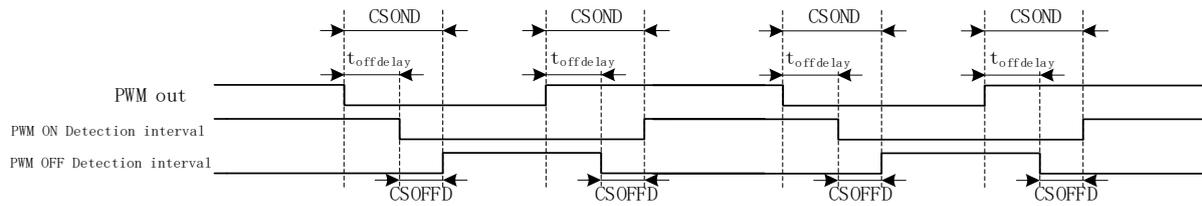


图 15-7 采样区间图

在利用悬空相的反电动势测位时，采样信号源 TI2/TI1/TI0 来源于比较器 CMP0/1/2。由于受到变频电路 MOS 开关速度的影响，以及比较器本身的延迟和滤波时间的延迟，比较器的输出信号比 PWM 波形有延迟，通过设置 CMP_SAMR[CSOFFD]和[CSOND]以及 CMP_CR4[FAEN]，可以调节采样区间的时间。

详细采样区间设置，请参考 29.1.5 章节

15.1.3 位置检测事件

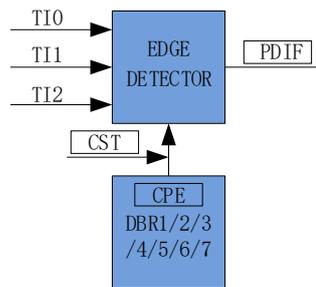


图 15-8 位置检测原理框图

事先在寄存器组 TIM1_DBR1/2/3/4/5/6/7[CPE]里设定好测位信号的有效沿，当输入的测位信号 TI2/TI1/TI0 的有效沿到来时，则测位成功，位置检测事件标志位 PDIF 被置 1。由 TIM1_CR4[CST]管理 TIM1_DBR1/2/3/4/5/6/7[CPE]的顺序。

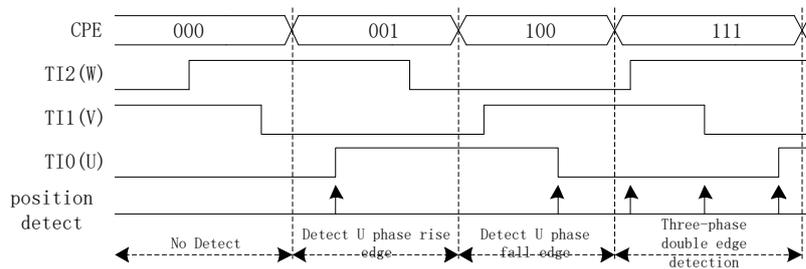


图 15-9 位置检测时序图

TIM1_DBR1/2/3/4/5/6/7[CPE]决定输入的有效沿如下。

CPE	描述	CPE	描述
000	0	100	检测 U 相下降沿，U 相对应比较器使能
001	检测 U 相上升沿，U 相对应比较器使能	101	检测 W 相上升沿，W 相对应比较器使能
010	检测 W 相下降沿，W 相对应比较器使能	110	检测 V 相下降沿，V 相对应比较器使能

011	检测 V 相上升沿, V 相对应比较器使能	111	检测三相双沿, 三相对应比较器使能
-----	-----------------------	-----	-------------------

15.1.4 换相事件

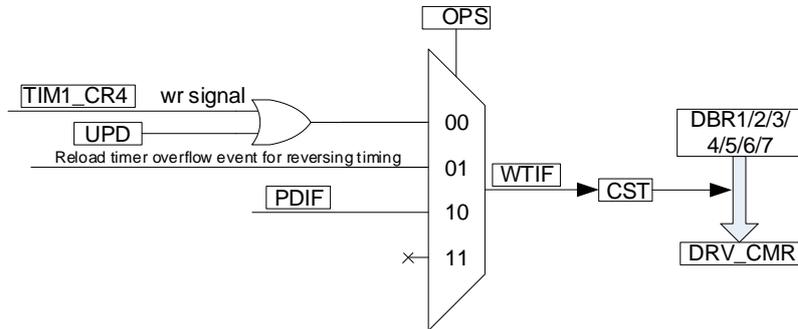


图 15-10 写入时序框图

换相事件就是将 TIM1_DBR1/2/3/4/5/6/7 中预设好的控制信号输出到驱动器 DRV_CMR，实现方波驱动的换相。换相事件由 TIM1_CR0[T1OPS]选择触发信号，可以选择软件触发，重载定时器上溢触发或测位事件触发。换相事件发生后，换相中断标记 WTIF 置 1，同时如果 TIM1_CR4[CST]在 001~110 之间，CST 会自动加一。下一次换相触发事件到来时，新的 TIM1_DBR1/2/3/4/5/6/7 寄存器的值会更新到 DRV_CMR。

15.1.5 Timer1 中断

Timer 有 5 个中断请求源：

1. 基本定时器的上溢中断
2. 重载定时器的上溢中断
3. 换相事件中断
4. 位置检测事件中断
5. 屏蔽续流结束中断
6. ADC 计算结果符号翻转中断

配置 TIM1_IER 对应的中断使能位可以使能对应的中断请求。

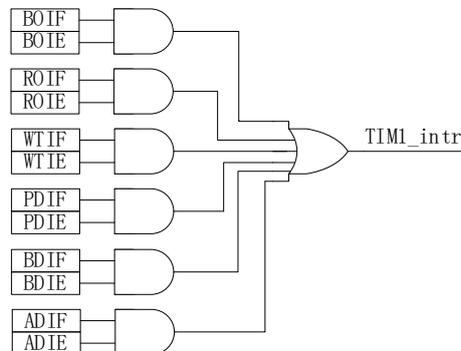


图 15-11 TIMER1 中断源

15.2 BLDC 方波驱动

针对 BLDC 方波驱动，Timer1 配合比较器 CMP0 和 DRIVER 模块实现如下功能：

1. 自动记录 60 度旋转时间，滤波后作为 60 度基准时间
2. 当检测不到位置信号时，可自动强制换相
3. 自动续流屏蔽，即在续流时间内，停止比较器采样
4. 自动控制从测位成功到换相的时间，实现自动换相
5. 接管 CMP_CR2[CMP0_SEL]，自动控制比较器 CMP0/1/2
6. 可设置比较器信号在 PWM ON/OFF 期间的采样，信号可选择滤波
7. 接管 DRV_CMR 寄存器，自动控制 3 相 6 路 PWM 输出

15.2.1 方波驱动的六步换相

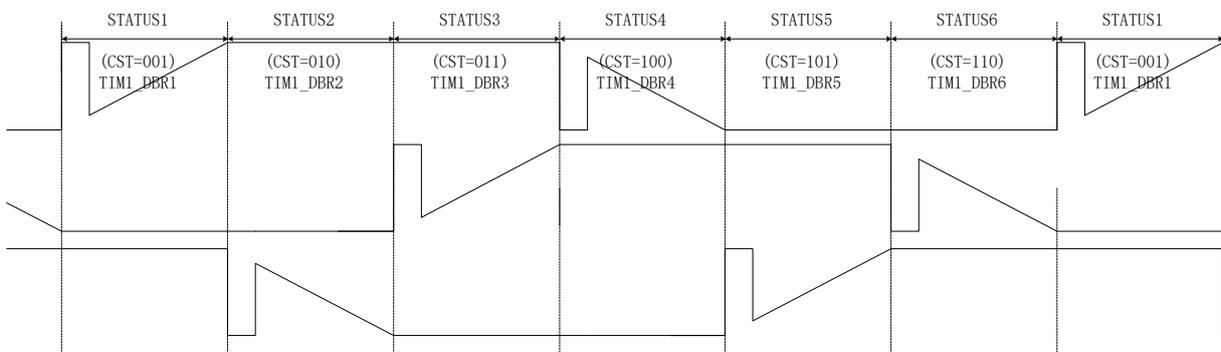


图 15-12 方波的六步换相图

TIM1_CR4[T1CST]是换相状态机，其中状态 0 用于输出关闭状态；状态 7 用于自定义，如实现刹车，预充电，预定位，启动等功能；状态 1~6 用于六步自动换相，换相动作后，状态机 CST 会自动加一。

状态 1~7 对应 TIM1_DBR1~7 寄存器，当换相事件发生时，当前状态对应的 TIM1_DBRx 会自动传输到 DRV_CMR 寄存器和 CMP_CR2[CMP0_SEL]，实现换相和测位。

15.2.2 方波驱动的工作原理

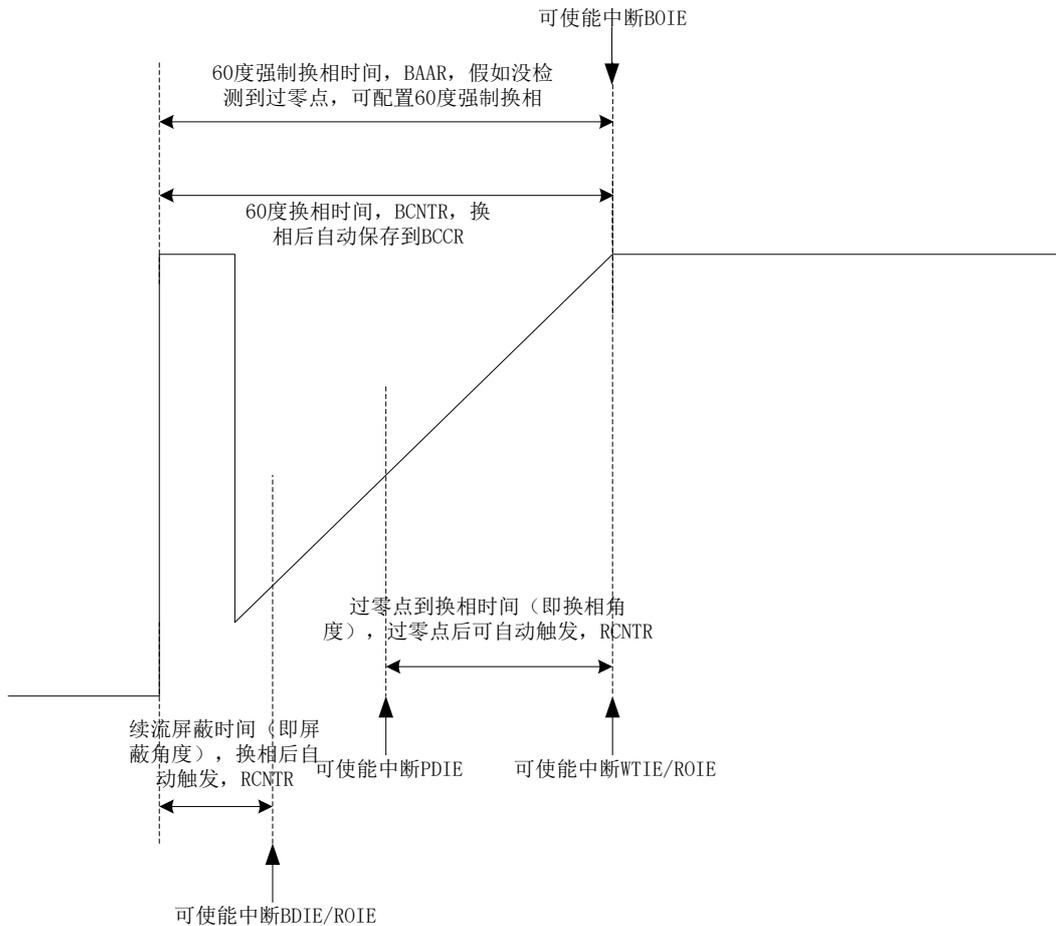


图 15-13 BLDC 的工作原理

15.2.2.1 60 度基准时间

TIM1_BCCR 寄存器可以捕获上一次的 60 度旋转时间。设置 TIM1_CR2[T1BRS]=0, 捕获两次换相之间的时间, 设置 T1BRS=1, 捕获两次位置检测事件之间的时间。

TIM1_BCOR 寄存器保存滤波后的 60 度旋转时间, 即 60 度基准时间。TIM1_CR0[CFLT]可选择前 1/2/4/8 个 TIM1_BCCR 平均后得到 TIM1_BCOR。

方波驱动时, 根据 60 度基准时间 TIM1_BCOR 来决定续流屏蔽时间、测位成功到换相的时间, 以及强制换相的时间。

如果基本定时器自动装载使能(TIM1_CR1[T1BAPE]=1), 当基本定时器因位置检测事件或换相事件复位时, TIM1_BCOR 的值被传送到 TIM1_BARR, 以控制强制换相。

15.2.2.2 60 度强制换相

电机在平稳转动的时候, 一般在换相之后的 30 度左右即可检测到过零点 (ZCP, Zero Cross Point), 也就是位置检测事件。假如在换相之后经过 60 度都没有检测到过零点, 则是测位失败,

需要进行强制换相。设置 TIM1_CR0[FORC]=1 使能强制换相功能，在前一次换相时，换相事件 WTIF 使计数器 TIM1_BCNTR 清零并重新开始计数，同时 TIM1_BCCR 捕获 TIM1_BCNTR 的计数值，经过滤波后，作为 60 度基准时间被保存在 TIM1_BCOR。如果自动装载功能使能 (TIM1_CR1[T1BAPE]=1)，基本定时器复位时 TIM1_BCOR 的值被载入 TIM1_BARR。如果换相之后经过 60 度依然没有检测到过零点，TIM1_BCNTR 与 TIM1_BARR 比较匹配时，基本定时器上溢中断标记 BOIF 置 1，进行强制换相，此时计数器 TIM1_BCNTR 被清零，但不会自动重新开始计数。（注：如果在换相之后 60 度之内检测到过零点，即使 TIM1_BCNTR>TIM1_BARR，也不会强制换相，BOIF 也不会置一）。如果禁止强制换相功能 (TIM1_CR0[FORC]=0)，当 TIM1_BCNTR>TIM1_BARR，中断标记 BOIF 置一，不会自动强制换相。可以在中断子程序中通过判断基本定时器上溢中断标记 BOIF 和位置检测中断标记 PDIF 进行手动换相。基本定时器发生上溢事件后，不会自动重新开始计数，需要在中断子程序中将 TIM1_CR0[T1BCEN]置 1 后才会开始计数。

15.2.2.3 续流屏蔽

在换相之后，由于原来的导通相变为悬空相，此时该相的电感能量需要经过续流二极管释放到电源或者 GND，在续流过程中，相电压会受到影响，所以需要屏蔽续流时间内的比较器信号，以免续流产生的错误信号引起错误换相。续流屏蔽结束，产生屏蔽续流结束中断标记 BDIF。

续流屏蔽时间通过 TIM1_CR1[BSEL]设置，公式：屏蔽角度=BSEL/128*60

15.2.2.4 测位成功到换相的角度

在换相之后检测到 ZCP（即位置检测事件发生），硬件开始根据软件设置的 ZCP 到换相的时间进行计时，当计时结束，硬件自动换相，产生写入时序中断标记 WTIF。

ZCP 到换相的时间通过 TIM1_CR2[CSEL]设置，公式：换相角度=CSEL/128*60

15.2.2.5 逐波限流

参考 29.1.1.2 逐波限流。

15.3 ADC 产生换相信号

计算公式 $K \cdot A - B$ ，其中 K：系数；A：ADC 采集导通相的电压；B：ADC 采集悬空相的电压。当公式发生符号变化，即产生换相信号。

CPE	A=导通相, B=悬空相, K=参数		
000	不采样	100	A=V,B=U,K=TIM1_KF
001	A=W,B=U,K=TIM1_KR	101	A=V,B=W,K=TIM1_KR
010	A=U,B=W,K=TIM1_KF	110	A=W,B=V,K=TIM1_KF
011	A=U,B=V,K=TIM1_KR	111	保留位

ADC 采集电压和比较器采集信号一样，可设置在 PWM ON/OFF 时采样。为了防止 ADC 采样

到干扰而出错，设置 TIM1_CR5 寄存器的 T1AFL 配置 ADC 换相信号 2/4/8 次滤波。

ADC 换相和比较器换相的其他配置基本一样。ADC 换相更灵活，设置不同的系数 K，计算公式的符号翻转可以是不同的位置点。设置 $K = \text{TIM1_KR} = \text{TIM1_KF} = 0.5$ ，则符号翻转点为 zcp。

15.4 Timer1 寄存器

15.4.1 TIM1_CR0 (0x4068)

表 15-2 TIM1_CR0 (0x4068)

位	7	6	5	4	3	2	1	0
名称	T1RWEN	T1CFLT		T1FORC	T1OPS		T1BCEN	T1RCEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1RWEN	在操作TIM1_CR0时，T1RWEN必须与T1RCEN同时操作，T1RCEN才能使能和禁止，使能T1RCEN需对TIM1_CR0写0x81，禁止T1RCEN需写0x80。 该位读只能读到0
[6:5]	T1CFLT	换相时间滤波选择 X个换相时间平均后作为60度时间的基准 00: 1个换相时间 01: 2个换相时间平均 10: 4个换相时间平均 11: 8个换相时间平均
[4]	T1FORC	60度强制换相使能 注：在已经检测到过零点后，即使使能了该位，经过60度也不会强制换相 0: 禁止 1: 使能
[3:2]	T1OPS	换相触发信号选择 选择TIM1_DBRx向DRV_CMx传输的触发信号 00: 软件对TIM1_IER[T1UPD]写1或者向TIM1_CR4[T1CST]写入时传输（注：TIM1_SR[T1POP]=1时，PWM同步换相使能。即DRV计数器的上溢事件触发数据传输） 01: 重载定时器用于换相时间计时的上溢触发数据传输 10: 位置检测事件触发数据传输 11: 重载定时器用于换相时间计时的上溢触发数据传输（和ADC计算结果触发传输）
[1]	T1BCEN	基本定时器的计数器使能 0: 禁止 1: 使能
[0]	T1RCEN	重载定时器的计数器使能 必须与TIM1_CR0[T1RWEN]同时写才能操作T1RCEN。使能T1RCEN需对TIM1_CR0写0x81，禁止T1RCEN需写0x80。硬件的位置检测事件PDIF和换相事件WTIF可自动使能T1RCEN。当重载定时器产生上溢事件后，T1RCEN硬件清零。 手动模式MAME使能后，T1RCEN的硬件自动使能和禁止功能无效。 0: 禁止 1: 使能

15.4.2 TIM1_CR1 (0x4069)

表 15-3 TIM1_CR1 (0x4069)

位	7	6	5	4	3	2	1	0
名称	T1BAPE	BSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1BAPE	TIM1__BARR自动装载使能 使能后，当基本定时器因为位置检测事件或者换相事件复位时，将60度基准值存至TIM1__BARR寄存器。（用于检测不到zcp时的60度强制换相） BARR的自动装载功能不受手动模式MAME影响 0: 禁止 1: 使能
[6:0]	BSEL	屏蔽续流角度选择 换相后屏蔽续流的角度（时间），在屏蔽续流的这段时间里，不检测输入沿 公式：屏蔽角度=BSEL/128*60 手动模式下或TIM1_CR3[T1TIS] = 00时，屏蔽续流角度的功能无效

15.4.3 TIM1_CR2 (0x406A)

表 15-4 TIM1_CR2 (0x406A)

位	7	6	5	4	3	2	1	0
名称	T1BRS	CSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1BRS	基本定时器复位源选择 手动模式MAME使能后，此功能无效，基本定时器BCNTR只能通过BCNTR上溢事件复位。 0: 换相事件复位 1: 位置检测事件复位
[6:0]	CSEL	换相角度选择 位置检测输入触发后，经过CSEL对应的度后换相 公式：换相角度=CSEL/128*60

15.4.4 TIM1_CR3 (0x406B)

表 15-5 TIM1_CR3 (0x406B)

位	7	6	5	4	3	2	1	0
名称	T1COM_MD	T1PSC			T1TIS		T1INM	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	1	0	0

字段	名称	描述
[7]	T1COM_MD	方波换相模式选择（仅当TIM1_CR3[T1TIS]=10时有意义） 0: 不使用ADC屏蔽续流的换相模式（需要合理设置TIM1_CR1[BSEL]屏蔽续流） 1: 使用ADC屏蔽续流的换相模式（只需要设置TIM1_CR1[BSEL]≥1）
[6:4]	T1PSC	定时器时钟分频选择 用于对系统时钟进行N分频作为基本定时器和重载定时器的源时钟。假设系统时钟为24MHz(41.67ns) 000:1 (24MHz) 001:2 (12MHz) 010:4 (6MHz) 011:8 (3MHz) 100:16 (1.5MHz) 101:32 (750KHz) 110:64 (375KHz) 111:128 (187.5KHz)
[3:2]	T1TIS	测位信号输入源（TI0/TI1/TI2）选择 00: GPIO 的输入信号。（根据 HALL_CR[HALLSEL]选择 P1.4/P1.6/P2.1 还是 P0.2/P3.7/P3.6） 01: 比较器（CMP0/1/2）的输出信号 10: ADC 计算结果符号翻转信号 11: 保留
[1:0]	T1INM	测位信号TI0/TI1/TI2的滤波脉宽选择。当输入信号的脉宽小于设定值，会被当作

		<p>噪声滤除。滤波时间与CMP_CR4[FAEN]配合使用。 假设系统时钟为24MHz (41.67ns)</p> <p>FAEN=0时： 00: 4个时钟周期, 4x41.76ns 01: 8个时钟周期, 8 x 41.67ns 10: 16个时钟周期, 16 x 41.67ns 11: 24个时钟周期, 24 x 41.67ns</p> <p>FAEN=1时 00: 32个时钟周期, 32x41.76ns 01: 64个时钟周期, 64 x 41.67ns 10: 96个时钟周期, 96 x 41.67ns 11: 128个时钟周期, 128 x 41.67ns</p>
--	--	---

15.4.5 TIM1_CR4 (0x406C)

表 15-6 TIM1_CR4 (0x406C)

位	7	6	5	4	3	2	1	0
名称	RSV					T1CST		
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述																				
[7:3]	RSV	保留																				
[2:0]	T1CST	<p>换相状态机 状态机在不同的状态会对应不同的CPE和DRV_CMR (TIM1_DBRx) ; 当CST在001~111状态, timer1会自动接管比较器CMP0/1/2的使能, 根据对应状态的CPE决定比较器的动作和停止 当CST在001~110状态, 会在写入时序事件触发时自动循环加一</p> <table border="1"> <thead> <tr> <th>CST</th> <th>TIM1_DBRx</th> <th>CST</th> <th>TIM1_DBRx</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>0</td> <td>100</td> <td>TIM1_DBR4</td> </tr> <tr> <td>001</td> <td>TIM1_DBR1</td> <td>101</td> <td>TIM1_DBR5</td> </tr> <tr> <td>010</td> <td>TIM1_DBR2</td> <td>110</td> <td>TIM1_DBR6</td> </tr> <tr> <td>011</td> <td>TIM1_DBR3</td> <td>111</td> <td>TIM1_DBR7</td> </tr> </tbody> </table>	CST	TIM1_DBRx	CST	TIM1_DBRx	000	0	100	TIM1_DBR4	001	TIM1_DBR1	101	TIM1_DBR5	010	TIM1_DBR2	110	TIM1_DBR6	011	TIM1_DBR3	111	TIM1_DBR7
CST	TIM1_DBRx	CST	TIM1_DBRx																			
000	0	100	TIM1_DBR4																			
001	TIM1_DBR1	101	TIM1_DBR5																			
010	TIM1_DBR2	110	TIM1_DBR6																			
011	TIM1_DBR3	111	TIM1_DBR7																			

15.4.6 TIM1_IER (0x406D)

表 15-7 TIM1_IER (0x406D)

位	7	6	5	4	3	2	1	0
名称	T1UPD	T1MAME	T1ADIE	T1BOIE	T1RUIE	T1WTIE	T1PDIE	T1BDIE
类型	R0/W	R/W						
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1UPD	当TIM1_CR0[T1OPS]=00时, 软件对此位写1触发数据传输。此位只写不可读, 写1后硬件自动清零。
[6]	T1MAME	<p>手动模式使能 使能后, 基本定时器和重载定时器作为独立的定时器。具体细节为: 基本定时器的BCNTR不再由TIM1_CR2[T1BRS]控制复位, 而是由BCNTR上溢事件复位。 重载定时器的使能位TIM1_CR0[T1RCEN]不再自动清零和置1, 只通过软件操作。 重载定时器的RCNTR只能由上溢事件清零。 重载定时器的RARR不会自动更新, 只通过软件操作</p> <p>0: 禁止手动模式 1: 使能手动模式</p>

[5]	T1ADIE	ADC计算结果符号翻转中断使能 0: 禁止ADC计算结果符号翻转中断 1: 使能ADC计算结果符号翻转中断
[4]	T1BOIE	基本定时器上溢中断使能 0: 禁止上溢中断 1: 使能上溢中断
[3]	T1ROIE	重载定时器上溢中断使能 0: 禁止重载定时器上溢中断 1: 使能重载定时器上溢中断
[2]	T1WTIE	写入时序中断使能 0: 禁止写入时序中断 1: 使能写入时序中断
[1]	T1PDIE	位置检测中断使能 0: 禁止位置检测中断 1: 使能位置检测中断
[0]	T1BDIE	屏蔽续流结束中断使能 0: 禁止比较中断 1: 使能比较中断

15.4.7 TIM1_SR (0x406E)

表 15-8 TIM1_SR (0x406E)

位	7	6	5	4	3	2	1	0
名称	RSV		T1ADIF	T1BOIF	T1ROIF	T1WTIF	T1PDIF	T1BDIF
类型	R		R/W0	R/W0	R/W0	R/W0	R/W0	R/W0
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:6]	RSV	保留
[5]	T1ADIF	ADC计算结果符号翻转中断标志 当ADC计算结果符号翻转时该位由硬件置1。它由软件清0。 0: 无事件发生; 1: ADC计算结果符号翻转
[4]	T1BOIF	基本定时器上溢中断标记 基本定时器向上计数时, 当TIM1_BCNTR计数器的值与TIM1_BARR寄存器的值比较匹配时, 即发生上溢事件。该位由硬件置1, 由软件清0。 0: 无事件发生; 1: 上溢事件发生。
[3]	T1ROIF	重载定时器上溢中断标记 当TIM1_RCNTR寄存器的值与TIM1_RARR寄存器的值比较匹配时, 即发生上溢事件, TIM1_RCNTR清零。该位由硬件置1, 由软件清0。 0: 无事件发生; 1: 上溢事件发生。
[2]	T1WTIF	换相事件中断标记 当TIM1_DBRx寄存器传输到DRV-CMR寄存器时, 产生换相事件中断。该位由硬件置1, 由软件清0。 注: 当TIM1_CR0[T1OPS]=00b, 即由软件实现数据传输时, 软件对WTIF写1, 也会产生换相事件中断事件。 0: 无事件发生; 1: 换相事件发生。
[1]	T1PDIF	位置检测中断标记 当输入位置信号 (TI2,TI1,TI0) 与TIM1_DBRx[CPE]相同时产生位置检测事件中断。该位由硬件置1, 由软件清0。 0: 无事件发生; 1: 位置检测事件发生。
[0]	T1BDIF	屏蔽续流结束中断标记

		换相后开始屏蔽续流时间，屏蔽结束时产生中断。该位由硬件置1，由软件清0。 0：无事件发生； 1：续流屏蔽结束。
--	--	---

15.4.8 TIM1_BCOR (0x4070, 0x4071)

表 15-9 TIM1_BCOR(0x4070,0x4071)

TIM1_BCOR (0x4070, 0x4071)								
TIM1_BCORH (0x4070)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCORH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_BCORL (0x4071)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCORL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM1_BCOR	捕获基本定时器计数值滤波值 TIM1_BCCR 滤波后的值，即 60 度旋转时间的基准值						

15.4.9 TIM1_CR5 (0x4072)

表 15-10 TIM1_CR5(0x4072)

TIM1_CR5 (0x4072)								
位	7	6	5	4	3	2	1	0
名称	T1POP	T1WTS	RSV		ITRIP_DIS	UCOP_DIS	T1AFL	
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	T1POP	Driver 计数器上溢事件触发数据传输使能 此功能只在 T1OPS=00b 时生效，当该位使能后，根据 Driver 计数器上溢事件触发数据传输使能，即一个载波周期换一次相 0:Disable 1:Enable						
[6]	T1WTS	PWM OFF 时候换相使能，消除窄脉冲 0:Disable 1:Enable						
[5:4]	RSV	保留						
[3]	ITRIP_DIS	ITRIP 电流不采样使能 0:Disable 1:Enable						
[2]	UCOP_DIS	导通相电压不采样使能 0:Disable 1:Enable						
[1:0]	T1AFL	ADC 采样电压计算结果滤波 00:不滤波 01:2 次 10:4 次 11:8 次						

15.4.10 TIM1_DBRx (x=1~7)(0x4074+2*(x-1), 0x4075+2*(x-1))

表 15-11 TIM1_DBRx (x=1~7)(0x4074+2*(x-1), 0x4075+2*(x-1))

TIM1_DBRx (x=1~7)(0x4074+2*(x-1), 0x4075+2*(x-1))								
TIM1_DBRx (x=1~7)分别对应 CST=1/2/3/4/5/6/7 时的数据。下面以 TIM1_DBR1 为例介绍 TIM1_DBRx 寄存器。								
TIM1_DBR1H (0x4074)								
位	7	6	5	4	3	2	1	0
名称	RSV	T1CPE2	T1CPE1	T1CPE0	T1WHP	T1WLP	T1VHP	T1VLP
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_DBR1L (0x4075)								
位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15]	RSV	保留						
[14:12]	T1CPE	TIO/TI1/TI2 输入沿极性和比较器使能选择 这些位用于选择位置检测用的输入沿的极性和对应比较器的使能，位置检测根据设定到这些位的输入沿极性来触发。						
		CPE	描述		CPE	描述		
		000	0		100	检测 U 相下降沿， U 相对应比较器使能		
		001	检测 U 相上升沿， U 相对应比较器使能		101	检测 W 相上升沿， W 相对应比较器使能		
		010	检测 W 相下降沿， W 相对应比较器使能		110	检测 V 相下降沿， V 相对应比较器使能		
	110	检测 V 相上升沿， V 相对应比较器使能		111	检测三相双沿， 三相对应比较器使能			
[11]	T1WHP	W 相上桥输出反相使能 0: Disable 1: Enable						
[10]	T1WLP	W 相下桥输出反相使能 0: Disable 1: Enable						
[9]	T1VHP	V 相上桥输出反相使能 0: Disable 1: Enable						
[8]	T1VLP	V 相下桥输出反相使能 0: Disable 1: Enable						
[7]	T1UHP	U 相上桥输出反相使能 0: Disable 1: Enable						
[6]	T1ULP	U 相下桥输出反相使能 0: Disable 1: Enable						

[5]	T1WHE	W 相上桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出
[4]	T1WLE	W 相下桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当 WLE、WHE 和 WLP 同时为 1, W 相上下桥互补输出, 同时输出自动插入死区。
[3]	T1VHE	V 相上桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出
[2]	T1VLE	V 相下桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当 VLE、VHE 和 VLP 同时为 1, V 相上下桥互补输出, 同时输出自动插入死区。
[1]	T1UHE	U 相上桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出
[0]	T1ULE	U 相下桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当 ULE、UHE 和 ULP 同时为 1, U 相上下桥互补输出, 同时输出自动插入死区。

15.4.11 TIM1__BCNTR (0x4082, 0x4083)

表 15-12 TIM1__BCNTR(0x4082,0x4083)

TIM1__BCNTR(0x4082,0x4083)								
TIM1__BCNTRH (0x4082)								
位	7	6	5	4	3	2	1	0
名称	TIM1__BCNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1__BCNTRL (0x4083)								
位	7	6	5	4	3	2	1	0
名称	TIM1__BCNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM1__BCNTR	基本定时器的计数值, 用于 60 度强制换相时间的计数。 注: 自动模式下 (MAME=0): TIM1__BCNTR 只根据 TIM1_CR2[T1BRS]来选择复位源。TIM1__BCNTR 上溢不会使 TIM1__BCNTR 重新计数。 手动模式下 (MAME=1): 只能通过 TIM1__BCNTR 上溢使 TIM1__BCNTR 重新计数。						

15.4.12 TIM1_BCCR (0x4084, 0x4085)

表 15-13 TIM1_BCCR(0x4084,0x4085)

TIM1_BCCR(0x4084,0x4085)								
TIM1_BCCRH (0x4084)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCCRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_BCCRL (0x4085)								
位	7	6	5	4	3	2	1	0
名称	TIM1_BCCRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM1_BCCR	捕获基本定时器计数值 硬件自动模式 (MAME=0)：当基本定时器因为位置检测事件或者换相事件复位时，将复位前的计数值存至 BCCR 寄存器。 手动模式 (MAME=1)：当基本定时器因为上溢事件复位时，将复位前的计数值存至 BCCR 寄存器。						

15.4.13 TIM1_BARR (0x4086, 0x4087)

表 15-14 TIM1_BARR(0x4086,0x4087)

TIM1_BARR(0x4086,0x4087)								
TIM1_RARRH (0x4088)								
位	7	6	5	4	3	2	1	0
名称	TIM1_RARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_RARRL (0x4089)								
位	7	6	5	4	3	2	1	0
名称	TIM1_RARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM1_RARR	重载定时器的自动重载值 当重载定时器的计数值等于 RARR 寄存器的值，即发生上溢中断，同时计数器清零。 自动模式 (MAME=0)：换相事件产生时将续流屏蔽角度对应的数 (TIM1_CR1[BSEL]) 更新到 RARR；位置检测事件产生时将换相角度对应的数(TIM1_CR2[CSEL])更新到 RARR。 手动模式 (MAME=1)：RARR 不会自动更新						

15.4.14 TIM1_RARR (0x4088, 0x4089)

表 15-15 TIM1_RARR(0x4088,0x4089)

TIM1_RARR(0x4088,0x4089)								
TIM1_RARRH (0x4088)								
位	7	6	5	4	3	2	1	0
名称	TIM1_RARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_RARRL (0x4089)								
位	7	6	5	4	3	2	1	0
名称	TIM1_RARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM1_RARR	重载定时器的自动重载值 当重载定时器的计数值等于 RARR 寄存器的值，即发生上溢中断，同时计数器清零。 自动模式 (MAME=0)：换相事件产生时将续流屏蔽角度对应的数 (TIM1_CR1[BSEL]) 更新到 RARR；位置检测事件产生时将换相角度对应的数 (TIM1_CR2[CSEL]) 更新到 RARR。 手动模式 (MAME=1)：RARR 不会自动更新						

15.4.15 TIM1_RCNTR (0x408A, 0x408B)

表 15-16 TIM1_RCNTR(0x408A,0x408B)

TIM1_RCNTR(0x408A,0x408B)								
TIM1_RCNTRH (0x408A)								
位	7	6	5	4	3	2	1	0
名称	TIM1_RCNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_RCNTRL (0x408B)								
位	7	6	5	4	3	2	1	0
名称	TIM1_RCNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM1_RCNTR	重载定时器的计数值，用于续流屏蔽时间和 zcp 到换相时间的计数 手动模式下，RCNTR 只通过上溢事件清零						

15.4.16 TIM1_UCOP (0x408C, 0x408D)

表 15-17 TIM1_UCOP(0x408C,0x408D)

TIM1_UCOP(0x408C,0x408D)								
--------------------------	--	--	--	--	--	--	--	--

TIM1_UCOPH (0x408C)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UCOPH							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_UCOPL (0x408D)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UCOPL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM1_UCOP	导通相电压的 ADC 采样值（次高位对齐）						

15.4.17 TIM1_UFLP (0x408E, 0x408F)

表 15-18 TIM1_UFLP(0x408E,0x408F)

TIM1_UFLP(0x408E,0x408F)								
TIM1_UFLPH (0x408E)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UFLPH							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_UFLPL (0x408F)								
位	7	6	5	4	3	2	1	0
名称	TIM1_UFLPL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM1_UFLP	悬空相电压的 ADC 采样值（次高位对齐）						

15.4.18 TIM1_URES (0x4090, 0x4091)

表 15-19 TIM1_URES(0x4090,0x4091)

TIM1_URES(0x4090,0x4091)								
TIM1_URESH (0x4090)								
位	7	6	5	4	3	2	1	0
名称	TIM1_URESH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_URESL (0x4091)								
位	7	6	5	4	3	2	1	0
名称	TIM1_URESL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM1_URES	电压计算结果（Q15 格式），见 ADC 产生换相信号说明						

15.4.19 TIM1_KRMAX(0x4092)

表 15-20 TIM1_KRMAX(0x4092)

TIM1_KRMAX(0x4092)								
位	7	6	5	4	3	2	1	0

名称	TIM1_KRMAX							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	TIM1_KRMAX	上升沿系数最大值 (Q8 格式) 范围 (0,255)						

15.4.20 TIM1_KFMIN(0x4093)

表 15-21 TIM1_KFMIN(0x4093)

TIM1_KFMIN(0x4093)								
位	7	6	5	4	3	2	1	0
名称	TIM1_KFMIN							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	TIM1_KFMIN	下降沿系数最小值 (Q8 格式) 范围 (0,255)						

15.4.21 TIM1_KF (0x4094, 0x4095)

表 15-22 TIM1_KF(0x4094,0x4095)

TIM1_KF (0x4094, 0x4095)								
TIM1_KFH (0x4094)								
位	7	6	5	4	3	2	1	0
名称	TIM1_KFH							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM1_KFL (0x4095)								
位	7	6	5	4	3	2	1	0
名称	TIM1_KFL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM1_KF	下降沿的系数 (Q15 格式) 范围 (0,32767)						

15.4.22 TIM1_KR (0x4096, 0x4097)

表 15-23 TIM1_KR(0x4096, 0x4097)

TIM1_KR(0x4096, 0x4097)								
TIM1_KRH (0x4096)								
位	7	6	5	4	3	2	1	0
名称	TIM1_KRH							
类型	R/W							
复位值	0	0	0	0	0	0	0	0
TIM1_KRL (0x4097)								
位	7	6	5	4	3	2	1	0
名称	TIM1_KRL							
类型	R/W							
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_KR	上升沿的系数

15.4.23 TIM1_ITRIP (0x4098, 0x4099)

表 15-24 TIM1_ITRIP(0x4098,0x4099)

TIM1_ITRIP(0x4098,0x4099)								
TIM1_ITRIPH (0x4098)								
位	7	6	5	4	3	2	1	0
名称	TIM1_ITRIP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
TIM1_ITRIPL (0x4099)								
位	7	6	5	4	3	2	1	0
名称	TIM1_ITRIP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM1_ITRIP	滤波过后的母线电流 当 DRV_CNRT=0 时，硬件模块对母线电流采样，滤波后供软件使用。默认 ADC 通道 4。 取值范围 (0,32767)						

16 TIM2

16.1 TIM2 操作说明

TIM2 共有五种工作种模式：

1. 输出模式：产生 PWM 输出波形
2. 输入 timer 模式：检测输入 PWM 的高低电平持续时间，可用于算出 PWM 占空比
3. 输入 counter 模式：检测输入规定的 PWM 个数所需的时间
4. QEP&RSD 模式：正交编码器&顺逆风检测模式
5. 步进模式：检测步进电机的方向、位置、速度

TIM2 主要包括：

1. 3-bit 可编程分频器对基本计数器的源时钟进行分频
2. 16 位向上计数的基本计数器，计数时钟源为分频器的输出
3. 16 位向上向下计数的专用计数器，用于输入 counter 模式，QEP&RSD 模式和步进模式，计数时钟源为外部输入信号的有效沿
4. 输入滤波模块
5. 边沿检测模块
6. 输出模块产生 PWM
7. 中断事件产生

16.1.1 分频器控制

分频器用于产生基本计数器源时钟。分频器有一个由 3 位寄存器 PSC 控制的 8 位计数器，可选择 8 种分频系数，时钟源为系统时钟。由于分频系数控制寄存器没有缓冲器，一旦更新，会立刻改变源时钟的频率，所以应该在基本定时器不工作时更新分频系数。

计数器的频率可以由下式计算：

$$f_{CK_CNT} = f_{CK_PSC} / T2PSC \quad (f_{CK_PSC} \text{ 为系统时钟})$$

假设系统时钟为 24MHz(41.67ns)

表 16-1 寄存器 T2PSC 不同的值对应不同的时钟频率

T2PSC	分频系数	CLK(Hz)
000	1	24M
001	2	12M
010	4	6M
011	8	3M
100	16	1.5M
101	32	750K
110	64	375K
111	128	187.5K

16.1.2 计数器 TIM2_CNTR 的读写和计数

TIM2_CNTR 计数仅在 T2CEN=1 时进行。软件对 TIM2_CNTR 的写操作是直接改变寄存器的值，因此软件需在计数不使能时执行写操作。软件读 TIM2_CNTR 时，先读高字节，硬件会同步将此刻低字节缓存，待软件读低字节时读取到的是缓存的数据。

16.1.3 输出模式

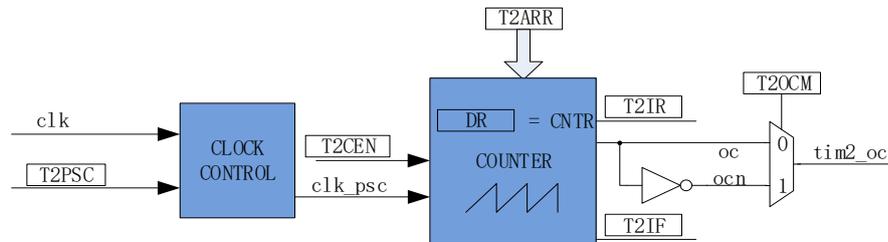


图 16-1 输出模式原理框图

输出模式根据 TIM2_CR0[T2_OCM] 设置，以及计数器 TIM2_CNTR 和寄存器 TIM2_DR，TIM2_ARR 设定值的比较结果产生输出信号，同时产生相应中断。

16.1.3.1 TIM2_ARR/TIM2_DR 的读写

在输出模式下，TIM2_ARR/TIM2_DR 包含预装载寄存器和影子寄存器。软件写 TIM2_ARR/TIM2_DR 寄存器时，数据保存在预装载寄存器中，在上溢事件 T2IF 或者计数器停止工作（T2CEN=0）时，设定值被传递到影子寄存器中。

TIM2_ARR/TIM2_DR 是一个 16 位寄存器，软件需先写入高字节，再写入低字节，由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会被传递至影子寄存器中。

16.1.3.2 高/低电平持续输出

配置 TIM2_CR0[T2_OCM] = 0 时，如果 TIM2_DR > TIM2_ARR，输出比较信号 TIM2_OC 始终为低电平；配置 TIM2_CR0[T2_OCM] = 1 时，如果 TIM2_DR > TIM2_ARR，输出比较信号 TIM2_OC 始终为高电平。

16.1.3.3 PWM 输出

PWM 输出时，由 TIM2_ARR 决定 PWM 周期，TIM2_DR 决定占空比，占空比 = $TIM2_DR / TIM2_ARR \times 100\%$ 。配置 TIM2_CR0[T2_OCM] = 0 时，当计数器 TIM2_CNTR ≤ TIM2_DR 时输出低电平，反之输出高电平，当计数器。配置 TIM2_CR0[T2_OCM]=1 时，当计数器 TIM2_CNTR ≤ TIM2_DR 时输出高电平，反之输出低电平。当计数到 TIM2_ARR 时，输出信号反转。

16.1.3.4 中断事件

- a) 当 TIM2_CNTR = TIM2_DR 时，产生比较匹配事件，中断标志位 TIM2_CR1[T2IR] 置一，

计数器继续计数。

b) 当 $TIM2_CNTR = TIM2_ARR$ 时，产生上溢事件，中断标志位 $TIM2_CR1[T2IF]$ 置一，计数器清零，并开始重新计数。

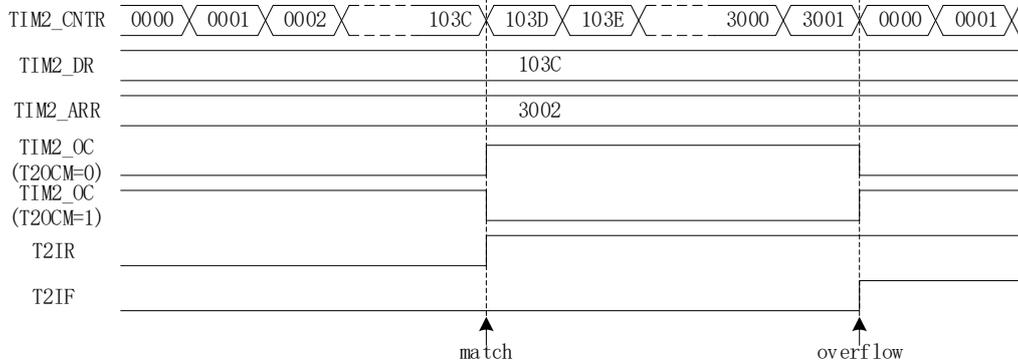


图 16-2 输出模式输出波形

16.1.4 输入信号滤波和边沿检测

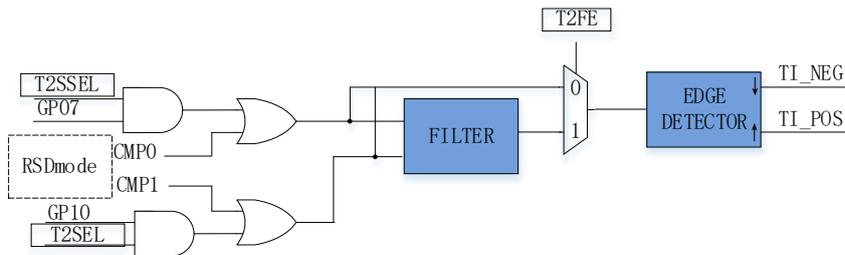


图 16-3 输入信号滤波和边沿检测框图

$TIM2$ 的输入信号 TI 来自 $P0.7$ 或者 $P1.0$ 端口，由 $PH_SEL[T2SEL]$ 和 $[T2SSEL]$ 设定是否作为 $TIM2$ 的输入端口。输入时可选择是否对输入信号进行噪声滤波，边沿检测模块检测输入的上升沿和下降沿供下一模块使用。

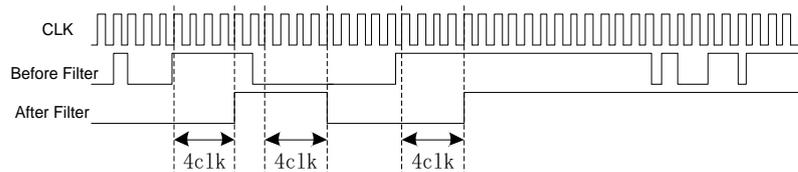


图 16-4 滤波模块时序图

配置 $TIM2_CR1[T2_FE] = 1$ ，使能滤波功能，滤波电路固定滤除脉宽为 4 时钟周期一下的输入噪声。滤波后的信号会比滤波前的信号大概延迟 4~5 时钟周期。

由 $TIM2_CR0[T2CES]$ 选择计数的有效沿。

16.1.5 输入 timer 模式

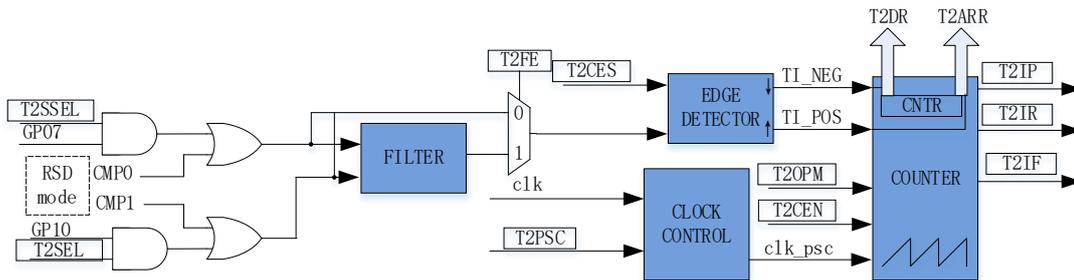


图 16-5 输入 timer 模式原理框图

输入 timer 模式检测 PWM 信号的占空比和周期。TIM_CR0[T2CES]=0 时，选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽）；TIM_CR0[T2CES]=1 时，选择相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽（低电平脉宽），当所定边沿到来时，计数值 TIM2_CNTR 被分别存入存在 TIM2_DR 和 TIM2_ARR，用以计算 PWM 波形的周期和占空比。输入信号可选择是否滤波。

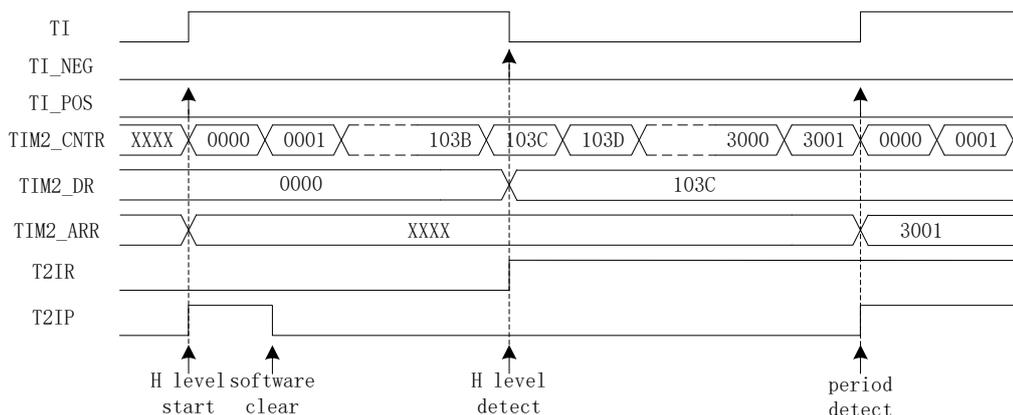


图 16-6 输入 timer 模式 (T2CES=0) 时序图

以 T2CES=0 为例，配置 TIM2_CR1[T2CEN] = 1，使能计数器，计数器向上计数，当 timer 检测到输入的第一个上升沿时（下降沿无效），TIM2_CNTR 清零并重新计数；当检测到输入的下降沿时，即输入的高电平检测完毕，此时将 TIM2_CNTR 的值存进 TIM2_DR，同时中断标志位 TIM2_CR1[T2IR]置一，TIM2_CNTR 接着向上计数；当检测到输入的第二个上升沿时，将 TIM2_CNTR 的值存进 TIM2_ARR，同时中断标志位 TIM2_CR1[T2IP]置一，TIM2_CNTR 清零，并重新开始计数。

如果在 timer 尚未检测到输入的第二个上升沿，计数值 TIM2_CNTR 就达到 0xFFFF 时，发生上溢事件，中断标记 TIM2_CR1[T2IF]置一，TIM2_CNTR 清零并重新开始计数。

16.1.6 输入 counter 模式

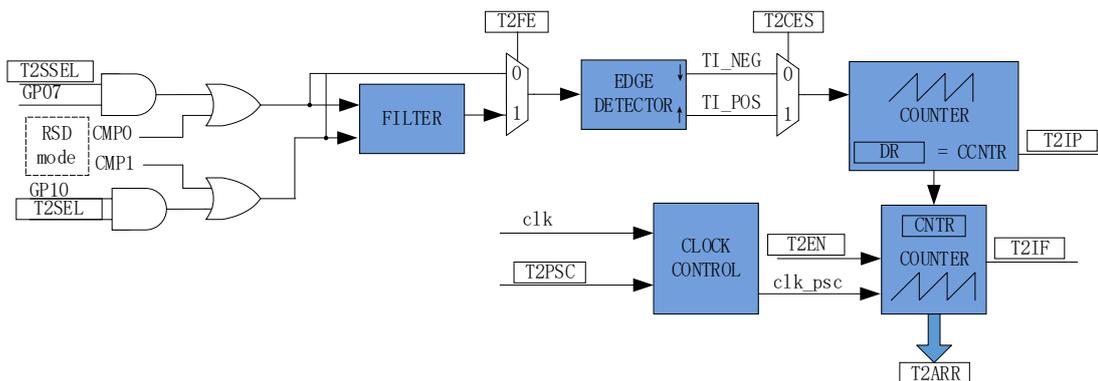


图 16-7 输入 counter 模式原理框图

在输入 counter 模式下，TIM2_DR 包含预装载寄存器和影子寄存器。软件写 TIM2_DR 寄存器时，数据保存在预装载寄存器中，在匹配事件 T2IP、上溢事件 T2IF 或者计数器不在工作（T2CEN=0）时传递到影子寄存器中。TIM2_DR 是一个 16 位寄存器，软件需先写入高字节，再写入低字节，由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会更新至影子寄存器中。

输入 counter 模式用于检测输入设定的 PWM 个数所需的时长。当专用计数器 CCNTR 计数到的输入 PWM 的个数，达到 TIM2_DR 设定的数量时，基本计数器的计数值 TIM2_CNTR 被存入存进 TIM2_ARR。输入信号可选择是否滤波。配置 TIM2_CR0[T2CES]=1，输入 PWM 信号的上升沿作为专用计数器的计数有效沿，反之输入信号的下降沿作为有效沿。

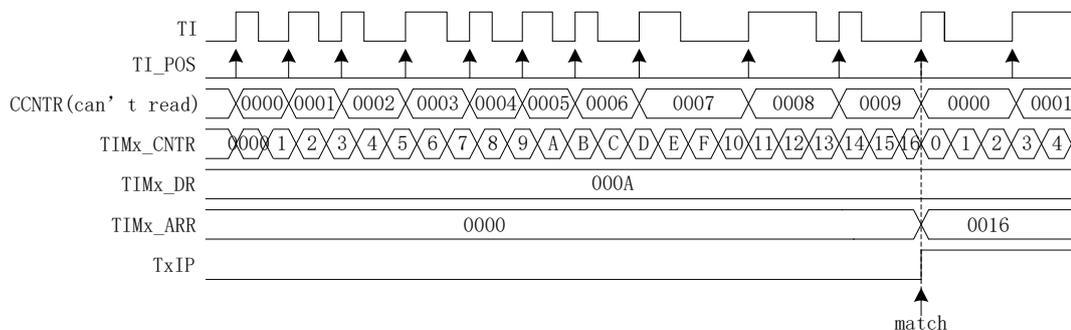


图 16-8 输入 counter 模式时序图

配置 TIM2_CR1[T2CEN]= 1，使能计数器，计数器向上计数，当检测到输入信号的第一个有效沿时，TIM2_CNTR 清零并重新开始计数。每当输入信号的有效沿到来，专用计数器 CCNTR 的计数值加一，当计数值达到 TIM2_DR 设定的目标值后，基本计数器的计数值 TIM2_CNTR 被存进 TIM2_ARR，同时中断标记 TIM2_CR1[T2IP]置一，TIM2_CNTR 和 CCNTR 清零，并开始重新计数。

当输入的 PWM 个数尚未达到目标值，而基本计数值 TIM2_CNTR 已经达到 0xFFFF 时，发生上溢事件，中断标记 TIM2_CR1[T2IF]置一，TIM2_CNTR 清零，CCNTR 不清零，TIM2_CNTR 从零开始计数，CCNTR 接着之前数值继续计数。

16.1.7 QEP&RSD 模式

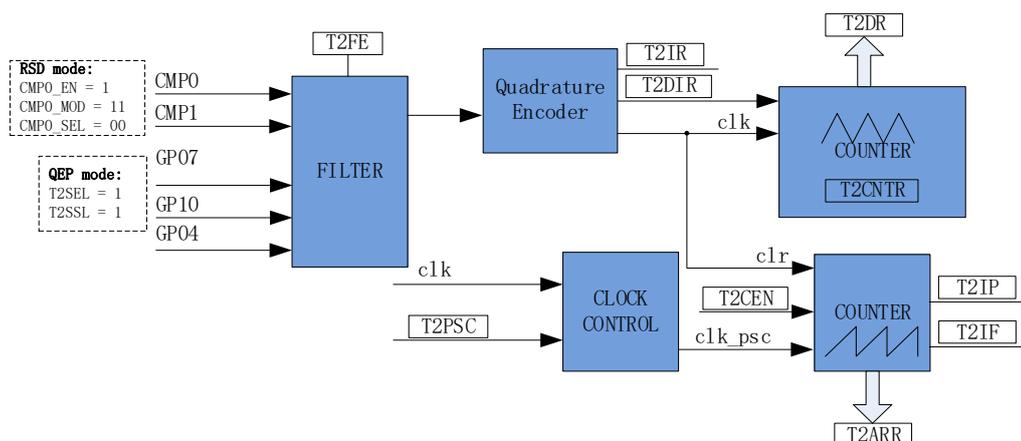


图 16-9 QEP&RSD 模式原理框图

QEP&RSD 模式通过检测 2 个通道的正交输入信号，得到电机的相对位置、方向和速度信息。P0.7 和 P1.0（QEP 模式）或 CMP0 和 CMP1（RSD 模式）作为输入信号源，经过滤波模块后送进正交解码模块，得到有效的计数沿和方向 TIM2_CR1[T2DIR]。P0.4 输入零点信号，如果检测到零点信号的上升沿或下降沿，会产生 TIM2_CR1[T2IR]中断标记。

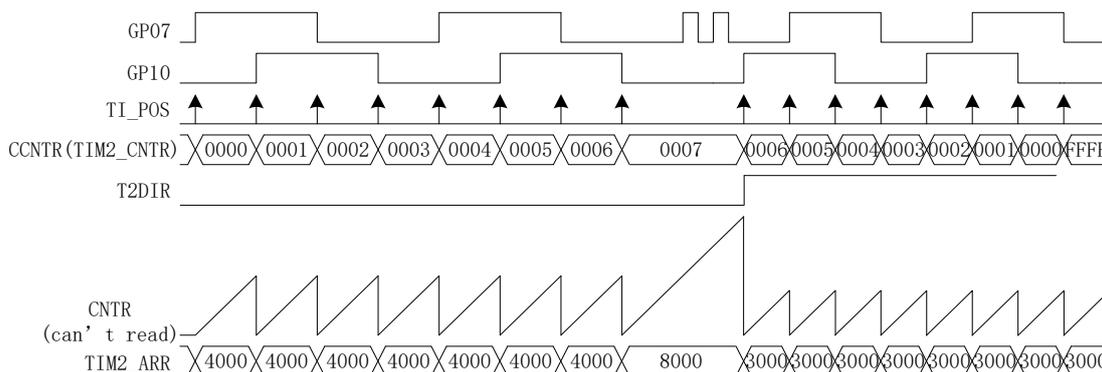


图 16-10 QEP&RSD 模式时序图

专用计数器是一个向上向下计数器，信号源为正交解码模块输出的有效计数沿。TIM2_CR1[T2DIR]=0，方向为正，向上计数，当有效沿来临，计数器加一；TIM2_CR1[T2DIR]=1，方向为反，向下计数，当有效沿来临，计数器减一。专用计数器计数至 TIM2_DR，专用计数器清零，并继续计数；计数至 0，专用计数器载入 TIM2_DR，并继续计数。读寄存器 TIM2_CNTR 的值得到专用计数器的值。当 T2CEN=1 时，写入 TIM2_CNTR 的值会被写入专用计数器，当 T2CEN=0 时，写入无效。

基本计数器是一个向上计数器，计数时钟可分频，用于记录两个有效计数沿的时间。当有效计数沿来临，基本计数器当前的计数值存进 TIM2_ARR，同时基本计数器清零，T2IP 中断标志位置一。当基本计数器计数到 0xFFFF，计数溢出，产生 T2IF 中断标记。

16.1.7.1 RSD 的比较器采样

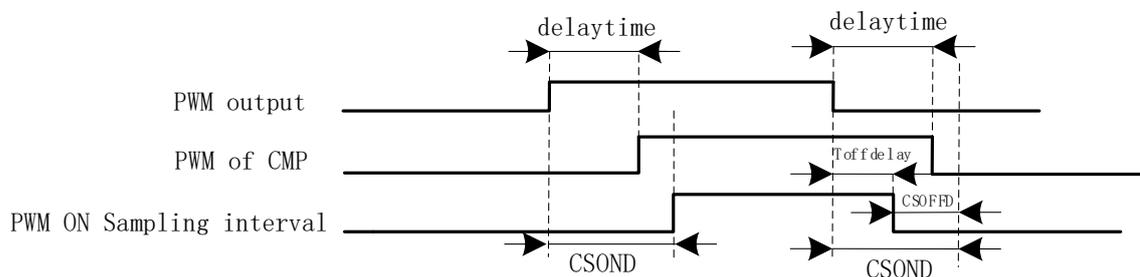


图 16-11 PWM ON 采样模式

RSD 采样时，为确保采样区间被比较器输出波形包络，需要设置采样开始延迟时间和采样结束提前时间。详细请参考 29.1.5 章节

16.1.8 步进模式

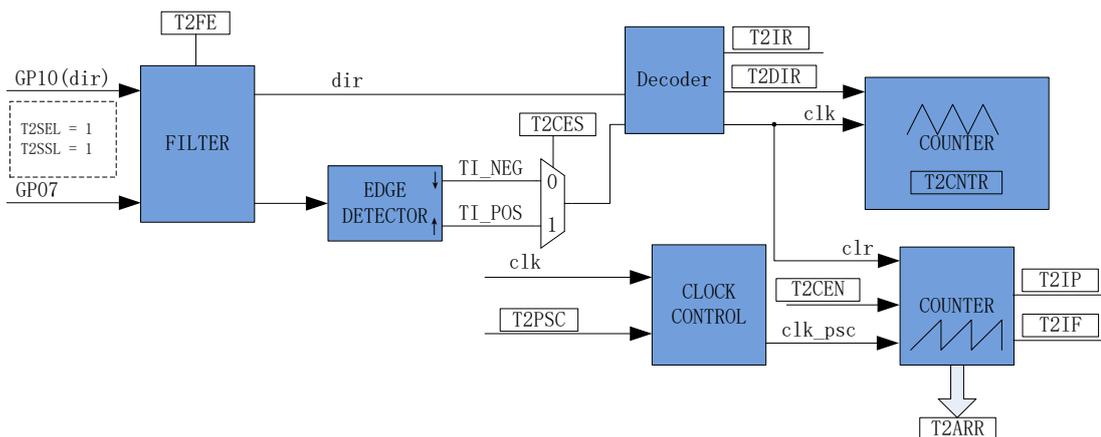


图 16-12 步进模式原理框图

步进模式通过检测 2 个通道的输入，得到步进电机的相对位置、方向和速度信息。

步进模式有两种输入模式（通过 PI_CR[T2TSS]选择）：

一种是方向+脉冲输入模式，P1.0 信号作为方向输入，P0.7 信号作为脉冲输入。如果 P1.0 输入低电平，对 P0.7 输入的脉冲向上计数，如果 P1.0 输入高电平，对 P0.7 输入的脉冲向下计数。

一种是正反向脉冲输入模式，对 P1.0 输入反向脉冲，P0.7 输入正向脉冲。对 P1.0 输入的脉冲向下计数，对 P0.7 输入的脉冲向上计数。

根据 TIM2_CR0[T2CES]选择上升沿或者下降沿作为有效沿。输入信号经过滤波模块后送进解码模块，得到有效的计数沿。

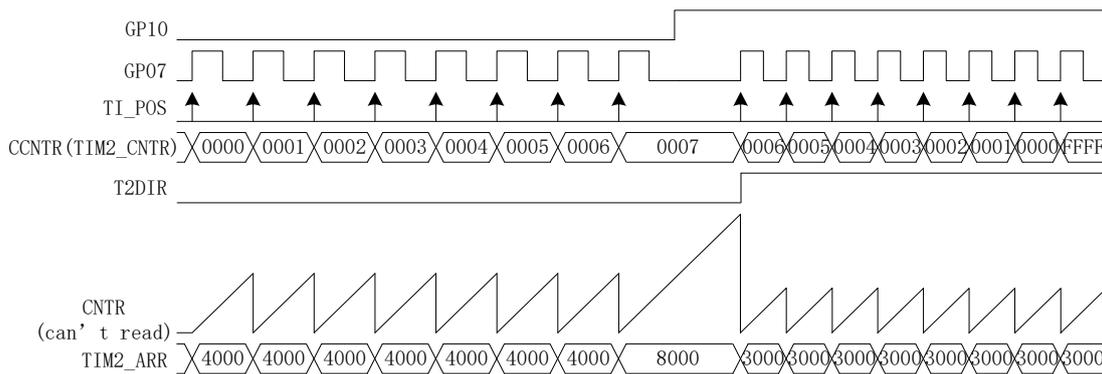


图 16-13 步进模式方向+脉冲计数输入模式时序图（选择上升沿作为有效沿）

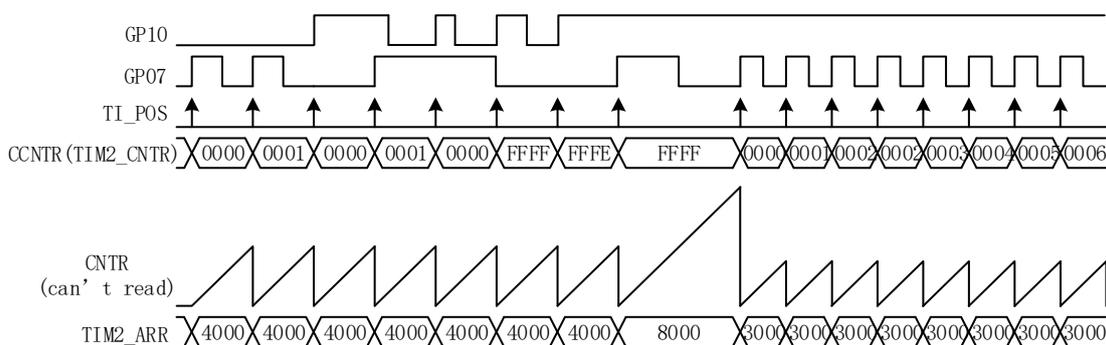


图 16-14 步进模式正反向脉冲输入模式时序图（选择上升沿作为有效沿）

专用计数器 **CCNTR** 是一个向上向下计数器，信号源为编码模块输出的有效计数沿。在方向+脉冲输入模式下，如果 **P1.0=0**，当 **P0.7** 有效沿来临时，专用计数器向上计数，计数器加一；如果 **P1.0=1**，当 **P0.7** 有效沿来临时，专用计数器向下计数，计数器减一。在正反向脉冲输入模式下，当 **P0.7** 有效沿来临时，专用计数器向上计数，计数器加一；当 **P1.0** 有效沿来临时，专用计数器向下计数，计数器减一。专用计数器从 **0** 加到 **65535** 后自动清 **0**，从 **65535** 减到 **0** 后自动设为 **65535**。读寄存器 **TIM2_CNTR** 的值得到专用计数器的值。

基本计数器是一个向上计数器，以分频器输出为源时钟，用于记录两个有效计数沿之间的时间。当有效计数沿来临，基本计数器当前的计数值被存进 **TIM2_ARR**，基本计数器清零并开始重新计数，同时 **T2IP** 中断标志位被置一。当基本计数器计数到 **0xFFFF**，计数溢出，**T2IF** 中断标志位被置一。

16.2 TIM2 寄存器

16.2.1 TIM2_CR0(0xA1)

表 16-2 TIM2_CR0 (0xA1)

位	7	6	5	4	3	2	1	0
名称	T2PSC			T2OCM	T2IRE	T2CES	T2MOD	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	T2PSC	计数器源时钟分频系数选择 用于对系统时钟进行 N 分频作为基本计数器的源时钟。 000: 0 (24MHz) 001: 2 (12MHz) 010: 4 (6MHz) 011: 8 (3MHz) 100: 16 (1.5MHz) 101: 32 (750kHz) 110: 64 (375kHz) 111: 128 (187.5kHz)						
[4]	T2OCM	输出模式: 输出模式选择 0: TIM2_CNTR < TIM2_DR, 输出 0; TIM2_CNTR ≥ TIM2_DR, 输出 1 1: TIM2_CNTR < TIM2_DR, 输出 1; TIM2_CNTR ≥ TIM2_DR, 输出 0 输入 counter 模式: TIM2_CNTR 计数溢出时, TIM2_DR 指示输入电平 0: 若溢出时输入是低电平, TIM2_DR 硬件设为 0; 若溢出时输入是高电平, TIM2_DR 硬件设为 0xFFFF 1: 若溢出时输入是高电平, TIM2_DR 硬件设为 0; 若溢出时输入是低电平, TIM2_DR 硬件设为 0xFFFF 输入 timer 模式: 无意义 QEP&RSD 模式或步进模式: QEP&RSD 模式和步进模式选择 0: QEP&RSD 模式 1: 步进模式						
[3]	T2IRE	输出模式: 比较匹配中断使能 输入 timer 模式: 脉宽检测中断使能 输入 counter 模式: 无意义 QEP&RSD 模式: 零点检测中断使能 步进模式: 无意义 0: 禁止事件中断; 1: 使能事件中断						
[2]	T2CES	输出模式: 无意义 输入 timer 模式: 计数沿选择 0: 相邻两个上升沿为 1 个周期, 上升沿到下降沿为脉宽 (高电平脉宽) 1: 相邻两个下降沿为 1 个周期, 下降沿到上升沿为脉宽 (低电平脉宽) 输入 counter 模式: 计数有效沿选择 0: 下降沿计数 1: 上升沿计数 QEP&RSD 模式: 外部中断 INT1 (零点) 清零脉冲计数器使能 0: 不使能 1: 使能 步进模式: 计数有效沿选择 0: 下降沿计数 1: 上升沿计数						
[1:0]	T2MOD	模式选择 00: 输入 timer 模式 01: 输出模式 (注: 在设为输出模式之前要先设定好 TIM2_DR 和 TIM2_ARR) 10: 输入 counter 模式 11: QEP&RSD 模式或步进模式						

16.2.2 TIM2_CR1(0xA9)

表 16-3 TIM2_CR1 (0xA9)

位	7	6	5	4	3	2	1	0
名称	T2IR	T2IP	T2IF	T2IPE	T2IFE	T2FE	T2DIR	T2CEN
类型	R/W0	R/W0	R/W0	R/W	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	T2IR	输出模式：比较匹配标志位 当计数器值 TIM2_CNTR 与比较值 TIM2_DR 匹配时置 1。硬件置 1，软件清 0。 输入 timer 模式：脉宽检测标志位 timer 检测到输入脉宽（根据 T2CES 选择即上升沿到下降沿或者下降沿到上升沿）时置 1。硬件置 1，软件清 0。 输入 counter 模式：无意义 QEP&RSD 模式：检测到零点标志位 步进模式：保留 0：无事件发生； 1：事件发生。						
[6]	T2IP	输出模式：无意义 输入 timer 模式：PWM 周期检测标志位 timer 检测到输入一个 PWM 周期（根据 T2CES 选择即上升沿到上升沿或者下降沿到下降沿）时置 1。硬件置 1，软件清 0。 输入 counter 模式：输入 PWM 计数匹配标志位 当输入 PWM 的个数达到 TIM2_DR 的值时置 1。硬件置 1，软件清 0。 QEP&RSD 模式：输入有效边沿检测标志位 当检测到输入信号的有效沿时置 1。硬件置 1，软件清 0。 步进模式：输入有效边沿检测标志位 当检测到输入信号的有效沿时置 1。硬件置 1，软件清 0。 0：无事件发生； 1：事件发生。						
[5]	T2IF	输出模式：计数器上溢标志位 当计数器值 TIM2_CNTR 与比较值 TIM2_ARR 匹配时置 1，TIM2_CNTR 清零。硬件置 1，软件清 0。 输入 timer 模式：计数器上溢标志位 Timer 尚未检测到输入一个 PWM 周期（根据 T2CES 选择即上升沿到上升沿或者下降沿到下降沿），而计数器的值 TIM2_CNTR 累加到 0xFFFF 时置 1，TIM2_CNTR 清零。硬件置 1，软件清 0。 输入 counter 模式：基本计数器上溢标志位 当输入 PWM 的个数尚未达到 TIM2_DR 的值，而基本计数器的值 TIM2_CNTR 累加到 0xFFFF 时置 1，TIM2_CNTR 清零。硬件置 1，软件清 0。 QEP&RSD 模式：基本计数器上溢标志位 当基本计数器累加到 0xFFFF 时置 1，基本计数器清零。硬件置 1，软件清 0。 步进模式：基本计数器上溢标志位 基本计数器累加到 0xFFFF 时置 1，基本计数器清零。硬件置 1，软件清 0。 0：无事件发生； 1：事件发生。						
[4]	T2IPE	输出模式：无意义 输入 timer 模式：PWM 周期检测中断使能 输入 counter 模式：输入 PWM 计数匹配中断使能 QEP&RSD 模式：输入有效边沿检测中断使能 步进模式：输入有效边沿检测中断使能 0：禁止事件中断； 1：使能事件中断						
[3]	T2IFE	输出模式：计数器上溢中断使能						

字段	名称	描述
[15:0]	TIM2_DR	输出模式：比较匹配值（软件写） 输入 timer 模式：检测到输入脉宽（根据 T2CES 选择即上升沿到下降沿或者下降沿到上升沿）的计数值（硬件写） 输入 counter 模式：计数 PWM 的个数（软件写） QEP&RSD 模式：专用计数器的计数上限值 步进模式：无意义

16.2.5 TIM2_ARR(0xAE,0xAF)

表 16-6 TIM2_ARRH (0xAF) TIM2_ARRL (0xAE)

TIM2_ARRH(0xAF)								
位	7	6	5	4	3	2	1	0
名称	TIM2_ARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_ARRL(0xAE)								
位	7	6	5	4	3	2	1	0
名称	TIM2_ARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM2_ARR	输出模式：PWM 波形周期（软件写） 输入 timer 模式：检测到一个 PWM 周期（根据 T2CES 选择即上升沿到上升沿或者下降沿到下降沿）的计数值（硬件写） 输入 counter 模式：输入 PWM 计数匹配时基本计数器的计数值（硬件写） QEP&RSD 模式：检测到输入边沿为有效边沿时基本计数器的计数值（硬件写） 步进模式：检测到输入边沿为有效边沿时基本计数器的计数值（硬件写）						

17 TIM3/TIM4

17.1 TIM3/TIM4 操作说明

TIM3/TIM4 支持输出和输入 timer 两种模式：

1. 输出模式：产生输出波形（PWM, 单次模式）
2. 输入 timer 模式：检测输入 PWM 的高低电平持续时间，可用于算出 PWM 占空比

TIM3/TIM4 主要特性包括：

1. 3-bit 可编程分频器对系统时钟进行分频，作为基本计数器的源时钟（TIM3 作为输入捕获时还可以倍频至 48MHz）
2. 16 位向上计数的基本计数器，计数时钟源为分频器的输出
3. 输入信号滤波
4. 输入信号边沿检测
5. 输出 PWM 信号，单次比较输出
6. 中断事件产生

17.1.1 分频器控制

分频器用于对系统时钟进行分频，产生基本计数器的时钟源。分频器有一个由 3 位寄存器 PSC 控制的 8 位计数器，可选择 8 种分频系数。由于 PSC 没有缓冲器，分频系数的改变会立刻引起源时钟频率的改变，所以应该在基本计数器不工作时更新分频系数。

计数器的频率可以由下式计算：

$$f_{CK_CNT} = f_{CK_PSC} / TxPSC \quad (f_{CK_PSC} \text{ 为系统时钟频率})$$

假设系统时钟为 24MHz(41.67ns)

表 17-1 寄存器 TxPSC 不同的值对应不同的时钟频率

TxPSC	分频系数	CLK(Hz)
000	1	24M
001	2	12M
010	4	6M
011	8	3M
100	16	1.5M
101	32	750K
110	64	375K
111	128	187.5K

17.1.2 TIMx_CNTR 的读写和计数

TIMx_CNTR 计数仅在 TxCEN=1 时动作。软件对 TIMx_CNTR 的写操作是直接改变寄存器的值，因此软件需在计数器停止时执行写操作。软件读 TIMx_CNTR 时，先读高字节，硬件不会将此时刻低字节缓存，因此软件需在计数器停止时执行读操作。

17.1.3 输出模式

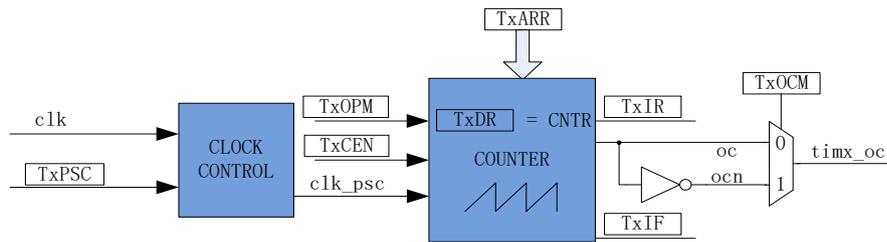


图 17-1 输出模式原理框图

输出模式根据 $TIMx_CR0[Tx_OCM]$ 的设定，以及 $TIMx_CNTR$ 的计数值与 $TIMx_DR$ ， $TIMx_ARR$ 设定值的比较结果输出 PWM 信号，同时产生相应中断。

17.1.3.1 高/低电平输出模式

配置 $TIMx_CR0[Tx_OCM]=0$ 时，如果设定 $TIMx_DR > TIMx_ARR$ ，则输出比较信号 $TIMx_OC$ 始终为低电平；配置 $TIMx_CR0[Tx_OCM]=1$ 时，如果设定 $TIMx_DR > TIMx_ARR$ ，则输出比较信号 $TIMx_OC$ 始终为高电平。

需要注意的是，只要配置 $TIMx_DR > TIMx_ARR$ 就能达到长期输出高/低电平的效果。

17.1.3.2 PWM 模式

PWM 输出模式中， $TIMx_ARR$ 的设定值决定 PWM 周期， $TIMx_DR$ 的设定值决定占空比， $占空比 = TIMx_DR / TIMx_ARR \times 100\%$ 。配置 $TIMx_CR0[Tx_OCM]=0$ 时，如果计数器值 $TIMx_CNTR < TIMx_DR$ 设定值，则输出低电平，反之输出高电平。配置 $TIMx_CR0[Tx_OCM]=1$ 时，如果计数器值 $TIMx_CNTR < TIMx_DR$ 设定值，则输出高电平，反之输出低电平。如果计数器值 $TIMx_CNTR$ 大于 $TIMx_ARR$ ，则输出信号反转。

17.1.3.3 中断事件

a) 当 $TIMx_CNTR = TIMx_DR$ ，产生比较匹配事件，中断标记 $TIMx_CR1[TxIR]$ 置一，计数器接着计数。

b) 当 $TIMx_CNTR = TIMx_ARR$ ，产生上溢事件，中断标记 $TIMx_CR1[TxIF]$ 置一，计数器清零， $TIMx_CR0[TxOPM]$ 决定是否重新计数， $TxOPM=1$ ，停止计数， $TxOPM=0$ ，重新开始计数。

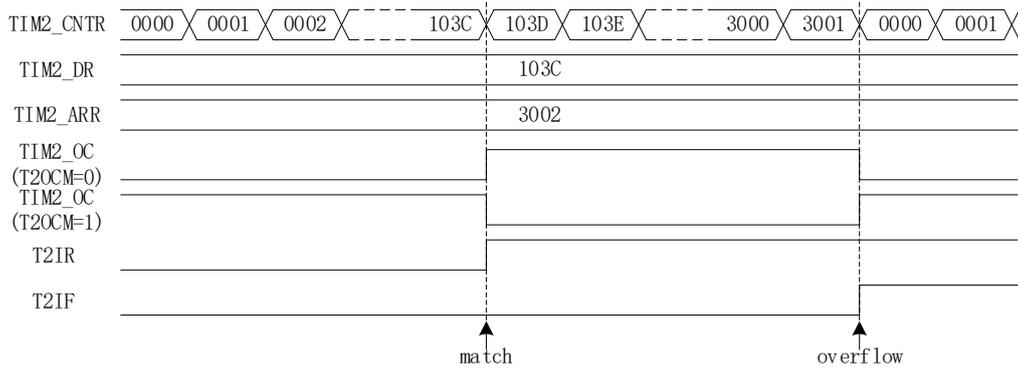


图 17-2 输出模式输出波形

17.1.4 输入信号滤波和边沿检测

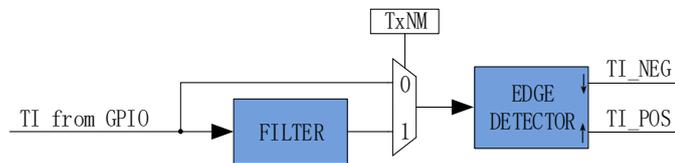


图 17-3 输入信号滤波和边沿检测框图

TIM3/TIM4 的输入信号由端口输入，其中配置 PH_SEL[T3CT]选择 P0.1、P1.1、P4.7 作为 TIM3 输入端口、配置 PH_SEL[T4CT]选择 P0.0、P0.1、P1.2 作为 TIM4 输入端口。滤波模块对输入信号滤波后，边沿检测模块检测输入信号的上升沿和下降沿供下一模块使用。

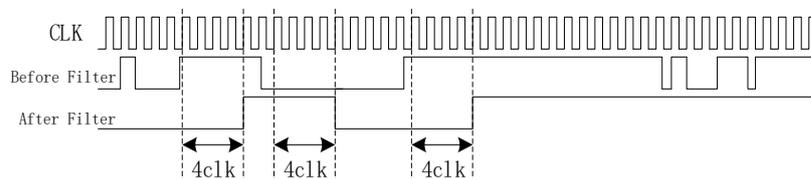


图 17-4 滤波模块时序图

TIMx_CR1[TINM]可以选择不滤波，或者 4/8/16 个系统时钟周期对输入信号滤波。滤波后的信号比滤波前的信号大概延迟 4/8/16 个时钟周期

17.1.5 输入 timer 模式

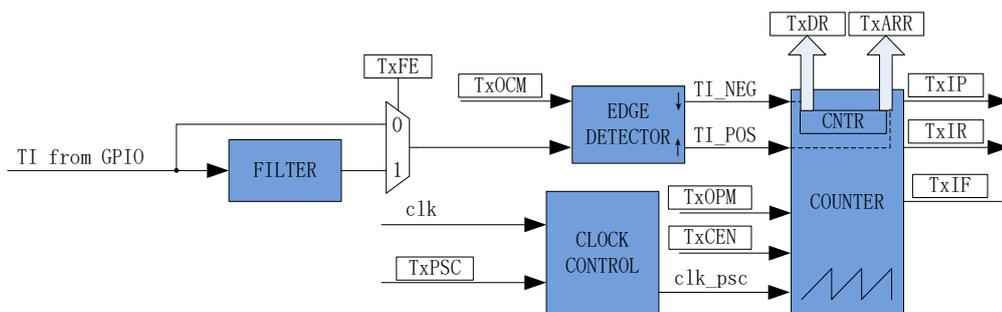


图 17-5 输入 timer 模式原理框图

输入 timer 模式可以检测输入 PWM 信号的脉宽和周期，输入端口可通过配置 PH_SEL[T3CT] 选择 P0.1、P1.1、P4.7 作为 TIM3 输入、配置 PH_SEL[T4CT]选择 P0.0、P0.1、P1.2 作为 TIM4 输入。TxOCM = 0 时，选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽）。TxOCM = 1 时，选择相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽（低电平脉宽）。计数器 TIMx_CNTR 计数到的脉宽和周期值被分别存入 TIMx_DR 和 TIMx_ARR 寄存器。

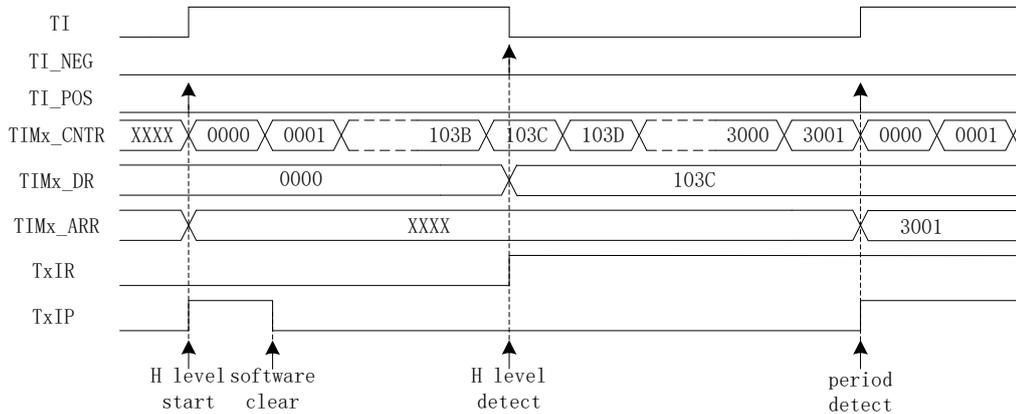


图 17-6 输入 timer 模式(TxOCM=0)时序图

以 TxOCM=0 为例，配置 TIMx_CR1[TxCEN] = 1，使能计数器，计数器向上计数。当检测到第一个上升沿时，计数器清零并重新开始计数。当检测到输入的下降沿时，即输入的高电平检测完毕，此时将 TIMx_CNTR 的值存进 TIMx_DR，同时中断标记 TIMx_CR1[TxIR]置一，TIMx_CNTR 接着向上计数；当检测到输入的第二个上升沿时，将 TIMx_CNTR 的值存进 TIMx_ARR，同时中断标记 TIMx_CR1[TxIP]置一，TIMx_CNTR 清零，根据 TIMx_CR0[TxOPM]决定是否重新开始计数，TxOPM=1，停止计数；TxOPM=0，重新计数。

当 timer 尚未检测到输入的第二个上升沿，计数值 TIMx_CNTR 达到 0xFFFF，发生上溢事件，中断标记 TIMx_CR1[TxIF]置一，TIMx_CNTR 清零，根据 TIMx_CR0[TxOPM]决定是否重新计数，TxOPM=1，停止计数；TxOPM=0，重新计数。

17.1.6 TIM4 的 FG 输出模式

请参考 [FG 输出产生](#)

17.2 TIM3/TIM4 寄存器

17.2.1 TIMx_CR0(0x9C/0x9E) (x=3/4)

表 17-2 TIMx_CR0 (0x9C/0x9E)

位	7	6	5	4	3	2	1	0
名称	TPSC			TOCM	TIRE	RSV	TOPM	TMOD
类型	R/W	R/W	R/W	R/W	R/W	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	TPSC	计数器时钟分频选择 用于对系统时钟进行 N 分频作为基本计数器的源时钟。 000: 0 (24MHz) 001: 2 (12MHz) 010: 4 (6MHz) 011: 8 (3MHz) 100: 16 (1.5MHz) 101: 32 (750kHz) 110: 64 (375kHz) 111: 128 (187.5kHz) 注: TIM3 的输入 timer 模式下, 111 对应的分频系数是 128 (48MHz)						
[4]	TOCM	输出模式: 输出模式选择 0: TIMx_CNTRT ≥ IMx_DR, 输出 0; TIMx_CNTR < TIMx_DR, 输出 1 1: TIMx_CNTRT ≥ IMx_DR, 输出 1; TIMx_CNTR < TIMx_DR, 输出 0 输入 timer 模式: 有效沿选择 0: 相邻两个上升沿为 1 个周期, 上升沿到下降沿为脉宽 (高电平脉宽) 1: 相邻两个下降沿为 1 个周期, 下降沿到上升沿为脉宽 (低电平脉宽)						
[3]	TIRE	输出模式: 比较匹配中断使能 输入 timer 模式: 脉宽检测中断使能 0: 禁止事件中断; 1: 使能事件中断;						
[2]	RSV	保留						
[1]	TOPM	单次模式 下列事件发生时, 计数器停止计数 输出模式: 计数器上溢事件 输入 timer 模式: PWM 周期检测或计数器上溢事件 0: 在发生事件时, 计数器不停止; 1: 在发生事件时, 计数器停止 (TIMx_CR1[TEN]清零)						
[0]	TMOD	工作模式选择 0: 输入 timer 模式 1: 输出模式 (注: 在设为输出模式之前要先设定好 TIMx_DR 和 TIMx_ARR)						

17.2.2 TIMx_CR1(0x9D/0x9F) (x=3/4)

表 17-3 TIMx_CR1 (0x9D/0x9F)

位	7	6	5	4	3	2	1	0
名称	TIR	TIP	TIF	TIPE	TIFE	TINM		TEN
类型	R/WO	R/WO	R/WO	R/WO	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	TIR	输出模式: 比较匹配标志位 当计数器值 TIMx_CNTR 与比较值 TIMx_DR 匹配时该位置 1。硬件置 1, 软件清 0。 输入 timer 模式: 脉宽检测标志位						

		timer 检测到输入脉宽（根据 TxOCM 选择即上升沿到下降沿或者下降沿到上升沿）时置 1。硬件置 1，软件清 0。 0：无事件发生； 1：事件发生。
[6]	TIP	输出模式：无意义 输入 timer 模式：PWM 周期检测标志位 timer 检测到输入一个 PWM 周期（根据 TxOCM 选择即上升沿到上升沿或者下降沿到下降沿）时置 1。硬件置 1，软件清 0。 0：无事件发生； 1：事件发生。
[5]	TIF	输出模式：计数器上溢标志位 当计数器值 TIMx_CNTR 与比较值 TIMx_ARR 匹配时，TIMx_CNTR 清零，该位置 1。硬件置 1，软件清 0。 输入 timer 模式：计数器上溢标志位 Timer 尚未检测输入的 PWM 周期（即上升沿到上升沿或下降沿到下降沿）时，而计数器 TIMx_CNTR 已经累加到 0xFFFF，则产生上溢事件，TIMx_CNTR 清零，该位置 1。硬件置 1，软件清 0。 0：无事件发生； 1：事件发生。
[4]	TIPE	输出模式：无意义 输入 timer 模式：PWM 周期检测中断使能 0：禁止事件中断； 1：使能事件中断
[3]	TIFE	输出模式：计数器上溢中断使能 输入 timer 模式：计数器上溢中断使能 0：禁止事件中断； 1：使能事件中断
[2:1]	TINM	输入信号滤波脉宽选择。 当输入信号的脉宽小于设定值，则被当作噪声滤除。 假设系统时钟为 24MHz (41.67ns) 00：不滤波 01：4 个时钟周期，4 x 41.67ns 10：8 个时钟周期，8 x 41.67ns 11：16 个时钟周期，16 x 41.67ns
[0]	TEN	基本计数器使能 0：禁止计数器； 1：使能计数器

17.2.3 TIMx_CNTR(0xA2,0xA3/0x92,0x93) (x=3/4)

表 17-4 TIMx_CNTRH (0xA3/0x93) TIMx_CNTRL (0xA2/0x92)

TIMx_CNTR (0xA2, 0xA3/0x92, 0x93) (x=3/4)								
TIMx_CNTRH (0xA3/0x93)								
位	7	6	5	4	3	2	1	0
名称	TIMx_CNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_CNTRL (0xA2/0x92)								
位	7	6	5	4	3	2	1	0
名称	TIMx_CNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIMx_CNTR	基本计数器的计数值

17.2.4 TIMx_DR(0xA4,0xA5/0x94,0x95) (x=3/4)

表 17-5 TIMx_DRH (0xA5/0x95) TIMx_DRL (0xA4/0x94)

TIMx_DR (0xA4, 0xA5/0x94, 0x95) (x=3/4)								
TIMx_DRH (0xA5/0x95)								
位	7	6	5	4	3	2	1	0
名称	TIMx_DRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_DRL (0xA4/0x94)								
位	7	6	5	4	3	2	1	0
名称	TIMx_DRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIMx_DR	输出模式：比较匹配值（软件写）。FG 模式参考 FG 输出 输入 timer 模式：检测到输入脉宽（根据 TxOCM 选择即上升沿到下降沿或者下降沿到上升沿）的计数值（硬件写）						

17.2.5 TIMx_ARR(0xA6,0xA7/0x96,0x97) (x=3/4)

表 17-6 TIMx_ARRH (0xA7/0x97) TIMx_ARRL (0xA6/0x96)

TIMx_ARR (0xA6, 0xA7/0x96, 0x97) (x=3/4)								
TIMx_ARRH (0xA7/0x97)								
位	7	6	5	4	3	2	1	0
名称	TIMx_ARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_ARRL (0xA6/0x96)								
位	7	6	5	4	3	2	1	0
名称	TIMx_ARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIMx_ARR	输出模式：重载值（软件写）。FG 模式参考 FG 输出 输入 timer 模式：检测到一个 PWM 周期（根据 TxOCM 选择即上升沿到上升沿或者下降沿到下降沿）的计数值（硬件写）						

18 SYS_TICK

18.1 操作说明

SYS_TICK 用于固定时间产生中断。配置 SYST_ARR 寄存器设置产生中断的周期，使能 DRV_SR[SYSTIE]位即可使 SYS_TICK 工作且产生中断。中断入口为 10。

18.2 寄存器

18.2.1 DRV_SR(0x4061)

表 18-1 DRV_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM1	DCIM0
类型	R/W0	R/W	R/W0	R/W0	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	SYSTIF	SysTick 中断标志位 硬件置 1，软件清 0。 0：无事件发生 1：SYS TICK 中断产生						
[6]	SYSTIE	SysTick 中断使能 使能后可允许 SYS_TICK 中断 0：禁止 1：使能						
[5]	FGIF	FG 中断标志位 FOC 驱动/方波驱动时，每转一圈（电周期），产生 FGIF 中断请求 硬件置 1，软件清 0。 0：无事件发生 1：中断产生						
[4]	DCIF	驱动器 DRV 比较匹配中断标志位 当驱动器计数值等于 DRV_COMR 时，根据 DRV_SR[DCIM]设置的计数方向，符合则产生中断请求。 硬件置 1，软件清 0。 0：无事件发生 1：中断产生						
[3]	FGIE	FG 中断使能 中断使能后，FOC 驱动/方波驱动时，每转一圈（电周期），产生 FG 中断 0：不使能 1：使能						
[2]	DCIP	产生比较匹配中断的间隔（几个计数周期产生一次中断） 0：1 次产生中断 1：2 次产生中断						
[1:0]	DCIM	比较匹配中断模式设置 当计数值等于 DRV_COMR 时，根据 DCIM 的设置判断是否产生中断请求 00：不产生中断 01：计数器上升方向时						

10: 计数器下降方向时 11: 计数器上升/下降方向时都产生中断请求
--

18.2.2 SYST_ARR(0x4064,0x4065)

表 18-2 SYST_ARRH (0x4064) SYST_ARRL (0x4065)

SYST_ARR(0x4064,0x4065)								
SYST_ARRH (0x4064)								
位	7	6	5	4	3	2	1	0
名称	SYST_ARR [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	1	1	1	0	1
SYST_ARRL (0x4065)								
位	7	6	5	4	3	2	1	0
名称	SYST_ARR [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	1	1	1	1	1	1
字段	名称	描述						
[15:0]	SYST_ARR	SYS_TICK 重载值 设置此值决定 SYS_TICK 产生中断的周期，默认为 1ms 计算公式为：SYS_TICK 中断频率=24M/(SYST_ARR+1) 取值范围：0~65535						

19.1.2 输出控制模块

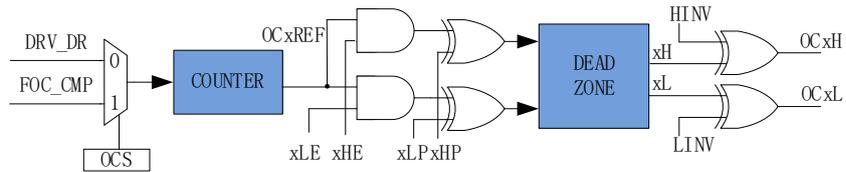


图 19-3 输出控制模块前级框图

配置 Driver 模块工作前，需配置 DRV_CR[MESEL]=1，即电机引擎 ME 选择 FOC/SVPWM 模式，反之，为方波驱动模式。

当 DRV_CR[OCS]=0 时，PWM 的比较值来自 DRV_DR，生成 U、V、W 三路信号 OCxREF，配置各路的上管使能 xHE、xLE 及极性电平控制位 xHP、xLP，使能 MOE 输出 PWM，反之输出空闲电平，产生的 xHP、xLP 信号送到死区模块得到 xH、xL 信号，配置上下桥 HINV、LINV 反向使能位最终输出上下桥所需的 PWM 驱动信号；当 DRV_CR[OCS]=1 时，PWM 的比较值来自 FOC。

19.1.2.1 计数比较模块

通过 DRV_CR[OCS]，可以选择 FOC/SVPWM 模块输出的三路比较值 FOC_CMPU/V/W 或者软件设置的比较值 DRV_DR，送至计数器比较后得到三路原始 PWM 信号 OCxREF，其中 DRV_DR 用于实现电机预充电、刹车、方波控制。当计数值 DRV_CNTR 小于比较值，OCxREF 输出高电平，反之，输出低电平。

配置 DRV_CR[OCS]=1，选择 FOC 模块输出的三路比较值 FOC_CMPU/V/W 与计数值比较，生成 OC1REF/OC2REF/OC3REF。

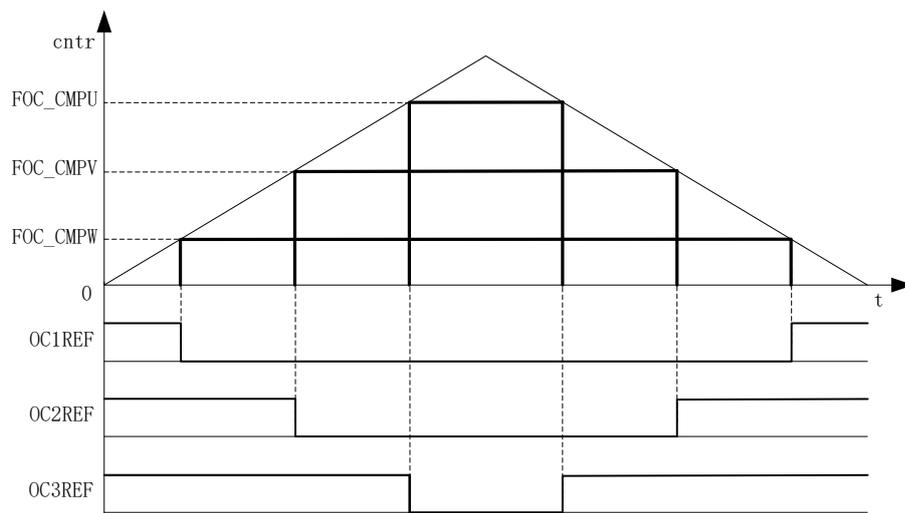


图 19-4 PWM 生成图

配置 DRV_CR[OCS]=0，选择软件设置的比较值 DRV_DR 与计数值比较，生成三路占空比相同的 OC1REF/OC2REF/OC3REF。

占空比 = $DRV_DR / DRV_ARR \times 100\%$ (假设 $DRV_ARR=750, DRV_DR=375$ ，则占空比=50%)

19.1.2.2 死区模块

上下管信号 xH_P 、 xL_P 支持死区插入。对于互补输出，如果 DRV_DTR 寄存器不等于 0，就使能了死区插入。每个通道都有一个 8bit 的死区发生器，三个通道的死区延时相同，通过 DRV_DTR 设置死区时间。当 xH_P 、 xL_P 上升沿发生时， xH 、 xL 的实际输出高电平比 xH_P 、 xL_P 的上升沿延迟 DRV_DTR 设定的时间；如果延迟时间大于实际输出的脉宽，那么对应的通道脉宽不延迟，相反的通道脉宽不产生。

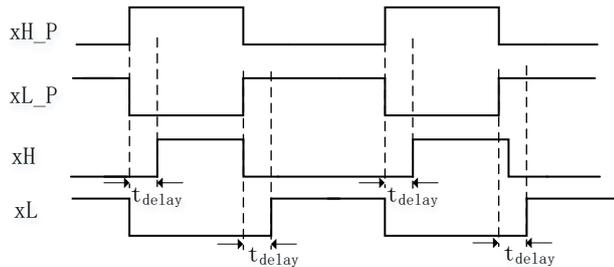


图 19-5 带死区插入的互补输出

19.1.2.3 输出使能与极性

通过配置 $DRV_CMR[xHE]$ 和 $[xLE]$ ，可以选择输出模式为无效电平或者插入死区的互补输出。通过配置 $DRV_CMR[xHP]$ 和 $[xLP]$ 配置输出的极性。 DRV_CMR 一般通过软件配置，在应用于方波控制时，可通过 $TIMER1$ 自动控制 DRV_CMR 达到自动换相的功能，配置 $DRV_CR[MESEL]=0$ ，选择方波驱动模式，当 $TIM1$ 产生换相事件时，对应的 $TIM1_DBRx$ 传输到 DRV_CMR 和比较器的 $CMP_CR2[4:3]$ 。

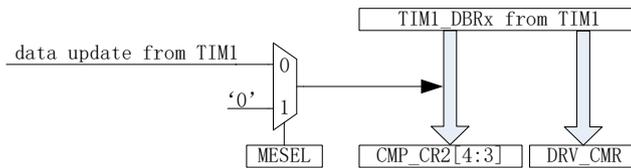


图 19-6 TIM1 自动控制 DRV_CMR 和 $CMP_CR2[4:3]$

配合 DRV_DR 和 DRV_ARR 寄存器， DRV_CMR 寄存器的 xHE 和 xLE 可实现预充电和刹车等功能， DRV_DR 和 DRV_ARR 控制 PWM 占空比， xHE 和 xLE 控制六路输出方式。

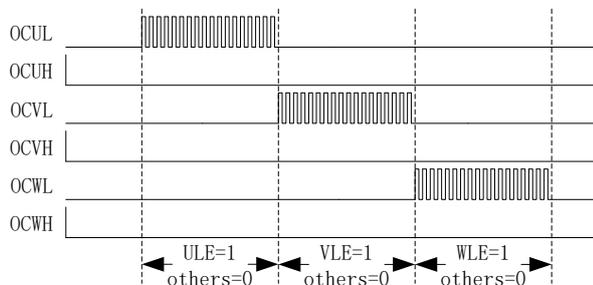


图 19-7 预充电波形图

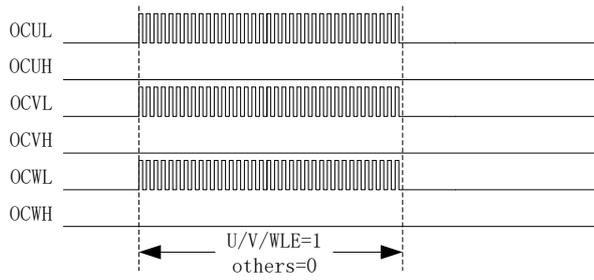


图 19-8 刹车波形图

19.1.2.4 主输出使能 MOE

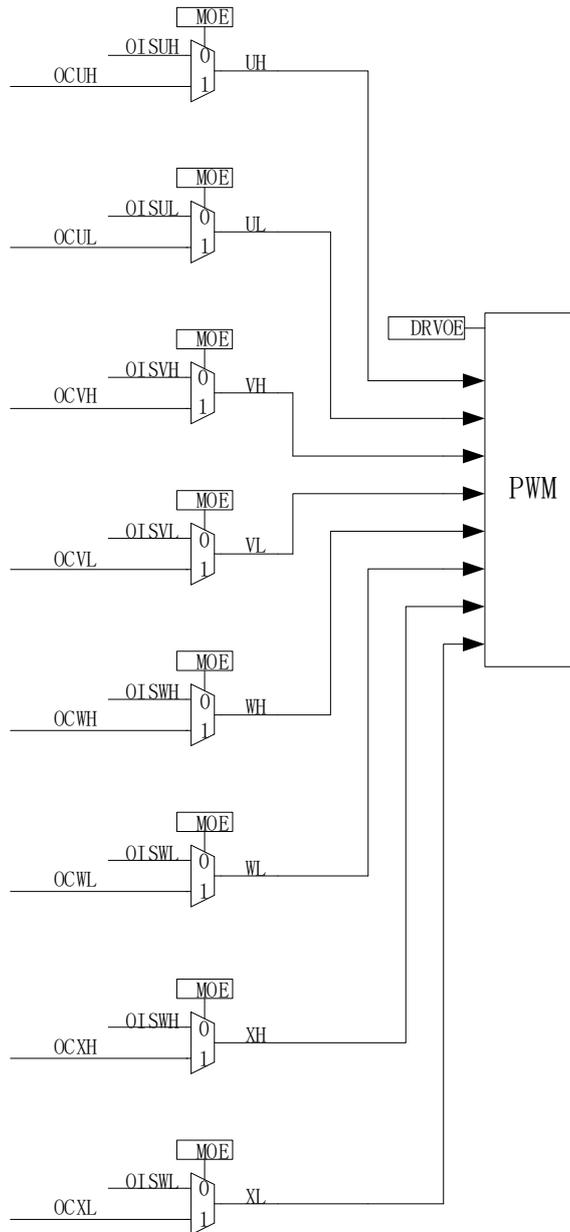


图 19-9 输出控制模块后级框图

使能 MOE 后，输出 PWM 波形，用于驱动电机。禁止 MOE 后，输出软件设置的空闲电平，停

止电机驱动。

19.1.2.5 中断

19.1.2.5.1 比较匹配中断

通过 DRV_SR[DCIM] 设定比较匹配中断发生的条件，通过设置比较值 DRV_COMR 设定比较匹配中断发生的时机。当计数器的计数值等于 DRV_COMR，且符合 DCIM 设置的条件时，则产生中断请求，中断标志位 DCIF 硬件置 1。DCIF 可以软件清零，写 1 无效。

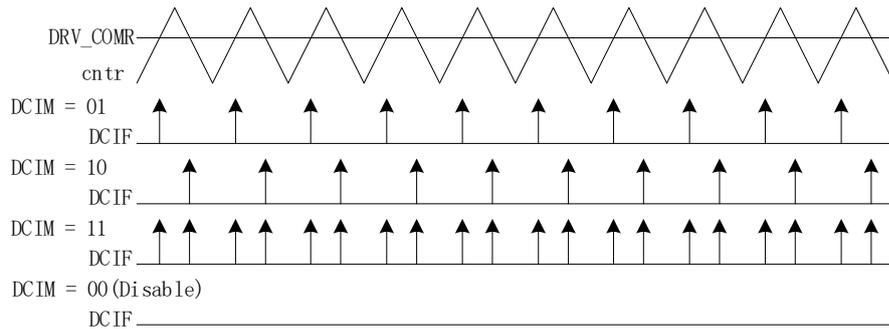


图 19-10 DRV 比较匹配中断

19.1.2.5.2 FG 中断

设置 DRV_SR[FGIE] 使能 FG 中断，电机每转一圈（电角度），产生一次中断请求。

19.1.3 PWM 模式 (仅适用于 FU6815)

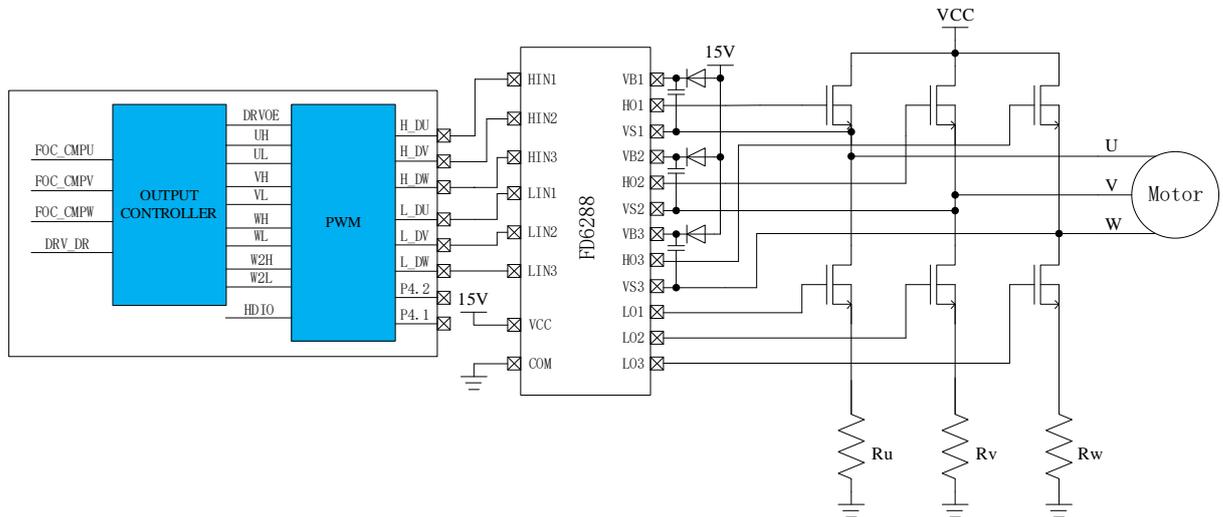


图 19-11 PWM 模式的原理图

FU6815 为 PWM 输出，其功能框图如图 19-11 所示。进入该模式，DRVOE 为 PWM 的使能信号，与 FU6865 6N Predriver 不同的是，PWM 的输出接 HVIC，通过 HVIC 来驱动 MOS 的栅极。

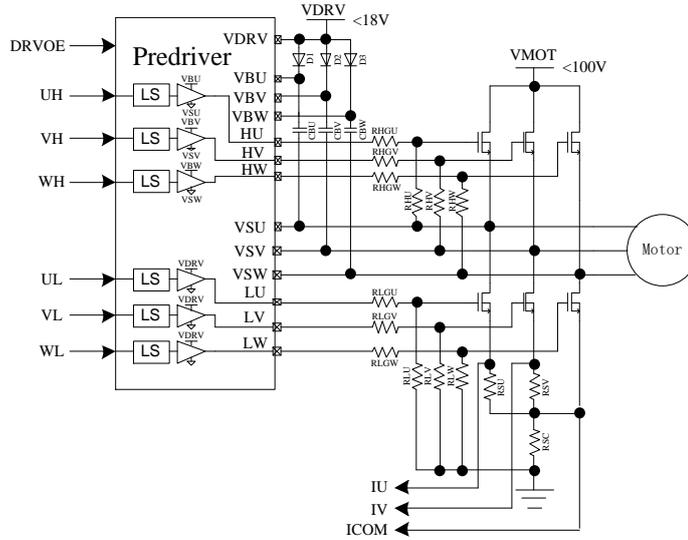
19.1.4 6N Predriver 模式 (适用于 FU6865)


图 19-12 6N Predriver 模式的原理图

6N Predriver 如图 19-12 所示。进入该模式，DRVOE 为 Predriver 的使能信号，Predriver 的输出接 6 只 NMOS 后分别驱动电机的 U/V/W 相。

表 19-1 FU6865Q 内置 Predriver 信号真值表

Input		Output	
UH/VH/WH	UL/VL/WL	HU/HV/HW	LU/LV/LW
L	L	L	L
L	H	L	H
H	L	H	L
H	H	L	L

19.2 寄存器

19.2.1 PI_CR (0xF9)

表 19-2 PI_CR (0xF9)

位	7	6	5	4	3	2	1	0
名称	T2TSS	RSV	RSV	RSV	RSV	RSV	HINV	LINV_EN
类型	R/W	R/W	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	T2TSS	TIM2 步进电机模式的输入模式选择 0: 方向+脉冲输入模式。P10 输入方向, P07 输入脉冲 1: 正反向脉冲输入模式。P10 输入反向脉冲, P07 输入正向脉冲						
[6]	RSV	保留						
[5:2]	RSV	保留						
[1]	HINV	上桥反向使能 0: 禁止 1: 使能						
[0]	LINV	下桥反向使能 0: 禁止 1: 使能						

19.2.2 DRV_CR (0x4062)

表 19-3 DRV_CR (0x4062)

位	7	6	5	4	3	2	1	0
名称	DRVEN	DDIR	FOCEN	DRPE	OCS	MESEL	RSV	DRVOE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DRVEN	计数器使能 0: 禁止 1: 使能						
[6]	DDIR	输出方向（正反转） 改变电机的转动方向，方波驱动和 FOC 驱动均有效，FOC 改变此位即可改变方向（有感 FOC 还需配合软件修改角度），方波驱动需修改 TIMER1 相关参数才可以改变方向 0: 正转 1: 反转						
[5]	FOCEN	FOC/SVPWM 模块使能 0: 禁止 1: 使能						
[4]	DRPE	DRV_DR 预装载使能 使能预装载后，软件写 DRV_DR 后，数值在计数器发生下溢事件后更新；禁止预装载，软件写 DRV_DR 后，数值立刻更新 0: 禁止 1: 使能						
[3]	OCS	比较值来源选择 0: DRV_DR 1: FOC/SVPWM 模块						
[2]	MESEL							

		ME 核工作模式选择 0: ME 模块工作在方波驱动模式 1: ME 模块工作在 FOC/SVPWM 驱动模式
[1]	RSV	保留
[0]	DRVOE	Driver 使能 0: 禁止 1: 使能

19.2.3 DRV_SR(0x4061)

表 19-4 DRV_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM1	DCIMO
类型	R/WO	R/W	R/WO	R/WO	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	SYSTIF	SysTick 中断标志位 硬件置 1, 软件清 0。 0: 无事件发生 1: SYS TICK 中断请求产生						
[6]	SYSTIE	SysTick 中断使能 使能后可产生 SYS TICK 中断 0: 不使能 1: 使能						
[5]	FGIF	FG 中断标志 FOC 驱动/方波驱动每转一圈 (电周期), 产生 FG 中断请求 硬件置 1, 软件清 0。 0: 无事件发生 1: FGIF 中断请求产生						
[4]	DCIF	DRV 比较匹配中断标志位 当计数值等于 DRV_COMR 时, 且满足 DCIM 设置的条件下, 则产生中断请求 硬件置 1, 软件清 0。 0: 无事件发生 1: 比较中断产生						
[3]	FGIE	FG 中断使能 中断使能后, FOC 驱动/方波驱动每转一圈 (电周期), 产生 FG 中断 0: 不使能 1: 使能						
[2]	DCIP	产生 DRV 比较匹配中断的间隔 (几个载波周期产生一次中断) 0: 1 次产生中断 1: 2 次产生中断						
[1:0]	DCIM	DRV 比较匹配中断条件 当计数值等于 DRV_COMR 时, 根据 DCIM 的设置判断是否产生中断请求 00: 不产生中断请求 01: 计数器上升方向产生中断请求 10: 计数器下降方向产生中断请求 11: 上升/下降方向都产生中断请求						

19.2.4 DRV_OUT (0xF8)

表 19-5 DRV_OUT (0xF8)

位	7	6	5	4	3	2	1	0
名称	MOE	RSV	OISWL	OISWH	OISVL	OISVH	OISUL	OISUH
类型	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	MOE	主输出使能 用于选择 UVW 上下桥输出信号的来源。该位可由软件置 1 和清 0。母线电流保护产生（见 29.1.1.1）时，硬件自动清零，关闭输出。 0: 禁止输出，输出来源于空闲电平 OISUH/OISVH/OISWH 和 OISUL/OISVL/OISWL 1: 使能，输出来源于计数器比较值						
[6]	RSV	保留						
[5]	OISWL	WL 的输出空闲电平 参考 OISUH 描述						
[4]	OISWH	WH 的输出空闲电平 参考 OISUH 描述						
[3]	OISVL	VL 的输出空闲电平 参考 OISUH 描述						
[2]	OISVH	VH 的输出空闲电平 参考 OISUH 描述						
[1]	OISUL	UL 的输出空闲电平 参考 OISUH 描述						
[0]	OISUH	UH 的输出空闲电平 该位设置输出 UH 的空闲电平。当 MOE=0 时，输出空闲电平关闭对应的 MOS。 0: 低电平 1: 高电平						

19.2.5 DRV_CMR(0x405C, 0x405D)

注：方波驱动时，通过 TIMER1 会自动控制 DRV_CMR 寄存器。

表 19-6 DRV_CMRH (0x405C) DRV_CMRL (0x405D)

DRV_CMR(0x405C, 0x405D)								
DRV_CMRH (0x405C)								
位	7	6	5	4	3	2	1	0
名称	XHP	XHL	XHE	XLE	WHP	WLP	VHP	VLP
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_CMRL (0x405D)								
位	7	6	5	4	3	2	1	0
名称	UHP	ULP	WHE	WLE	VHE	VLE	UHE	ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15]	XHP	X 相上管极性控制 0: 正常输出 1: 反向互补输出						
[14]	XLP							

		X 相下管极性控制 0: 正常输出 1: 反向互补输出
[13]	XHE	X 相上管输出使能 0: 关闭--禁止输出 1: 开启--使能输出
[12]	XLE	X 相下管输出使能 0: 关闭--禁止输出 1: 开启--使能输出
[11]	WHP	W 相上管极性控制 0: 正常输出 1: 反向互补输出
[10]	WLP	W 相下管极性控制 0: 正常输出 1: 反向互补输出
[9]	VHP	V 相上管极性控制 0: 正常输出 1: 反向互补输出
[8]	VLP	V 相下管极性控制 0: 正常输出 1: 反向互补输出
[7]	UHP	U 相上管极性控制 0: 正常输出 1: 反向互补输出
[6]	ULP	U 相下管极性控制 0: 正常输出 1: 反向互补输出
[5]	WHE	W 相上管输出使能 0: 关闭--禁止输出 1: 开启--使能输出
[4]	WLE	W 相下管输出使能 0: 关闭--禁止输出 1: 开启--使能输出
[3]	VHE	V 相上管输出使能 0: 关闭--禁止输出 1: 开启--使能输出
[2]	VLE	V 相下管输出使能 0: 关闭--禁止输出 1: 开启--使能输出
[1]	UHE	U 相上管输出使能 0: 关闭--禁止输出 1: 开启--使能输出
[0]	ULE	U 相下管输出使能 0: 关闭--禁止输出 1: 开启--使能输出

19.2.6 DRV_ARR(0x405E,0x405F)

表 19-2 DRV_ARRH (0x405E) DRV_ARRL (0x405F)

DRV_ARRH (0x405E)								
位	7	6	5	4	3	2	1	0
名称	RSV		DRV_ARR[13:8]					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_ARRL (0x405F)								
位	7	6	5	4	3	2	1	0
名称	DRV_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:14]	RSV	保留						
[13:0]	DRV_ARR	计数器的重载值，决定载波频率（中央对齐模式） DRV 计数器从 0 开始计数到 $DRV_ARR/2 - 1$ ，产生上溢事件，然后向下计数到 0。 计算公式：载波频率 $f_{carrier} = 48MHz/DRV_ARR$ 注：LSB 恒为 0，写 1 无意义 DRV_ARR 的值以时钟 48MHz 计算，取值范围（0, 16382）						

19.2.7 DRV_COMR(0x405A,0x405B)

表 19-3 DRV_COMRH (0x405A) DRV_COMRL (0x405B)

DRV_COMRH (0x405A)								
位	7	6	5	4	3	2	1	0
名称	RSV				DRV_COMR[11:8]			
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_COMRL (0x405B)								
位	7	6	5	4	3	2	1	0
名称	DRV_COMR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:12]	RSV	保留						
[11:0]	DRV_COMR	计数器的比较匹配值 当计数值与 COMR 相等，且满足 DRV_SR[DCIM] 设定的条件时，产生 DRV 比较匹配中断请求 匹配点对应的占空比 = $DRV_COMR * 4 / DRV_ARR * 100\%$ DRV_COMR 的值以时钟 12MHz 计算，取值范围（0, 4095）						

19.2.8 DRV_DR(0x4058,0x4059)

表 19-4 DRV_DRH (0x4058) DRV_DRL (0x4059)

DRV_DRH (0x4058)								
位	7	6	5	4	3	2	1	0
名称	RSV		DRV_DR[13:8]					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_DRL (0x4059)								
位	7	6	5	4	3	2	1	0
名称	DRV_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:14]	RSV	保留
[13:0]	DRV_DR	软件设定 PWM 占空比 占空比 = DRV_DR/ DRV_ARRx 100% (假设 DRV_ARR=750, DRV_DR=375, 则占空比=50%) 注: 当使用该寄存器作为比较源时, 输出 PWM 以上桥为参考, 当同一相对管互补输出, 下桥 PWM 反相。 DRV_DR 的值以时钟 48MHz 计算, 取值范围 (0, 16382)

19.2.9 DRV_DTR(0x4060)

表 19-5 DRV_DTR (0x4060)

位	7	6	5	4	3	2	1	0
名称	DRV_DTR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	DRV_DTR	死区时间 假设系统时钟为 24MHz (41.67ns) 死区时间 DT= DTR x 41.67ns 注: 如果设定 DTR=0, 表示不插入死区时间						

19.2.10 DRV_CNTR(0x4066,0x4067)

表 19-6 DRV_CNTRH (0x4066) DRV_CNTRL (0x4067)

DRV_CNTRH (0x4066)								
位	7	6	5	4	3	2	1	0
名称	RSV				DRV_CNTR[11:8]			
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
DRV_CNTRL (0x4067)								
位	7	6	5	4	3	2	1	0
名称	DRV_CNTR[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:12]	RSV	保留						
[11:0]	DRV_CNTR	计数器值 DRV_CNTR 的值以时钟 12MHz 计算, 取值范围 (0, 4095) DRV 对应的占空比=DRV_CNTR * 4 / DRV_ARR * 100%						

20 WDT

看门狗定时器是一个工作在 LS_OSC（内部慢时钟）时钟域下的定时器，主要用于监控主程序运行，防止 MCU 出现死机的情况。看门狗的工作原理是：启动看门狗后，看门狗的定时器开始运行；当看门狗定时器溢出时，看门狗会发送信号使 MCU 复位，主程序将重新运行。所以，在主程序运行过程中，每隔一段时间就要对看门狗的定时器进行初始化，以防止看门狗定时器溢出，俗称“喂狗”。

看门狗在启动后就会从 0 开始计时，如果没有“喂狗”操作，当计时到 0xFFFC 时看门狗会输出一个长度为 4 个 LS_OSC 周期的信号使 MCU 复位，程序从头开始运行；如果程序在运行中定时给看门狗发送“喂狗”信号，那么看门狗定时器将会回到 WDT_ARR 的设定值，并重新开始计数，看门狗将不会令 MCU 复位。

20.1 WDT 使用注意事项

- 1、MCU 进入待机模式或者睡眠模式时，WDT 将停止计数，但计数值仍会保留。
- 2、MCU 在仿真过程中，WDT 将会被自动禁用
- 3、WDT 定时器溢出使 MCU 复位时，RST_SR[RSTWDT]将会置一

20.2 WDT 操作说明

- 1、CCFG1[WDT_EN]置 1，启动看门狗，看门狗从零开始计数
- 2、设置 WDT_ARR（本操作也可以放在启动看门狗之前）；
- 3、在程序的运行中设置 WDT_CR[WDTRF]=1，看门狗定时器初始化

20.3 WDT 寄存器

20.3.1 WDT_CR (0x4026)

表 20-1 WDT_CR (0x4026)

位	7	6	5	4	3	2	1	0
名称	RSV							WDTRF
类型	R	R	R	R	R	R	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:1]	RSV	保留						
[0]	WDTRF	看门狗初始化 1: 看门狗计数器回到 WDT_ARR 的设定值, 并重新开始计数 0: 无意义						

20.3.2 WDT_ARR (0x4027)

表 20-2 WDT_ARR (0x4027)

位	7	6	5	4	3	2	1	0
名称	WDT_ARR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	WDT_ARR	看门狗重载计数器。设置看门狗计数器初始化后的值的高 8 位。						

20.3.3 CCFG1 (0x401E)

CCFG1 (0x401E)								
位	7	6	5	4	3	2	1	0
名称	RSV	LVWIE	WDT_EN	RSV				
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6]	LVWIE	低电压 LVW 检测中断使能 0: 禁止 1: 使能						
[5]	WDT_EN	WDT 使能 0: 禁止 1: 使能						
[4:0]	RSV	保留						

21 RTC 与时钟校准

21.1 RTC 基本功能框图

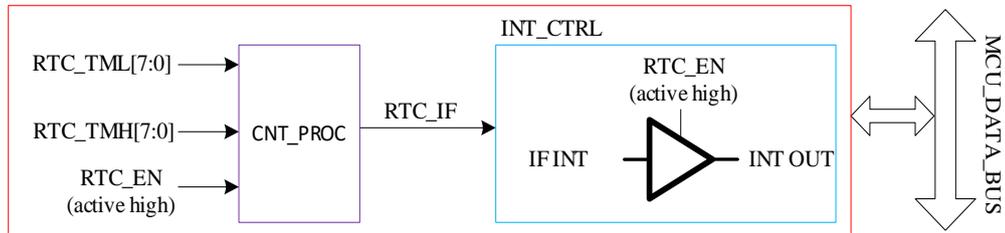


图 21-1 RTC 基本功能框图

21.2 RTC 操作说明

写寄存器 RTC_TMH 和 RTC_TML，设置 RTC 计数的重载值；

设置 RTC_STA[RTC_EN]为 1，使能 RTC 计数。

21.3 RTC 寄存器

21.3.1 计数寄存器：RTC_TM (0x402C, 0x402D)

表 21-1 RTC_TMH (0x402C) RTC_TML (0x402D)

RTC_TM (0x402C, 0x402D)								
RTC_TMH (0x402C)								
位	7	6	5	4	3	2	1	0
名称	RTC_TMH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
RTC_TML (0x402D)								
位	7	6	5	4	3	2	1	0
名称	RTC_TML							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
字段	名称	描述						
[15:0]	RTC_TM	RTC 计数寄存器。 写入后，RTC 计数器以 32768Hz 从 0 计数到 RTC_TM[15:0]后溢出，产生中断请求，计数器清零并重新开始计数。 读出值为正在计数的瞬间值。						

21.3.2 控制寄存器：RTC_STA (0x402E)

表 21-2 RTC_STA(0x402E)

位	7	6	5	4	3	2	1	0
名称	RTC_EN	RTC_IF	SCKSEL	ISOSCEN	ESOAЕ	ESOEN	RSV	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
7	RTC_EN	RTC 使能 0: 禁止 1: 使能						
6	RTC_IF	RTC 中断标志位 计数器值等于 RTC_TM 时, 该位置 1, 产生中断请求。硬件置 1, 软件清零。 当 IE[RTCIE]为 1 时, 进入中断。						
5	ISOSCSEL	慢时钟源选择 0: 慢时钟源选择内部慢时钟 1: 慢时钟源选择外部慢时钟						
4	ISOSCEN	内部慢时钟使能 0: 内部慢时钟禁止 1: 内部慢时钟使能						
3	ESOAЕ	外部慢时钟模拟形式 0: 数字形式 1: 模拟形式, 选择外部慢时钟时, 需要配置成模拟形式						
2	ESOEN	外部慢时钟使能 0: 不使能 1: 使能						
[1:0]	RSV	保留						

21.4 时钟校准

21.4.1 简介

时钟校准是利用内置慢时钟校准内置快时钟的功能。校准原理是使用一个长度 12 位的计数器, 以快时钟为源时钟, 连续累积计数 4 个慢时钟周期的长度。

校准方法: 软件设 CAL_CR0[CAL_STA]=1, 开始校准过程, 读 CAL_CR0[CAL_BSY]标志位确认校准过程是否结束, 当校准完成 (CAL_BSY=0) 后, 读取 CAL_ARR 的值即是使用快时钟连续累积计数 4 个慢时钟的值。

21.4.2 寄存器:CAL_CR

表 21-3 CAL_CR0 (0x4044) CAL_CR1 (0x4045)

CAL_CR0、CAL_CR1 (0x4044、0x4045)								
CAL_CR0 (0x4044)								
位	7	6	5	4	3	2	1	0
名称	CAL_STA /CAL_BUSY	RSV		CAL_ARR[12:8]				
类型	R/W	R	R	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	0	0	0	0	0
CAL_CR1 (0x4045)								
位	7	6	5	4	3	2	1	0
名称	CAL_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15]	CAL_STA /CAL_BUSY	CLOCK_CAL 使能 写： 1: 启动时钟校准功能。 0: 无意义 读： 0: 校准过程完成。 1: 表示校准过程正在进行中。							
[14:13]	RSV	保留							
[12:0]	CAL_ARR	校准计数值 使用快时钟连续累积计数 8 个慢时钟周期的值。 注：当此值为 0 时表示无对应慢时钟输入，当此值为 0x1FFF 时表示计数溢出（原因可能是慢时钟太慢或者快时钟太快）。							

22 IO

22.1 IO 简介

最多可以支持 44 个通用 I/O 引脚, 分别为 P0.0~P0.7, P1.0~P1.7, P2.0~P2.7, P3.0~P3.7, P4.0~P4.7, P5.0~P5.3, 其中 P4.7 只做输入口。每个 GPIO 端口有相关的控制和配置寄存器用来满足不同应用的需求。

22.2 IO 操作说明

1. 端口 P0.0~P0.7, P1.0~P1.7, P2.0~P2.7, P3.0~P3.7, P4.0~P4.6, P5.0~P5.3 映射到寄存器 P0, P1, P2, P3, P4, P5。
2. P0_OE, P1_OE, P2_OE, P3_OE, P4_OE, P5_OE 用于配置 P0.0~P3.7 和 P4.0~P4.6, P5.0~P5.3 的数字输入/输出使能。当端口配置为输入时, 施密特触发输入使能。P4.7 固定为输入模式, 默认为 FICEK 模式, 如果需要配置为 IO, 需要在配置工具中取消勾选 FICEK_MOD。
3. P0.0~P3.7, P4.0~P4.7, P5.0~P5.3 均可使能上拉电阻, 配置 P0_PU, P1_PU, P2_PU, P3_PU, P4_PU, P5_PU 对应的位为一。其中 P0.0~P0.2, P1.3~P1.6, P2.1, P3.6~P3.7 的上拉电阻阻值约为 5.6k Ω , 其余端口的上拉电阻阻值约为 33k Ω 。
4. P1.1/P0.1/P4.7 可使能下拉电阻, 下拉电阻约为 30k Ω , 配置 P3_AN[7:6]、P5_PU[4]选择是否使能。
5. 所有 IO 端口在数字输出 0 时上拉电阻会被自动关闭。
6. P0.0~P0.3、P11、P0.5~P0.6 可配置为外部中断 INT0 输入, P1.0~P1.7、P4.0~P4.6、P0.4 可配置为外部中断 INT1 输入。INT0 和 INT1 都可以配置为上升沿中断、下降沿中断或者双沿触发中断。
7. P1.3~P1.7, P2.0~P2.7, P3.0~P3.5 可配置为模拟信号模式。配置 P1_AN, P2_AN, P3_AN 对应的位为一。端口配置为模拟信号端口后, 所有数字功能失效, 寄存器 P1, P2, P3 对应的位读出的端口状态为 0。
8. P1.6~P1.7, P2.0~P2.7, P3.0~P3.5 在端口配置为模拟模式后上拉会自动关闭, P1.3~P1.5 端口在配置为模拟模式上拉电阻不会自动关闭, 可以根据实际应用需求选择是否开启。
9. IO 优先级:
 - a) 对于所有复用端口, GPIO 的优先级最低
 - b) P0.0: I2C > LIN > UART > TIMER4 > GPIO
 - c) P0.1: I2C > LIN > UART > TIMER3 > TIMER4 > DBG_SIG > GPIO
 - d) P0.5: SPI > UART > GPIO
 - e) P0.6: SPI > UART > GPIO

f) P0.7: TIMER2 > CMP > SPI > GPIO

22.3 IO 寄存器

22.3.1 P0_OE (0xFC)

表 22-1 P0_OE (0xFC)

位	7	6	5	4	3	2	1	0
名称	P0_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P0_OE	P0.0~P0.7 的数字输出使能 1: 输出 0: 输入						

22.3.2 P1_OE (0xFD)

表 22-2 P1_OE (0xFD)

位	7	6	5	4	3	2	1	0
名称	P1_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P1_OE	P1.0~P1.7 的数字输出使能 1: 输出 0: 输入						

22.3.3 P2_OE (0xFE)

表 22-3 P2_OE (0xFE)

位	7	6	5	4	3	2	1	0
名称	P2_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P2_OE	P2.0~P2.7 的数字输出使能 1: 输出 0: 输入						

22.3.4 P3_OE (0xFF)

表 22-4 P3_OE (0xFF)

位	7	6	5	4	3	2	1	0
名称	P3_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	P3_OE	P3.0~P3.7 的数字输出使能 1: 输出 0: 输入

22.3.5 P4_OE (0xE9)

表 22-5 P4_OE (0xE9)

位	7	6	5	4	3	2	1	0
名称	RSV	P4_OE[6:0]						
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称							
[7]	RSV	保留						
[6:0]	P4_OE	P4.0~P4.6 的数字输出使能 1: 输出 0: 输入						

22.3.6 P5_OE (0xFB)

表 22-6 P5_OE (0xFB)

位	7	6	5	4	3	2	1	0
名称	RSV				P5_OE[3:0]			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:4]	RSV							
[3:0]	P5_OE[3:0]	P5.0~P3.3 的数字输出使能 1: 输出 0: 输入						

22.3.7 P1_AN (0x4050)

表 22-7 P1_AN (0x4050)

位	7	6	5	4	3	2	1	0
名称	P1_AN				HBMOD	HDIO	ODE1	ODE0
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:4]	P1_AN	P1.4~P1.7 的模拟模式使能 1: 使能 0: 禁止						
[3]	HBMOD	P1.3 模式配置，与 P1_OE.3 组合决定 P1.3 的功能模式。						
		HBMODE	P1_OE.3	P1.3 模式				
		0	0	数字输入				
		0	1	数字输出				
1	0	模拟模式						
1	1	数字强驱动输出，输出高可提供强驱动，最大输出电流可以到 20mA，用于						

			HALL 的偏置电压输出。输出低的驱动能力与‘01’数字输出模式相同。
[2]	HDIO	PWM IO 输出驱动能力选择 0: 正常驱动能力 1: 高驱动能力	
[1]	ODE1	P0.1 的漏极开路 (open drain) 使能 1: 使能 0: 禁止	
[0]	ODE0	P0.0 的漏极开路 (open drain) 使能 1: 使能 0: 禁止	

22.3.8 P2_AN (0x4051)

表 22-8 P2_AN (0x4051)

位	7	6	5	4	3	2	1	0
名称	P2_AN							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P2_AN	P2.0~P2.7 的模拟模式使能 1: 使能 0: 禁止						

22.3.9 P3_AN (0x4052)

表 22-9 P3_AN (0x4052)

位	7	6	5	4	3	2	1	0
名称	P11_PL	P01_PL	P3_AN					
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	P11_PL	P1.1 下拉电阻使能 1: 使能 0: 禁止 注: 不能同时使能 P1.1 的上拉和下拉						
[6]	P01_PL	P0.1 下拉电阻使能 1: 使能 0: 禁止 注: 不能同时使能 P0.1 的上拉和下拉						
[5:0]	P3_AN	P3.0~P3.5 的模拟模式使能 1: 使能 0: 禁止						

22.3.10 P0_PU (0x4053)

表 22-10 P0_PU (0x4053)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	P0_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
	名称	描述						
[7:0]	P0_PU	P0.0~P0.7 的上拉电阻使能 1: 使能 0: 禁止						

22.3.11 P1_PU (0x4054)

表 22-11 P1_PU (0x4054)

位	7	6	5	4	3	2	1	0
名称	P1_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
	名称	描述						
[7:0]	P1_PU	P1.0~P1.7 的上拉电阻使能 1: 使能 0: 禁止						

22.3.12 P2_PU (0x4055)

表 22-12 P2_PU (0x4055)

位	7	6	5	4	3	2	1	0
名称	P2_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
	名称	描述						
[7:0]	P2_PU	P2.0~P2.7 的上拉电阻使能 1: 使能 0: 禁止						

22.3.13 P3_PU (0x4056)

表 22-13 P3_PU (0x4056)

位	7	6	5	4	3	2	1	0
名称	P3_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
	名称	描述						
[7:0]	P3_PU	P3.0~P3.7 的上拉电阻使能 1: 使能 0: 禁止						

22.3.14 P4_PU (0x4057)

表 22-14 P4_PU (0x4057)

位	7	6	5	4	3	2	0	0
名称	P4_PU							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P4_PU	P4.0~P4.7 的上拉电阻使能 1: 使能 0: 禁止						

22.3.15 P5_PU (0x4048)

P5_PU (0x4048)								
位	7	6	5	4	3	2	1	0
名称	RSV			P47_PL	P5_PU[3]	P5_PU[2]	P5_PU[1]	P5_PU[0]
类型	R	R	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	RSV	保留						
[4]	P47_PL	P47 的下拉电阻使能 1: 使能 0: 禁止						
[3:0]	P5_PU	P5.3 ~ P5.0 的上拉电阻使能 1: 使能 0: 禁止						

22.3.16 PH_SEL (0x404C)

表 22-15 PH_SEL (0x404C)

位	7	6	5	4	3	2	1	0
名称	SPITMOD	UART1EN	UART2EN	T4SEL	T3SEL	T2SEL	T2SSEL	XOE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	SPITMOD	SPI 从机发送完后的端口状态 0: 作为从机时, SPI 发送完毕后, MISO 管脚处于输出状态。 1: 作为从机时, SPI 发送完毕后, MISO 管脚处于高阻态。						
[6]	UART1EN	P0.5(TXD)/P0.6(RXD)端口复用为 UART UART1 使能 0: UART1 功能禁止 1: UART1 功能使能						
[5]	UART2EN	P3.7(TXD)、P3.6(RXD)或 P1.2(TXD)、 P4.7(RXD)或 P0.0(TXD)、P0.1(RXD)端口复用为 UART UART2 使能 0: UART2 功能禁止 1: UART2 功能使能						
[4]	T4SEL	端口复用为 TIM4 TIMER4 端口使能 0: 不使能 1: P0.1、P0.0、P1.2 (功能转移 PH_SEL1[3:2]) 作为 TIMER4 的输入输出 注: 端口优先级参考 IO 操作说明						
[3]	T3SEL							

		端口复用为 TIM3 TIMER3 端口使能 0: 不使能 1: P0.1、P1.1 或 P4.7（功能转移 PH_SEL1[1:0]）作为 TIMER3 的输入输出(P4.7 只输入) 注：端口优先级参考 IO 操作说明
[2]	T2SEL	端口复用为 TIM2 TIMER2 端口使能 0: P1.0 作为 GPIO 1: P1.0 作为 TIMER2 的输入输出
[1]	T2SSEL	端口复用为 TIM2S TIMER2 端口 2 使能 0: P0.7 作为 GPIO 1: P0.7 作为 TIMER2 的端口 2 输入输出 注：TIMER2 优先级最高，其次是比较器输出，再次是 SPI 的 MISO
[0]	XOE	X 相输出使能 1: 输出使能，P4.1 作为 X 相下桥 PWM 输出，P4.2 作为 X 相上桥输出 0: 不使能

22.3.17 PH_SEL1 (0x404D)

表 22-16 PH_SEL1 (0x404D)

位	7	6	5	4	3	2	1	0
名称	UART2CH 1	UART2CH 0	CMPXO_P 01	SPICT	T4CT1	T4CT0	T3CT1	T3CT0
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	UART2CH	UART2 功能转移 00: P3.6 为 RXD、P3.7 为 TXD（P3.6 为单线模式的输入输出） 01: P4.7 为 RXD、P1.2 为 TXD（P1.2 为单线模式的输入输出） 1X: P0.1 为 RXD、P0.0 为 TXD（P0.1 为单线模式的输入输出）						
[5]	CMPXO_P01	比较器输出测试引脚功能转移 0: 功能不转移，P07 输出 1: 功能转移，P01 输出						
[4]	SPICT	SPI 单线 debug 功能转移 0: 功能不转移，P0.5 作为 spi debug 输出 1: 功能转移，P0.0 作为 spi debug 输出						
[3:2]	T4CT	TIM4 功能转移 00: P0.1 为 TIM4 输入输出 X1: P0.0 为 TIM4 输入输出 10: P1.2 为 TIM4 输入输出						
[1:0]	T3CT0	TIMER3 功能转移 00: P1.1 为 TIM3 输入输出 X1: P0.1 为 TIM3 输入输出 10: P4.7 为 TIM3 输入						

22.3.18 P0 (0x80) /P1 (0x90) /P2 (0xA0) /P3 (0xB0) /P4(0xB8) /P5(0xC0)

端口输出寄存器 P0/1/2/3/4/5 支持读写访问，RMW（read-modify-write）指令访问的是寄存器的值（RMW 指令参见），其他指令访问的是 PORT 管脚。

表 22-17 P0/P1/P2/P3/P4/P5

P0 (0x80) /P1 (0x90) /P2 (0xA0) /P3 (0xB0) /P4(0xB8) /P5(0xC0)								
位	7	6	5	4	3	2	1	0
名称	GPx[7]	GPx[6]	GPx[5]	GPx[4]	GPx[3]	GPx[2]	GPx[1]	GPx[0]

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
寄存器名称								
寄存器名称		功能描述			R/W		初始值	
P0[7:0]		端口寄存器 0			R/W		0x00	
P1[7:0]		端口寄存器 1			R/W		0x00	
P2[7:0]		端口寄存器 2			R/W		0x00	
P3[7:0]		端口寄存器 3			R/W		0x00	
P4[6:0]		端口寄存器 4			R/W		0x00	
P5[3:0]		端口寄存器 5			R/W		0x00	

注：端口 P4 中 P4.7 只作输入，端口 P5 只有 4 个端口(对应 P5[3:0])。

表 22-18 read modify write instructions

指令	功能描述
ANL	Logic AND
ORL	Logic OR
XRL	Logic exclusive OR
JBC	Jump if bit is set and clear
CPL	Complement bit
INC,DEC	Increment, decrement byte
DJNZ	Decrement and jump if not zero
MOV Px,y, C	Move carry bit to bit y of port x
CLR Px,y	Clear bit y of port x
SETB Px,y	Set bit y of port x

23 ADC

23.1 ADC 简介

FU6815 系列的 ADC 是一个 12 位逐次逼近寄存器 (SAR) ADC，内部最多支持 16 个通道，采样方式为顺序采样 (即从 AD0 依次到 AD15，AD14~15 保留)，采样结果支持右对齐和左次高位对齐。当 DRV_CR[FOCEN]使能后，通道 AD0/AD1/AD2/AD4 可以支持触发模式采样，AD2 用于母线电压触发采样，所有通道触发采样结果固定为左次高位对齐。

23.2 ADC 框图

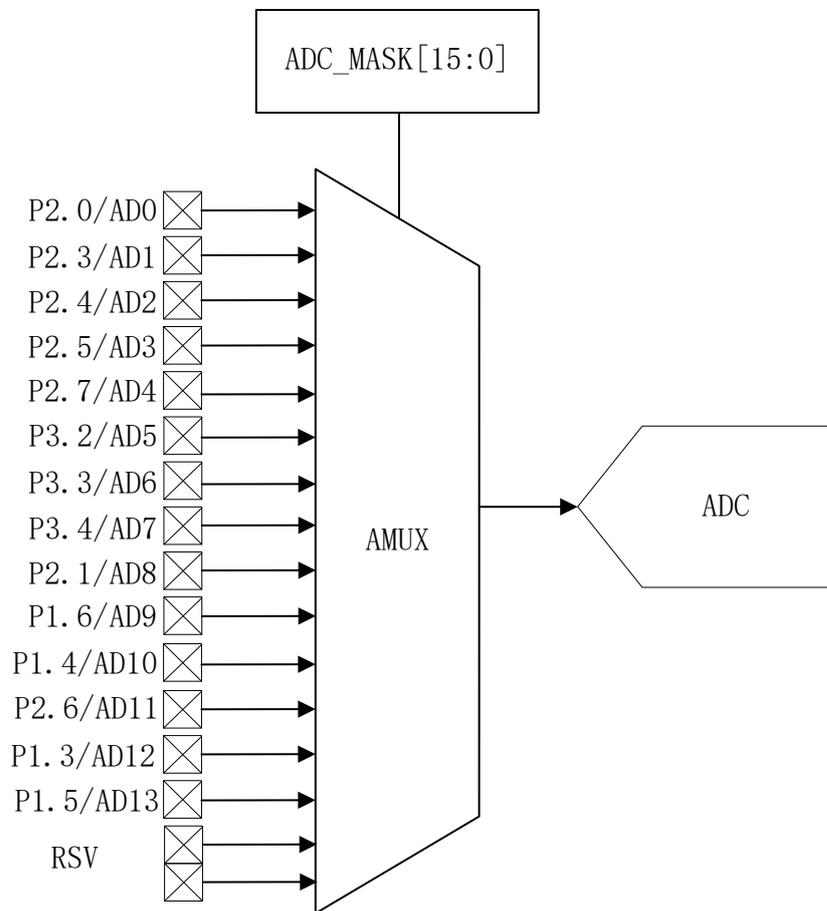


图 23-1 ADC 多路复用器框图

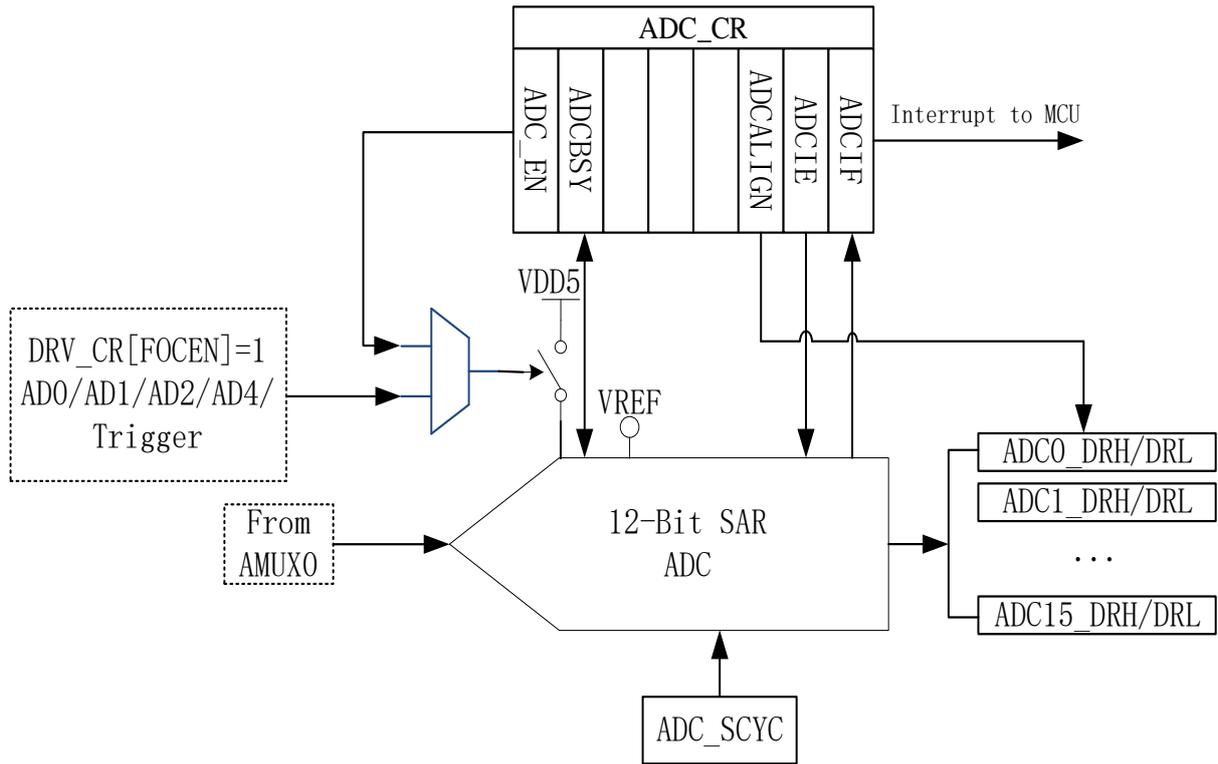


图 23-2 ADC 功能框图

23.3 ADC 操作说明

软件写寄存器 ADC_CR[ADCBSY]置 1 时将进行顺序扫描采样模式，当 FOC 功能启动后，芯片内部电路自动切入触发模式采样以支持电机驱动时序，触发结束后自动恢复为顺序扫描采样模式。触发采样优先级比顺序扫描采样优先级高，触发源来自于 FOC 模块。

注：ADC 转换时间参考 ADC 电气特性。

23.3.1 顺序扫描采样模式

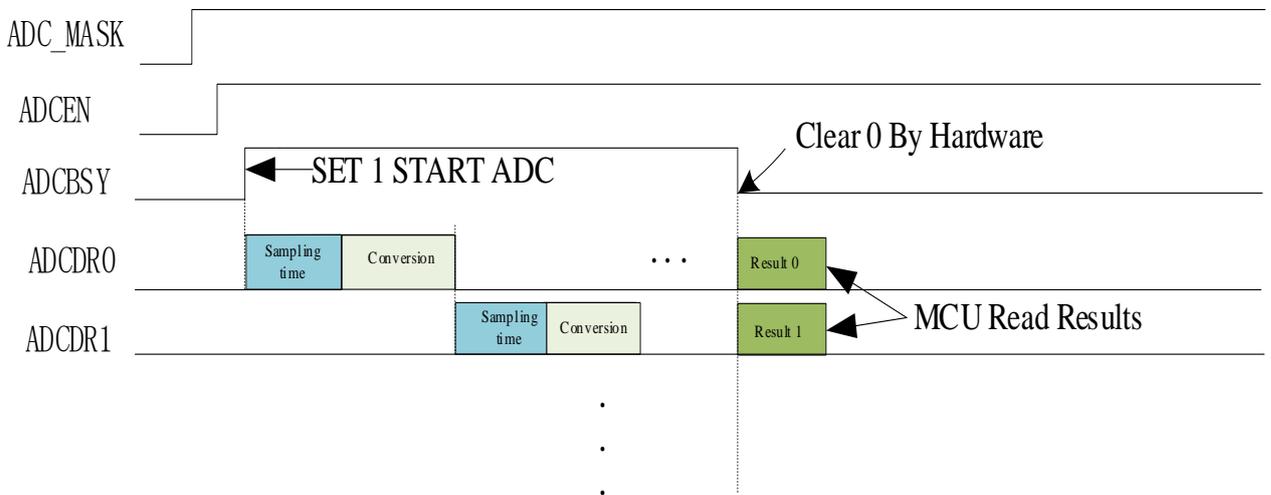


图 23-2 ADC 顺序扫描采样时序图

ADC 操作

- 设置合适的 ADC 参考电压 ADCREF

ADC 采用外部参考

设置 VREFEN=0(VREF_CR[4]), P3_AN[5]=1, P3_OE[5]=1, 外部参考从 P3.5 输入。

ADC 采用内部参考

设置 VREFEN=1(VREF_CR[4]), P3_AN[5]=1, P3_OE[5]=1, 内部 VREF 参考送出至 P3.5 引脚, 可接 0.1 ~ 1uF 电容提高 VREF 稳定性。VREF 参考电压挡位可由 VREFVSEL(VREF_CR[7:6])调节。

- 设置对应通道的编号即设置寄存器 ADC_MASK
- 设置合适的每个通道的采样周期 ADC_SCYC (最小值为 3)
- 设置 ADC_CR[ADCEN]位为 1, 使能 ADC
- 设置 ADC_CR[ADCBSY]位为 1 后, ADC 开始工作
- 确认 ADC_CR[ADCBSY]为零后可以读取 ADC 转换结果
- ADC 转换顺序根据使能的通道号从低到高 (即当使能 CH2/3/4 后, 依次采样转换 CH2/3/4, 然后在确认 ADCBSY 为零后读取单次转换结果)

23.3.2 触发采样模式

启动 FOC 功能后, ADC 可在电机驱动需要的时刻自动触发 ADC 采样。触发采样模式与顺序扫描采样模式可同时进行, 内部电路自动匹配两种不同模式的时序, 但触发模式与顺序扫描模式的 ADC 通道不宜重叠。

若启动 FOC 功能 (配置 DRV_CR[FOC_EN]=1), FOC 模块将自动启动 ADC 模块并在需要的时候触发 ADC 采样, 并将采样的值自动送至 FOC 模块。AD2 用于母线电压触发采样。

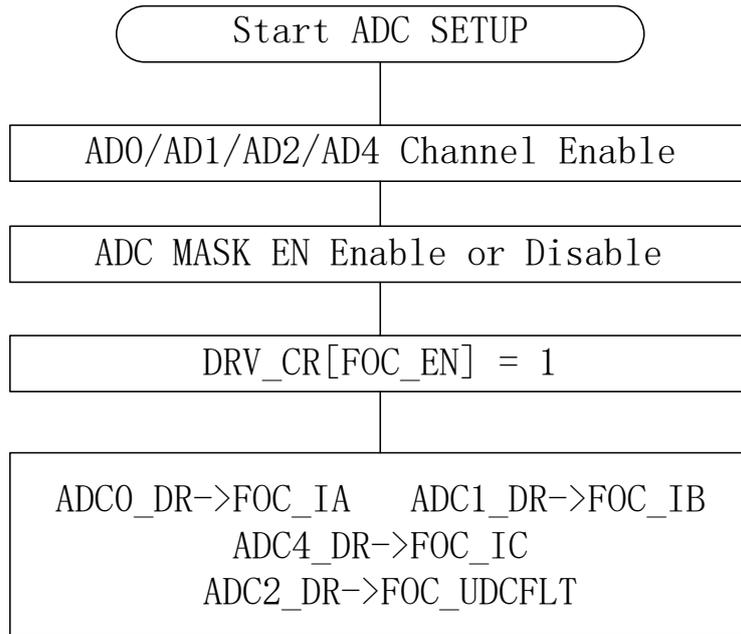


图 23-3 ADC 硬件触发采样流程

如图 23-3 所示，当 ADC 通道 0/1/2/4 使能，并且在 FOC 使能后，可由 FOC 模块硬件触发采样并直接读取结果。

23.3.3 输出数据格式

寄存器 ADC_DRH 和 ADC_DRL 包含每次转换完成时 ADC 输出转换代码的高字节和低字节。数据可以根据 ADC_CR[ADCALIGN]选择右对齐或左次高位对齐。输入从 0 到 VREF，输出数据代码如下表所示。ADC_DRH 和 ADC_DRL 寄存器中未使用的位被置为 0。

输入电压	右对齐 ADC_CR[ADCALIGN]=0	左次高对齐 ADC_CR[ADCALIGN]=1
0	0x0000	0x0000
VREF/2	0x0800	0x4000
VREF	0x0fff	0x7ff8

23.4 ADC 寄存器

23.4.1 ADC_CR(0x4039)

表 23-1 ADC_CR (0x4039)

位	7	6	5	4	3	2	1	0
名称	ADCEN	ADCBSY	RSV			ADCALIGN	ADCIE	ADCIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	ADCEN	使能 ADC 0:禁止。 1:使能。						
[6]	ADCBSY	ADC 启动 & ADC 忙标志 MCU 操作 ADC 时应先写 ADCEN 位, 使电路准备好, 再写 ADCBSY 进行转换。MCU 写 1 后开始 ADC 转换, 转换完毕硬件自动清 0。MCU 也可以读取此位以判断 ADC 是否处于转换过程中。若此位已经为 1 时 MCU 再写 1 无意义。此位 MCU 只可写 1, 写 0 无意义, 读出时表示 ADC 状态。 ADC_MASK=0 时此位写 1 无意义。						
[5:3]	RSV	保留						
[2]	ADCALIGN	ADC 数据次高位对齐使能 0: ADC 数据右对齐 (ADC 结果在 ADCx_DR[11:0])。 1: ADC 数据左次高位对齐 (ADC 结果在 ADCx_DR[14:3])。 注: FOC 触发采样模式不受影响, 固定为左次高位对齐						
[1]	ADCIE	ADC 中断使能。用于控制 ADCIF 是否向 MCU 发起中断事件。(不包含 FOC 触发模式中断) 0:禁止。 1:使能。						
[0]	ADCIF	ADC 中断标志位 当本次 ADC 转换完毕时, 硬件置 1。若 ADCIE=1 则向 MCU 发起 ADC 中断事件。 0:本次 ADC 转换未完毕。 1:本次 ADC 转换完毕。						

23.4.2 ADC_MASK={ADC_MASKH, ADC_MASKL} (0x4036 ~ 0x4037)

表 23-2 ADC_MASK={ADC_MASKH, ADC_MASKL} (0x4036~0x4037)

ADC_MASKH (0x4036)								
位	7	6	5	4	3	2	1	0
名称	CH15EN	CH14EN	CH13EN	CH12EN	CH11EN	CH10EN	CH9EN	CH8EN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
ADC_MASKL (0x4037)								
位	7	6	5	4	3	2	1	0
名称	CH7EN	CH6EN	CH5EN	CH4EN	CH3EN	CH2EN	CH1EN	CH0EN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15]	CH15EN	ADC 第 15 通道使能						
[14]	CH14EN	ADC 第 14 通道使能						
[13]	CH13EN	ADC 第 13 通道使能						
[12]	CH12EN	ADC 第 12 通道使能						
[11]	CH11EN	ADC 第 11 通道使能						

[10]	CH10EN	ADC 第 10 通道使能
[9]	CH9EN	ADC 第 9 通道使能
[8]	CH8EN	ADC 第 8 通道使能
[7]	CH7EN	ADC 第 7 通道使能
[6]	CH6EN	ADC 第 6 通道使能
[5]	CH5EN	ADC 第 5 通道使能
[4]	CH4EN	ADC 第 4 通道使能
[3]	CH3EN	ADC 第 3 通道使能
[2]	CH2EN	ADC 第 2 通道使能, 如果只使用 FOC 触发采样母线电压功能, CH2EN 无需配置为 1
[1]	CH1EN	ADC 第 1 通道使能
[0]	CHOEN	ADC 第 0 通道使能

23.4.3 ADC_SCYC={ADC_SCYCH[3:0],ADC_SCYCL}(0x4035[5:2],0x4038)

表 23-3 ADC_SCYC={ADC_SCYC[11:8],ADC_SCYCL}(0x4035[5:2],0x4038)

ADC_SCYC={ADC_SCYC[11:8],ADC_SCYCL}(0x4035[5:2],0x4038)								
ADC_SCYCH (0x4035)								
位	7	6	5	4	3	2	1	0
名称	DACEN	DACMOD	ADC_SCYC[11:8]				DAC2EN	RSV
类型	R/W	R/W	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	1	1	0	0
ADC_SCYCL (0x4038)								
位	7	6	5	4	3	2	1	0
名称	ADC_SCYCL [7:4]				ADC_SCYCL [3:0]			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	1	1	0	0	1	1
字段	名称	描述						
[11:8]	ADC_SCYC[11:8]	ADC 采样周期设置。通道 AD8、AD9、AD10、AD11、AD12、AD13 共用设置。 ADC_SCYC [11] = 0 时, 通道 AD8、AD9、AD10、AD11、AD12、AD13 采样周期为 ADC_SCYC [10:8] 个 ADC 时钟周期 ADC_SCYC [11] = 1 时, 通道 AD8、AD9、AD10、AD11、AD12、AD13 采样周期为 (ADC_SCYC [10:8]*8 + 7) 个 ADC 时钟周期 寄存器位在 0x4035[5:2]						
[7:4]	ADC_SCYCL [7:4]	ADC 采样周期设置, 通道 AD5、AD6、AD7、AD14、AD15 共用设置。 ADC_SCYC [7] = 0 时, 通道 AD5、AD6、AD7、AD14、AD15 采样周期为 ADC_SCYC [6:4] 个 ADC 时钟周期。 ADC_SCYC [7] = 1 时, 通道 AD5、AD6、AD7、AD14、AD15 采样周期为 (ADC_SCYC [6:4]*8 + 7) 个 ADC 时钟周期						
[3:0]	ADC_SCYCL [3:0]	ADC 采样周期设置, 通道 AD0、AD1、AD2、AD3、AD4 共用设置。 ADC_SCYC [3] = 0 时, 通道 AD0、AD1、AD2、AD3、AD4 采样周期为 ADC_SCYC [2:0] 个 ADC 时钟周期。 ADC_SCYC [3] = 1 时, 通道 AD0、AD1、AD2、AD3、AD4 采样周期为 (ADC_SCYC [2:0]*8 + 7) 个 ADC 时钟周期						

23.4.4 ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0FD8 ~ 0x0FD9)

表 23-4 ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0FD8~0x0FD9)

ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0FD8~0x0FD9)								
ADC0_DRH (0x0FD8)								
位	7	6	5	4	3	2	1	0

名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADCO_DRL (0x0FD9)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADCO_DR								
名称	ADCO_DR							
描述	顺序扫描模式 ADC 转换完成后, ADC 通道 0 转换结果数据根据 ADCALIGN 选择对齐方式 注: FOC 触发采样模式 ADC 结果不会更新至此寄存器							

23.4.5 ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0FDA ~ 0x0FDB)

表 23-5 ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0FDA~0x0FDB)

ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0FDA~0x0FDB)								
ADC1_DRH (0x0FDA)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC1_DRL (0x0FDB)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC1_DR								
名称	ADC1_DR							
描述	顺序扫描模式 ADC 转换完成后, ADC 通道 1 转换结果数据根据 ADCALIGN 选择对齐方式 注: FOC 触发采样模式 ADC 结果不会更新至此寄存器							

23.4.6 ADC2_DR={ADC2_DRH, ADC2_DRL}(0x0FDC ~ 0x0FDD)

表 23-6 ADC2_DR={ADC2_DRH, ADC2_DRL}(0x0FDC~0x0FDD)

ADC2_DR={ADC2_DRH, ADC2_DRL} (0x0FDC~0x0FDD)								
ADC2_DRH (0x0FDC)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC2_DRL (0x0FDD)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC2_DR								
名称	ADC2_DR							
描述	顺序扫描模式 ADC 转换完成后, ADC 通道 2 转换结果数据根据 ADCALIGN 选择对齐方式 注: FOC 触发采样模式 ADC 结果不会更新至此寄存器							

23.4.7 ADC3_DR={ADC3_DRH, ADC3_DRL}(0x0FDE ~ 0x0FDF)

表 23-7 ADC3_DR={ADC3_DRH, ADC3_DRL}(0x0FDE~0x0FDF)

ADC3_DR={ADC3_DRH, ADC3_DRL} (0x0FDE~0x0FDF)								
ADC3_DRH (0x0FDE)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC3_DRL (0x0FDF)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC3_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 3 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.8 ADC4_DR={ADC4_DRH, ADC4_DRL} (0x0FE0 ~ 0x0FE1)

表 23-8 ADC4_DR={ADC4_DRH, ADC4_DRL}(0x0FE0~0x0FE1)

ADC4_DR={ADC4_DRH, ADC4_DRL} (0x0FE0~0x0FE1)								
ADC4_DRH (0x0FE0)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC4_DRL (0x0FE1)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC4_DR	顺序扫描模式 ADC 转换完成后, ADC 通道 4 转换结果数据根据 ADCALIGN 选择对齐方式 注: FOC 触发采样模式 ADC 结果不会更新至此寄存器						

23.4.9 ADC5_DR={ADC5_DRH, ADC5_DRL}(0x0FE2 ~ 0x0FE3)

表 23-9 ADC5_DR={ADC5_DRH, ADC5_DRL}(0x0FE2~0x0FE3)

ADC5_DR={ADC5_DRH, ADC5_DRL} (0x0FE2~0x0FE3)								
ADC5_DRH (0x0FE2)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC5_DRL (0x0FE3)								

位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:0]	ADC5_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 5 转换结果数据根据 ADCALIGN 选择对齐方式							

23.4.10 ADC6_DR={ADC6_DRH, ADC6_DRL}(0x0FE4 ~ 0x0FE5)

表 23-10 ADC6_DR={ADC6_DRH, ADC6_DRL} (0x0FE4~0x0FE5)

ADC6_DR={ADC6_DRH, ADC6_DRL} (0x0FE4~0x0FE5)									
ADC6_DRH (0x0FE4)									
位	7	6	5	4	3	2	1	0	
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
ADC6_DRL (0x0FE5)									
位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:0]	ADC6_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 6 转换结果数据根据 ADCALIGN 选择对齐方式							

23.4.11 ADC7_DR={ADC7_DRH, ADC7_DRL}(0x0FE6 ~ 0x0FE7)

表 23-11 ADC7_DR={ADC7_DRH, ADC7_DRL}(0x0FE4~0x0FE5)

ADC7_DR={ADC7_DRH, ADC7_DRL} (0x0FE4~0x0FE5)									
ADC7_DRH (0x0FE4)									
位	7	6	5	4	3	2	1	0	
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
ADC7_DRL (0x0FE5)									
位	7	6	5	4	3	2	1	0	
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]	
类型	R	R	R	R	R	R	R	R	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:0]	ADC7_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 7 转换结果数据根据 ADCALIGN 选择对齐方式							

23.4.12 ADC8_DR={ADC8_DRH, ADC8_DRL}(0x0FE8 ~ 0x0FE9)

表 23-12 ADC8_DR={ADC8_DRH, ADC8_DRL}(0x0FE8~0x0FE9)

ADC8_DR={ADC8_DRH, ADC8_DRL} (0x0FE8~0x0FE9)								
ADC8_DRH (0x0FE8)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC8_DRL (0x0FE9)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC8_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 8 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.13 ADC9_DR={ADC9_DRH, ADC9_DRL}(0x0FEA ~ 0x0FEB)

表 23-13 ADC9_DR={ADC9_DRH, ADC9_DRL}(0x0FEA~0x0FEB)

ADC9_DR={ADC9_DRH, ADC9_DRL} (0x0FEA~0x0FEB)								
ADC9_DRH (0x0FEA)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC9_DRL (0x0FEB)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC9_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 9 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.14 ADC10_DR={ADC10_DRH, ADC10_DRL}(0x0FEC ~ 0x0FED)

表 23-14 ADC10_DR={ADC10_DRH, ADC10_DRL}(0x0FEC~0x0FED)

ADC10_DR={ADC10_DRH, ADC10_DRL} (0x0FEC~0x0FED)								
ADC10_DRH (0x0FEC)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC10_DRL (0x0FED)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R

复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC10_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 10 转换结果 数据根据 ADCALIGN 选择对齐方式						

23.4.15 ADC11_DR={ADC11_DRH, ADC11_DRL}(0x0FEE ~ 0x0FEF)

表 23-15 ADC11_DR={ADC11_DRH, ADC11_DRL}(0x0FEE~0x0FEF)

ADC11_DR={ADC11_DRH, ADC11_DRL} (0x0FEE~0x0FEF)								
ADC11_DRH (0x0FEE)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC11_DRL (0x0FEF)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC11_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 11 转换结果 数据根据 ADCALIGN 选择对齐方式						

23.4.16 ADC12_DR={ADC12_DRH, ADC12_DRL}(0x0FF0 ~ 0x0FF1)

表 23-16 ADC12_DR={ADC12_DRH, ADC12_DRL}(0x0FF0~0x0FF1)

ADC12_DR={ADC12_DRH, ADC12_DRL} (0x0FF0~0x0FF1)								
ADC12_DRH (0x0FF0)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC12_DRL (0x0FF1)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC12_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 12 转换结果 数据根据 ADCALIGN 选择对齐方式						

23.4.17 ADC13_DR={ADC13_DRH, ADC13_DRL}(0x0FF2 ~ 0x0FF3)

表 23-17 ADC13_DR={ADC13_DRH, ADC13_DRL}(0x0FF2~0x0FF3)

ADC13_DR={ADC13_DRH, ADC13_DRL} (0x0FF2~0x0FF3)								
ADC13_DRH (0x0FF2)								
位	7	6	5	4	3	2	1	0

名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC13_DRL (0x0FF3)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC13_DR								
字段	名称	描述						
[15:0]	ADC13_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 13 转换结果 数据根据 ADCALIGN 选择对齐方式						

23.4.18 ADC14_DR={ADC14_DRH, ADC14_DRL}(0x0FF4 ~ 0x0FF5)

表 23-18 ADC14_DR={ADC14_DRH, ADC14_DRL}(0x0FF4~0x0FF5)

ADC14_DR={ADC14_DRH, ADC14_DRL} (0x0FF4~0x0FF5)								
ADC14_DRH (0x0FF4)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC14_DRL (0x0FF5)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC14_DR								
字段	名称	描述						
[15:0]	ADC14_DR	顺序扫描模式 ADC 转换完成后, ADC 通道 14 转换结果 数据根据 ADCALIGN 选择对齐方式						

23.4.19 ADC15_DR={ADC15_DRH, ADC15_DRL}(0x0FF6 ~ 0x0FF7)

表 23-19 ADC15_DR={ADC15_DRH, ADC15_DRL}(0x0FF6~0x0FF7)

ADC15_DR={ADC15_DRH, ADC15_DRL} (0x0FF6~0x0FF7)								
ADC15_DRH (0x0FF6)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC15_DRL (0x0FF7)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC15_DR								
字段	名称	描述						
[15:0]	ADC15_DR	顺序扫描模式 ADC 转换完成后, ADC 通道 15 转换结果 数据根据 ADCALIGN 选择对齐方式						

24 DAC

24.1 DAC 简介

FU6815 系列内部集成三个 DAC 模块，其中 DAC0 为 9 位数模转换器，DAC1 为 6 位数模转换器，DAC2 为 8 位的数模转换器。

24.2 DAC0 功能框图

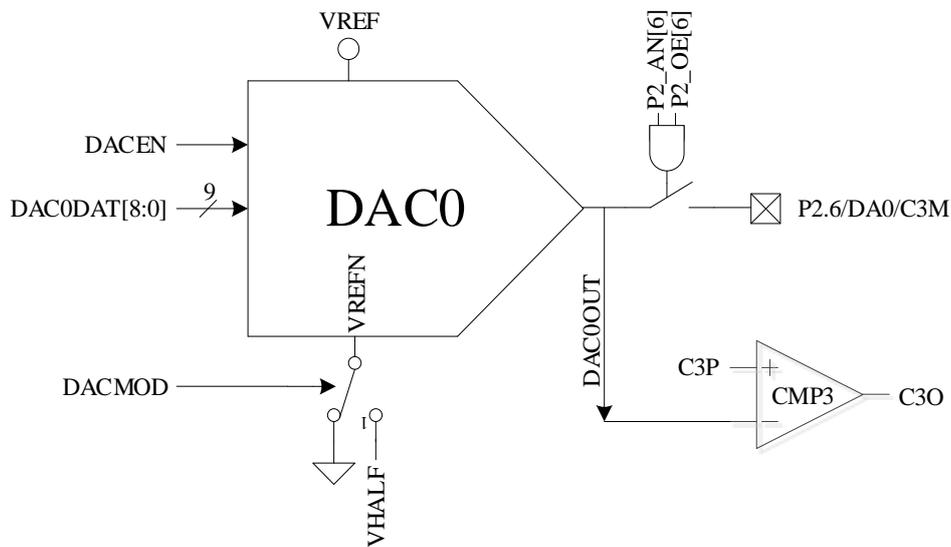


图 24-1 DAC0 功能框图

如图 24-1 所示，DAC0 将 9 位的数字数据转换为模拟电压送至比较器 3 的负输入端可以用于母线过流保护，同时可以配置输出至 P2.6 引脚。

注意：

1. DAC0 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放电压跟随后输出
2. 如需 DAC0 输出至 P2.6/DA0 引脚，配置：P2_AN[6]=1, P2_OE[6]=1
3. DAC0 使用 VREF 作参考电压，使能 DAC0 需要配置：VREF_CR [VREFEN]=1, DAC_CR [DACEN]=1
4. 输出电压范围由 DAC_CR[DACMOD]设定。DAC_CR[DACMOD]=0 时，输出电压范围为 0~VREF，DAC_CR[DACMOD]=1 时为半电压输出模式，输出电压范围 VHALF~VREF。

DAC0DAT[8:0]	DAC 输出电压 DAC_CR[DACMOD]=0	DAC 输出电压 DAC_CR[DACMOD]=1
0x000	0	VHALF
0x100	VREF/2	(VREF-VHALF)/2+VHALF
0x1FF	VREF*511/512	(VREF-VHALF)*511/512+VHALF

24.3 DAC1 功能框图

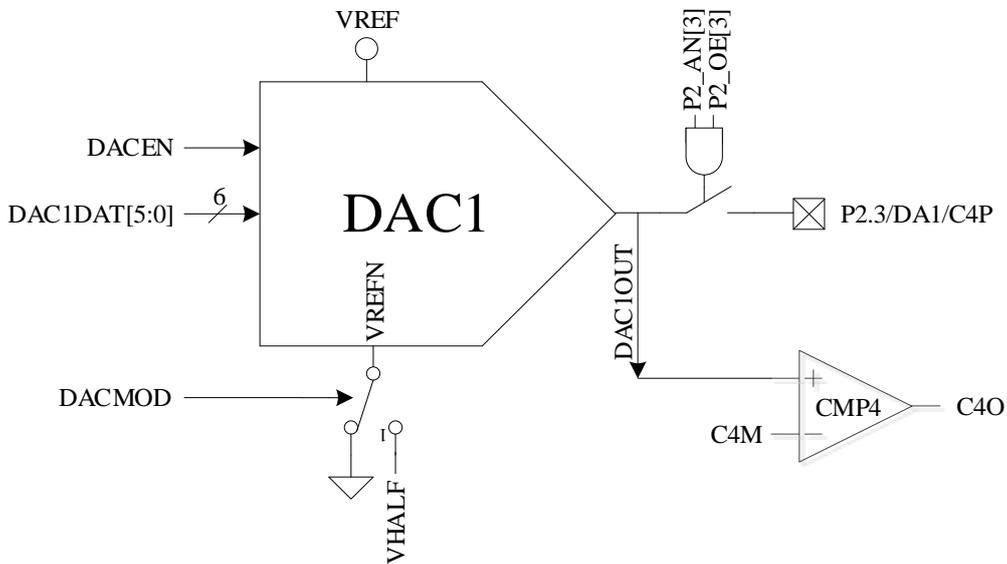


图 24-2 DAC1 功能框图

如图 24-2 所示，DAC1 将 6 位的数字信号转换为模拟电压送至比较器 4 的正输入端可以用于逐波限流使用，同时可以配置输出至 P2.3 引脚。

注意：

1. DAC1 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放电压跟随后输出
2. 如需 DAC1 输出至 P2.3/DA1 引脚，配置：P2_AN[3]=1, P2_OE[3]=1
3. DAC1 使用 VREF 作参考电压，使能 DAC1 需要配置：VREF_CR [VREFEN]=1, DAC_CR [DACEN]=1
4. 输出电压范围由 DAC_CR[DACMOD]设定。DAC_CR[DACMOD]=0 时，输出电压范围为 0~VREF，DAC_CR[DACMOD]=1 时为半电压输出模式，输出电压范围 VHALF~VREF。

DAC1DAT[5:0]	DAC 输出电压 DAC_CR[DACMOD]=0	DAC 输出电压 DAC_CR[DACMOD]=1
0x00	0	VHALF
0x20	VREF/2	(VREF-VHALF)/2+VHALF
0x3F	VREF*63/64	(VREF-VHALF)*63/64+VHALF

24.4 DAC2 功能框图

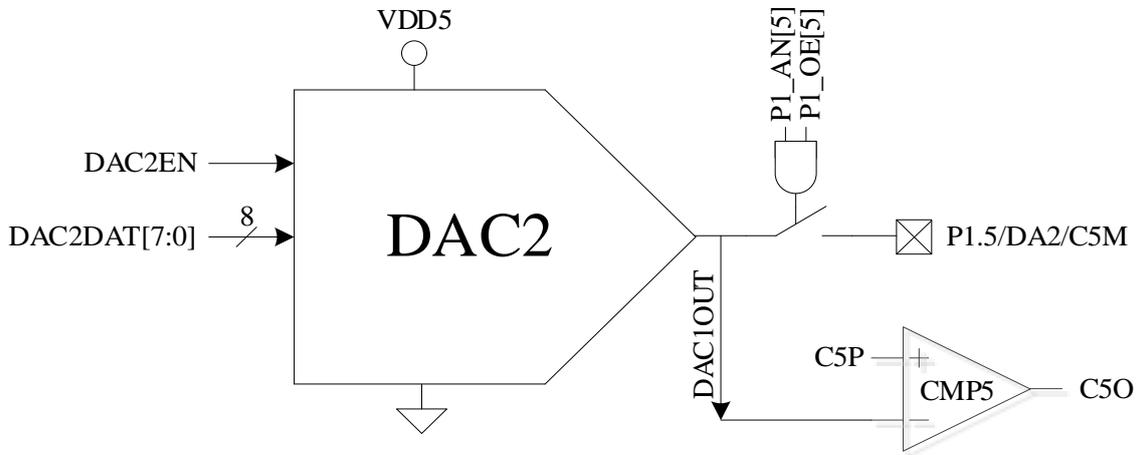


图 24-3 DAC2 功能框图

如图 24-1 所示，DAC2 将 8 位的数字数据转换为模拟电压送至比较器 5，同时可以配置输出至 P1.5 引脚。

注意：

1. DAC2 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放电压跟随后输出
2. 如需 DAC0 输出至 P1.5/DA2 引脚，配置：P1_AN[5]=1, P1_OE[5]=1
3. DAC2 使用 VDD5 作参考电压，使能 DAC2 需要配置：VREF_CR [VREFEN]=1, DAC_CR [DACEN]=1

DAC2DAT[7:0]	DAC 输出电压
0x00	0
0x80	VDD5/2
0xFF	VDD5*255/256

24.5 DAC 寄存器

24.5.1 DAC_CR (0x4035)

表 24-1 DAC_CR (0x4035)

位	7	6	5	4	3	2	1	0
名称	DACO_1EN	DACMOD	ADC_SCYC[11:8]				DAC2EN	RSV
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	1	1	0	0
字段	名称	描述						
[7]	DACO_1EN	DACO&1 使能 0: DACO&1 禁止。 1: DACO&1 使能。						
[6]	DACMOD	DAC 模式设置 0: 正常模式, DAC 输出电压范围为 0 到 VREF。 1: 半电压转换模式, DAC 输出电压范围为 VHALF 到 VREF。						
[5: 2]	ADC_SCYC[11:8]	见 ADC_SCYC 说明						
[1]	DAC2EN	DAC2 使能 0: DAC2 禁止 1: DAC2 使能						
[0]	RSV	保留						

24.5.2 DAC0_DR (0x404B)

表 24-2 DAC0_DR (0x404B)

位	7	6	5	4	3	2	1	0
名称	DACODAT[8:1]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	DACODAT[8:1]	DAC0 控制器高 8Bit 数据输入						

24.5.3 DAC1_DR (0x404A)

表 24-3 DAC1_DR (0x404A)

位	7	6	5	4	3	2	1	0
名称	DACODAT[0]	RSV	DAC1DAT[5:0]					
类型	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DACODAT[0]	DAC0 控制器最低位数据输入						
[6]	RSV	保留						
[5:0]	DAC1DAT[5:0]	DAC1 控制器 6Bit 数据输入						

24.5.4 DAC2_DR (0x4049)

表 24-4 DAC2_DR (0x4049)

位	7	6	5	4	3	2	1	0
名称	DAC2DAT[7:0]							
类型	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	DAC2DAT[7:0]	DAC2 控制器 8Bit 数据输入						

25 DMA

25.1 DMA 功能与说明

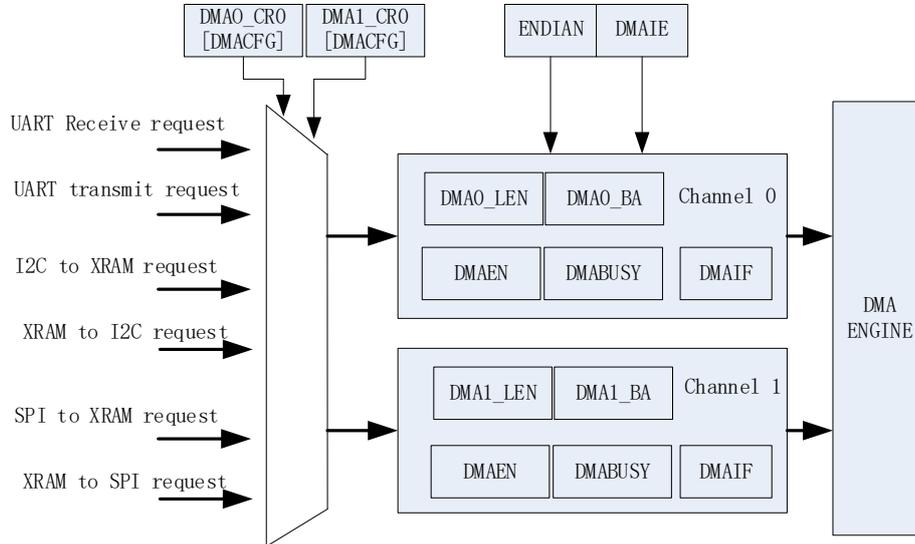


图 25-1 DMA 功能框图

DMA 模块包含一个双通道的 DMA 控制器，它实现了外设（SPI、UART、I2C）与 XRAM 之间的直接数据传输（不可以读取 IRAM 数据），传输过程中 DMA 对 XRAM 的访问动作不干扰 CPU 对 XRAM 的正常读写操作。传输的长度和 XRAM 访问的起始地址可设置，支持传输过程中的大小端模式设置，支持中断使能。

启动 DMA 的操作过程一般是：先配置好外设并使能外设，再根据需求通过 DMAx_CR0[CFG] 设置 DMA 接管外设输入输出通道。设置 DMA 中断使能、传输顺序以及传输长度和 XRAM 起始地址，然后写 DMAx_CR0[EN]和 DMAx_CR0[BSY]为 1，即可启动 DMA。数据传输完毕后，中断标志位 DMAIF 硬件置 1，可用软件将其清零。再次启动 DMA 时无须再次设置配置位，只需写 DMAx_CR0[BSY]为 1，即可再次启动 DMA。

25.2 DMA 寄存器

ADDR	XSFR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0	
0x403A	DMA0_CR0	DAMEN	DMABSY	DMACFG[2:0]			DMA IE	ENDIAN	DMAIF	
0x403B	DMA1_CR0	DMAEN	DMABSY	DMACFG[2:0]			DBG_SW	DBG_EN	DMAIF	
0x403C	DMA0_CR1	DMA0_LEN[5:0]								
0x403D							DMA0_BA[10:8]			
0x403E		DMA0_BA[7:0]								
0x403F	DMA1_CR1	DMA1_LEN[5:0]								
0x4040							DMA1_BA[10:8]			
0x4041		DMA1_BA[7:0]								

25.2.1 DMA0_CR0 (0x403A)

表 25-1 DMA0_CR0 (0x403A)

位	7	6	5	4	3	2	1	0
名称	DMAEN	DMABSY	DMACFG2	DMACFG1	DMACFG0	DMAIE	ENDIAN	DMAIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DMAEN	DMA 通道 0 使能						
[6]	DMABSY	DMA 通道 0 状态/启动 读： 0:通道 0 传输已完成，或者未进入传输状态。 1:通道 0 正在传输。 写： 0: 无意义。 1: 启动通道 0 开始传输。						
[5:3]	DMACFG [2:0]	DMA 通道 0 外设与方向选择位 000: 从 UART 到 XRAM 001: 从 XRAM 到 UART. 010: 从 I2C 到 XRAM 011: 从 XRAM 到 I2C 100: 从 SPI 到 XRAM 101: 从 XRAM 到 SPI 110: 从 UART2 到 XRAM 111: 从 XRAM 到 UART2. 当通道 0 状态忙（忙代表当前通道正在传输）时不可改变。						
[2]	DMAIE	DMA 中断使能 0: 禁止 DMA 向 CPU 发出中断请求 1: 使能 DMA 向 CPU 发出中断请求，当中断标志 DMAIF 为 1 时，即向 CPU 发出中断请求						
[1]	ENDIAN	DMA 数据传输顺序 0: 高位字节先接收或发送。 1: 低位字节先接收或发送。 此位的设置针对 16 位数据模式，8 位数据模式时应配置为 0。 当通道 0 或 1 状态忙时不可改变。						
[0]	DMAIF	DMA 通道 0 传输中断标志位。硬件置 1，软件清 0。 0: 无中断产生。 1: 通道 0 传输完成。（DMAIE =1 时，向 CPU 发出中断请求，否则仅产生标志）						

25.2.2 DMA1_CR0 (0x403B)

表 25-2 DMA1_CR0 (0x403B)

位	7	6	5	4	3	2	1	0
名称	DMAEN	DMABSY	DMACFG2	DMACFG1	DMACFG0	DBGSW	DBGEN	DMAIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DMAEN	DMA 通道 1 使能						
[6]	DMABSY	DMA 通道 1 状态/启动 读： 0：通道 1 传输已完成，或者未进入传输状态。 1：通道 1 正在传输。 写： 0：无意义。 1：启动通道 1 开始传输。						
[5:3]	DMACFG [2:0]	DMA 通道 1 外设与方向选择位 000：从 UART 到 XRAM 001：从 XRAM 到 UART。 010：从 I2C 到 XRAM 011：从 XRAM 到 I2C 100：从 SPI 到 XRAM 101：从 XRAM 到 SPI 110：从 UART2 到 XRAM 111：从 XRAM 到 UART2。 当通道 1 状态忙时不可改变。						
[2]	DBGSW	DBG 模式（电机调试）指向区域 0：DEBUG 区域选择 XSFR(导出地址空间：0x4020 ~ 0x40FF) 1：DEBUG 区域选择 XRAM(导出地址空间：0x0000 ~ 0x0317)						
[1]	DBGEN	DBG 模式（电机调试）使能 0：正常模式 1：DEBUG 模式 当 DMA1_CR0[DMACFG]配置为 101，DBG_EN=1 时，DMA 将进入 DEBUG 模式，此时如果使能 SPI（SPI_EN=1），SPI 为 3 线主机只发模式(MISO 线无效)，DMA 自动、反复将 DMA_CR0[DBGSW]指定区域里的相关数据通过 SPI MOSI 发送出去，DMA1_BA/DMA1_LEN 用于指定区域内相关数据的起始地址和范围。发送时 NSS 自动变为低，每发送完一次循环，NSS 自动变为高电平一次，然后继续下一次循环发送。 进入 DEBUG 模式后，DMA 通道 1 中断自动关闭。						
[0]	DMAIF	DMA 通道 1 中断标志位 硬件置 1，软件清 0。 0：无中断产生。 1：通道 1 传输完成。（DMAIE =1 时，向 CPU 发出中断请求，否则仅产生标志）						

25.2.3 DMA0_LEN (0x403C)

表 25-3 DMA0_LEN (0x403C)

位	7	6	5	4	3	2	1	0
名称	RSV		DMA0_LEN					

类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5:0]	DMA0_LEN	DMA 通道 0 传输长度配置 写：DMA 通道 0 XRAM 数据传输长度。 当通道 0 状态忙时不可改变。当 DMA0_CRO[ENDIAN]=1(低字节先传送)时，推荐 DMA0_LEN 设置为奇数。 读：DMA 通道 0 目前传输的字节是第几字节（0 表示第 1 字节）						

25.2.4 DMA0_BA (0x403E、0x403F)

表 25-4 DMA0_BAH (0x403E) DMA0_BAL (0x403F)

DMA0_BA (0x403E、0x403F)								
DMA0_BAH (0x403E)								
位	7	6	5	4	3	2	1	0
名称	RSV					DMA0_BA[10:8]		
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DMA0_BAL (0x403F)								
位	7	6	5	4	3	2	1	0
名称	DMA0_BA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[10:0]	DMA0_BA	DMA 通道 0 传输数据起始地址设定 DMA 通道 0 XRAM 首地址 当通道 0 状态忙时不可改变 注意，通道 0 传输的 XRAM 地址空间区域为：DMA0_BA [10:0] ~ (DMA0_BA [10:0] + DMA0_LEN[5:0])。						

25.2.5 DMA1_LEN (0x403D)

表 25-5 DMA1_LEN (0x403D)

位	7	6	5	4	3	2	1	0
名称	RSV		DMA1_LEN					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5:0]	DMA1_LEN	DMA 通道 1 传输数据长度配置 写：DMA 通道 1 XRAM 数据传输长度。 当通道 1 状态忙时不可改变。当 DMA0_CRO[ENDIAN]=1(低字节先传输)时，推荐 DMA1_LEN 设置为奇数。 读：DMA 通道 1 目前传输的字节是第几字节（0 表示第 1 字节）						

25.2.6 DMA1_BA (0x4040、0x4041)

表 25-6 DMA1_BAH (0x4040) DMA1_BAL (0x4041)

DMA1_BA (0x4040、0x4041)									
DMA1_BAH (0x4040)									
位	7	6	5	4	3	2	1	0	
名称	RSV					DMA1_BA[10:8]			
类型	R	R	R	R	R	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
DMA1_BAL (0x4041)									
位	7	6	5	4	3	2	1	0	
名称	DMA1_BA[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:11]	RSV	保留							
[10:0]	DMA1_BA	DMA 通道 1 传输数据起始地址配置 DMA 通道 1 XRAM 起始地址 当通道 1 状态忙时不可改变 注意，通道 1 传输数据的 XRAM 地址空间区域为：DMA1_BA[10:0] ~ (DMA1_BA [10:0] + DMA1_LEN[5:0])。							

当 DMA 通道外设选择为 I2C 时（包括从 I2C 到 XRAM、从 XRAM 到 I2C），I2C 通讯的 START+Address 中断仍需 MCU 软件清除。I2C 为从机时，若遇到 STOP，需软件清 0 寄存器 I2C_SR[STOP]，以清除 I2C 中断，并应重新启动 DMA 传输。

26 VREF

26.1 VREF 模块的操作说明

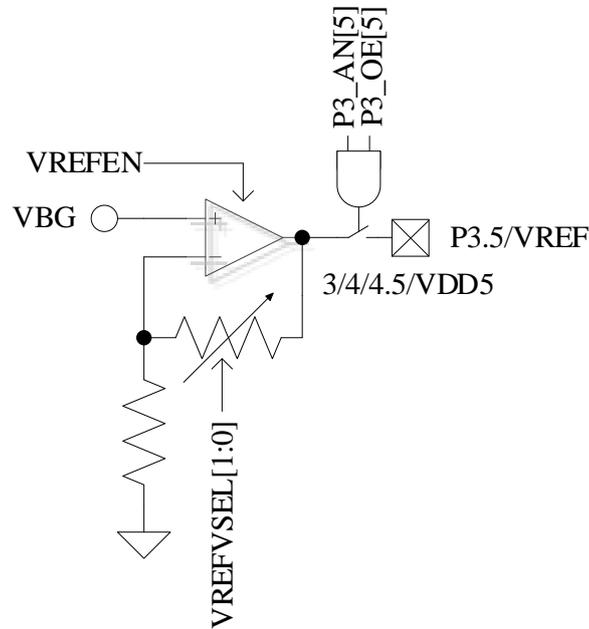


图 26-1 VREF 模块的端口输入输出情况

VREF 模块的端口情况如图 26-1 所示。VREF 是参考电压生成模块，可向 ADC 和 DAC 模块提供内部参考基准电压。VBG 是由芯片内部提供的电压。

要使 VREF 工作，需要配置寄存器如下：VREF_CR[VREFEN]=1，使能 VREF。VREF_CR[VREFVSEL]选择输出电压，具体见表 26-1。如需输出 VREF 电压至芯片引脚，配置 P3_AN[5]=1& P3_OE[5]=1。VREF 电压在芯片内部用于 ADC 的参考电压和 DAC 的参考电压。

26.2 VREF 模块的寄存器

26.2.1 VREF_VHALF_CR (0x404F)

表 26-1 VREF_VHALF_CR(0x404F)

位	7	6	5	4	3	2	1	0
名称	VRVSEL		RSV	VREFEN	RSV	VHALFSEL		VHALFEN
类型	R/W	R/W	R	R/W	R	R/W	R/W	R/W
复位值	0	0	0	0	0	1	1	0
字段	名称	描述						
[7:6]	VRVSEL	VREF 模块输出参考电压选择 01: VDD5 00: 4.5V 11: 4V 10: 3V						
[5]	RSV	保留						
[4]	VREFEN	VREF 模块使能信号，VREF 电压可用于给 ADC 提供内部参考基准 0: 禁止内部 VREF 参考，如设置 P3_AN[5]=1，P3_OE[5]=1，外部参考从 P3.5 输入。 1: 使能内部 VREF 参考，如设置 P3_AN[5]=1，P3_OE[5]=1，内部 VREF 参考送出至 P3.5 引脚，可接 0.1~1uF 电容提高 VREF 稳定性。						
[3]	RSV	保留						
[2:1]	VHALFSEL	VHALF 工作电压选择 (VREF 系数) 00:1/8 01:1/4 10:25/64 11:1/2 (default)						
[0]	VHALFEN	VHALF 使能 0: 禁止 1: 使能						

27 VHALF

27.1 VHALF 模块的操作说明

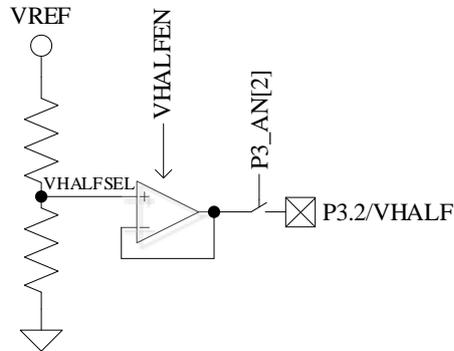


图 27-1 VHALF 模块的端口输入输出情况

VHALF 模块的构造图 27-1 所示。VHALF 的作用是产生一个参考电压，其电压值受寄存器 VREF_CR[VHALFSEL[2:1]]控制，分别为 00: VREF/8、01: VREF/4、10: VREF*25/64、11: VREF/2(Default)

要使 VHALF 模块正常工作，需配置寄存器如下：VREF_CR[VHALFEN]=1，使能 VHALF，并将其输出至 P3.2 引脚。

27.2 VHALF 模块的寄存器

VHALF 控制寄存器参考表 26-1。

28 运放

28.1 简介

FU6815/65 集成最多有 4 个高速独立运算放大器，分别为 AMP0、AMP1、AMP2、AMP3。每个运放均有独立的使能端，均可配置为可编程增益运算放大器。

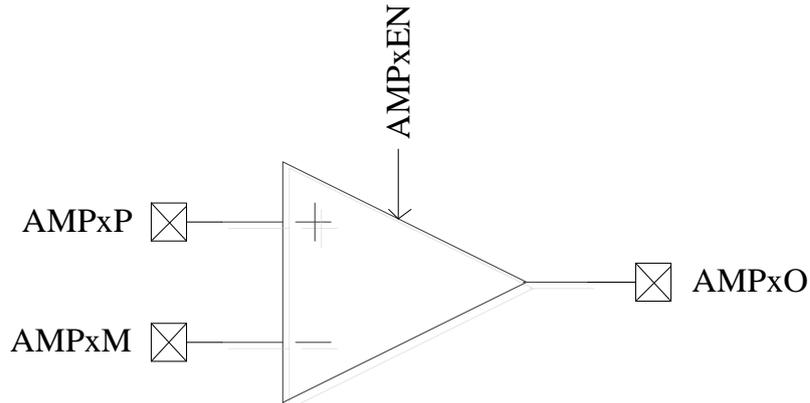


图 28-1 运算放大模块示意图

28.2 运放操作说明

28.2.1 母线电流运放 AMP0

运放可配置为以下工作模式：

- 普通模式：AMP_CR1[AMP0_GAIN]=000B
- PGA 差分输入模式：AMP_CR1[AMP0_GAIN]=001B~100B, AMP_CR0 [AMP0M_GND]=0
- PGA 单端输入模式：AMP_CR1[AMP0_GAIN]=001B~100B, AMP_CR0 [AMP0M_GND]=1

28.2.1.1 AMP0 普通模式

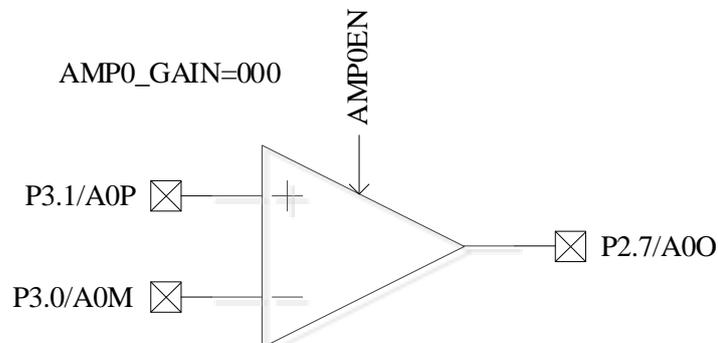


图 28-2 运放 AMP0 普通模式

如果要使能 AMP0，需配置：AMP_CR0[AMP0EN]=1。

运放 AMP0 的输入输出端对应的端口如图 28-2 所示。使能 AMP0 运放前，应先将该运放相关联的三个端口 P2.7, P3.0, P3.1 全部配置为模拟信号模式，设置 P2_AN[7]=1, P3_AN[1:0]=11B。

28.2.1.2 AMP0 PGA 差分输入模式

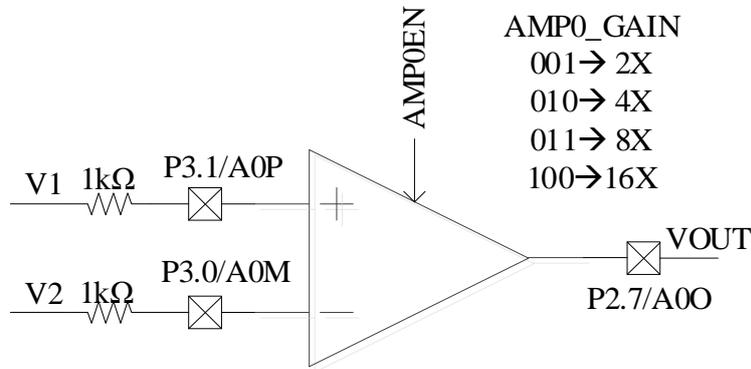


图 28-3 AMP0 工作在 PGA 差分输入模式

如图 28-3 所示，AMP0 的正输入端和负输入端分别在外部串联一个 1kΩ 的电阻。

使用 AMP0 差分输入模式时的设定如下：

- 将运放相关联的三个 GPIO 口全部变成模拟模式
- 通过 AMP0_GAIN 设定放大倍数
- AMP_CR0 [AMP0M_GND]=0
- AMP_CR0[AMP0EN]置 1，使能 AMP0

运放的输出与输入之间的关系如下所示：

$$V_{out} = V_{HALF} + (V_1 - V_2) * AMP0_GAIN$$

28.2.1.3 AMP0 PGA 单端输入模式

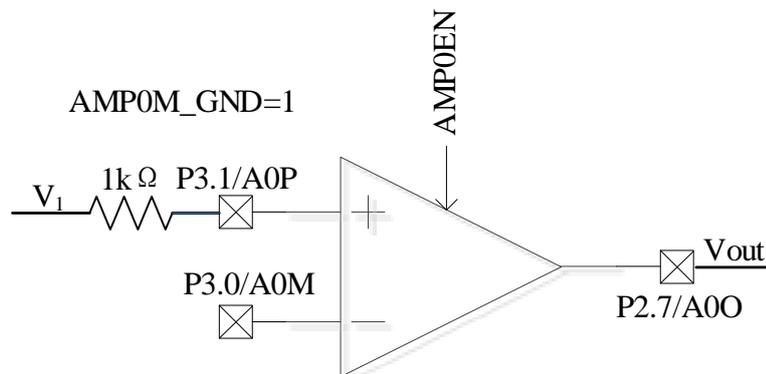


图 28-4 AMP0 工作在 PGA 单端输入模式（负端内部接 GND）

如图 28-4 所示，AMP0 的正输入端在外部串联一个 1kΩ 的电阻，负输入端芯片内部连接到 GND。

使用 AMP0 单端输入模式时的设定如下：

- 将运放相关联的三个 GPIO 口全部变成模拟模式
- 通过 AMP0_GAIN 设定放大倍数
- AMP_CR0 [AMP0M_GND]=1
- AMP_CR0[AMP0EN]置 1，使能 AMP0

运放的输出与输入之间的关系如下所示：

$$\text{AMP0_GAIN 设定 2 倍时 } V_{\text{out}} = 7/6 * V_{\text{HALF}} + 7/3 * V_1$$

$$\text{AMP0_GAIN 设定 4 倍时 } V_{\text{out}} = 6/5 * V_{\text{HALF}} + 24/5 * V_1$$

$$\text{AMP0_GAIN 设定 8 倍时 } V_{\text{out}} = 11/9 * V_{\text{HALF}} + 88/9 * V_1$$

$$\text{AMP0_GAIN 设定 16 倍时 } V_{\text{out}} = 21/17 * V_{\text{HALF}} + 336/17 * V_1$$

28.2.2 相电流运放 AMP1/2

运放可配置为以下工作模式：

- 普通模式：AMP_CR1[AMP_PH_GAIN]=000B
- PGA 差分输入模式：AMP_CR1[AMP_PH_GAIN]=001B~100B，AMP_CR0 [AMP12M_GND]=0
- PGA 单端输入模式：AMP_CR1[AMP_PH_GAIN]=001B~100B，AMP_CR0 [AMP12M_GND]=1

28.2.2.1 AMP1 普通模式

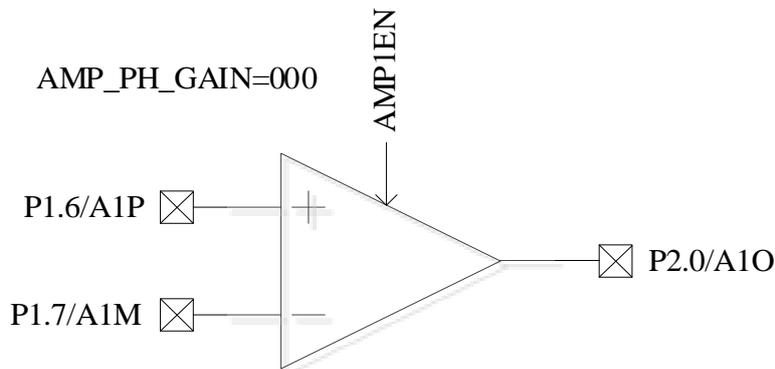


图 28-5 AMP1 输入输出相关端口

如果要使能运放 AMP1，需配置：AMP_CR0[AMP1EN]=1。

相电流运放的输入输出端对应的端口如图 28-5 所示。使能 AMP1 运放前，应先将该运放相关联的三个端口 P1.6，P1.7，P2.0 全部设置成模拟信号模式，设置 P1_AN[7:6]=11B，P2_AN[0]=1B。

28.2.2.2 AMP2 普通模式

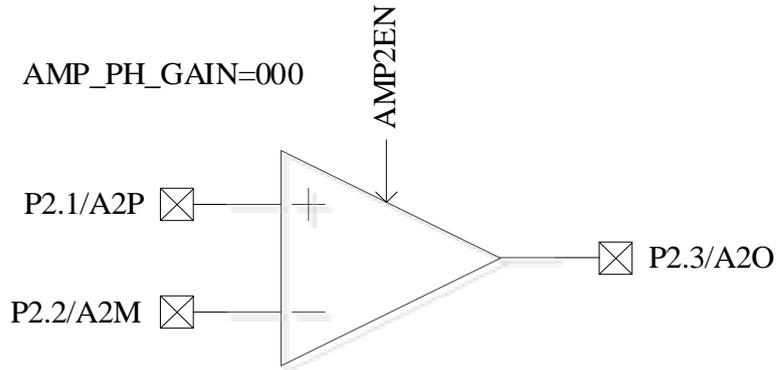


图 28-6 AMP2 输入输出相关端口

如果要使能运放 AMP2，需配置：AMP_CR0[AMP2EN]=1。

运放 AMP2 的输入输出端对应的端口如图 28-6 所示。使能 AMP2 运放前，应先将该运放相关联的三个端口 P2.1，P2.2，P2.3 全部设置成模拟信号模式，设置 P2_AN[3:1]=111B。

28.2.2.3 AMP1 PGA 差分输入模式

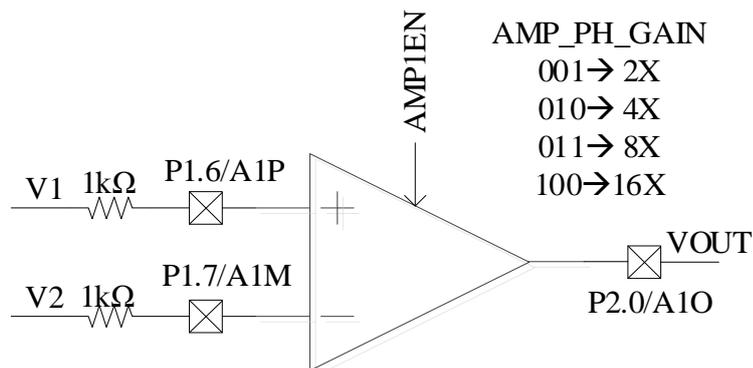


图 28-7 AMP1 工作在 PGA 差分输入模式

如图 28-7 所示，AMP1 的正输入端和负输入端分别在外部串联一个 1kΩ 的电阻。

使用 AMP1 差分输入模式时的设定如下：

- 将运放相关联的三个 GPIO 口全部变成模拟模式
- 通过 AMP1_GAIN 设定放大倍数
- AMP_CR0 [AMP12M_GND]=0
- AMP_CR0[AMP1EN]置 1，使能 AMP1

运放的输出与输入之间的关系如下所示：

$$V_{out} = V_{HALF} + (V1 - V2) * AMP1_GAIN$$

28.2.2.4 AMP2 PGA 差分输入模式

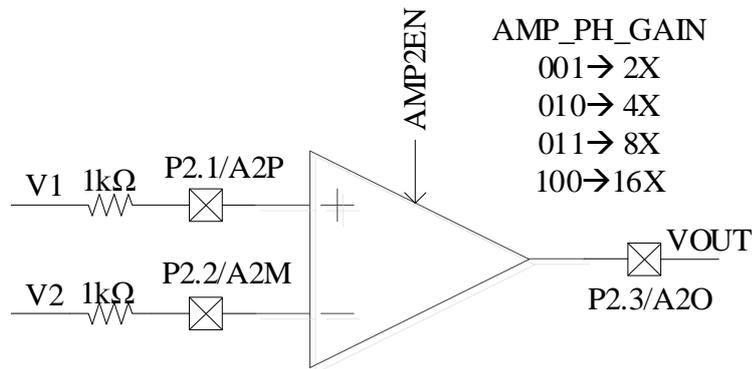


图 28-8 AMP2 工作在 PGA 差分输入模式

如图 28-8 所示，AMP2 的正输入端和负输入端分别在外部串联一个 1kΩ 的电阻。

使用 AMP2 差分输入模式时的设定如下：

- 将运放相关联的三个 GPIO 口全部变成模拟模式
- 通过 AMP2_GAIN 设定放大倍数
- AMP_CR0 [AMP0M_GND]=0
- AMP_CR0[AMP2EN]置 1，使能 AMP2

运放的输出与输入之间的关系如下所示：

$$V_{out} = V_{HALF} + (V1 - V2) * AMP2_GAIN$$

28.2.2.5 AMP1 PGA 单端输入模式

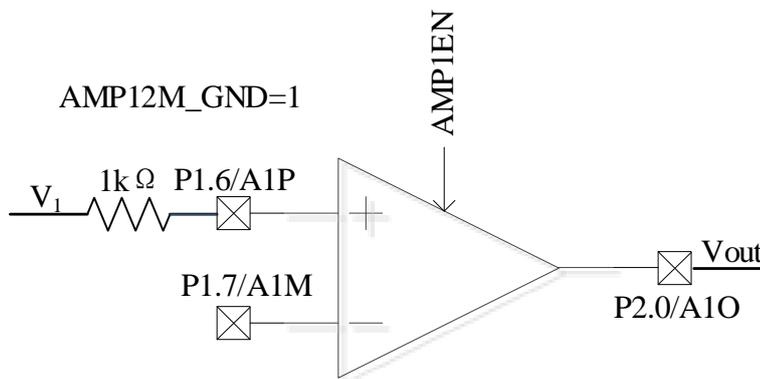


图 28-9 AMP1 工作在 PGA 单端输入模式（负端内部接 GND）

如图 28-9 所示，AMP1 的正输入端在外部串联一个 1kΩ 的电阻，负输入端芯片内部连接到 GND。

使用 AMP1 PGA 单端输入模式时的设定如下：

- 将运放相关联的三个 GPIO 口全部变成模拟模式
- 通过 AMP1_GAIN 设定放大倍数
- AMP_CR0 [AMP12M_GND]=1

- AMP_CR0[AMP1EN]置 1，使能 AMP1

运放的输出与输入之间的关系如下所示：

$$\text{AMP_PH_GAIN 设定 2 倍时 } V_{out} = 7/6 * V_{HALF} + 7/3 * V_1$$

$$\text{AMP_PH_GAIN 设定 4 倍时 } V_{out} = 6/5 * V_{HALF} + 24/5 * V_1$$

$$\text{AMP_PH_GAIN 设定 8 倍时 } V_{out} = 11/9 * V_{HALF} + 88/9 * V_1$$

$$\text{AMP_PH_GAIN 设定 16 倍时 } V_{out} = 21/17 * V_{HALF} + 336/17 * V_1$$

28.2.2.6 AMP2 PGA 单端输入模式

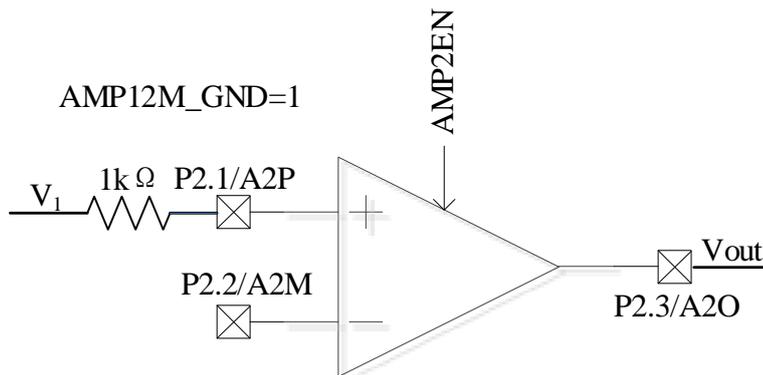


图 28-10 AMP2 工作在 PGA 单端输入模式（负端内部接 GND）

如图 28-10 所示，AMP2 的正输入端在外部串联一个 1kΩ 的电阻，负输入端芯片内部连接到 GND。

使用 AMP2 PGA 单端输入模式时的设定如下：

- 将运放相关联的三个 GPIO 口全部变成模拟模式
- 通过 AMP2_GAIN 设定放大倍数
- AMP_CR0 [AMP12M_GND]=1
- AMP_CR0[AMP2EN]置 1，使能 AMP2

运放的输出与输入之间的关系如下所示：

$$\text{AMP_PH_GAIN 设定 2 倍时 } V_{out} = 7/6 * V_{HALF} + 7/3 * V_1$$

$$\text{AMP_PH_GAIN 设定 4 倍时 } V_{out} = 6/5 * V_{HALF} + 24/5 * V_1$$

$$\text{AMP_PH_GAIN 设定 8 倍时 } V_{out} = 11/9 * V_{HALF} + 88/9 * V_1$$

$$\text{AMP_PH_GAIN 设定 16 倍时 } V_{out} = 21/17 * V_{HALF} + 336/17 * V_1$$

28.2.3 运放 AMP3

运放可配置为以下工作模式：

- 普通模式：AMP_CR2[AMP3_GAIN]=000B
- PGA 差分输入模式：AMP_CR2[AMP3_GAIN]=001B~100B, AMP_CR0 [AMP3M_GND]=0
- PGA 单端输入模式：AMP_CR2[AMP3_GAIN]=001B~100B, AMP_CR0 [AMP3M_GND]=1

28.2.3.1 AMP3 普通模式

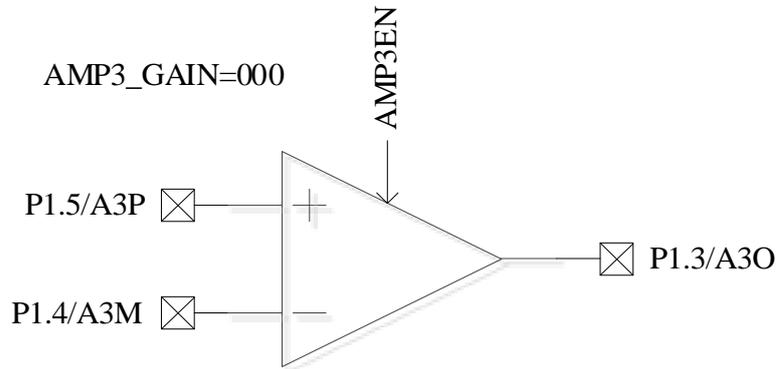


图 28-11 AMP3 输入输出相关端口

如果要使能运放 AMP3，需配置：AMP_CR0[AMP3EN]=1。

运放 AMP3 的输入输出端对应的端口如所示。使能 AMP3 运放前，应先将该运放相关联的三个端口 P1.5，P1.4，P1.3 全部设置成模拟信号模式，设置 P1_AN[5:3]=111B。

28.2.3.2 AMP3 PGA 差分输入模式

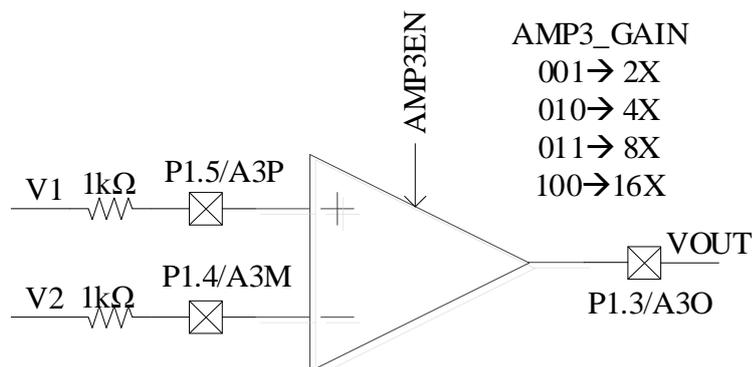


图 28-12 AMP3 工作在 PGA 差分输入模式

如图 28-12 所示，AMP3 的正输入端和负输入端分别在外部分别串联一个 1kΩ 的电阻。

使用 AMP3 差分输入模式时的设定如下：

- 将运放相关联的三个 GPIO 口全部变成模拟模式
- 通过 AMP3_GAIN 设定放大倍数
- AMP_CR0 [AMP3M_GND]=0
- AMP_CR0[AMP3EN]置 1，使能 AMP3

运放的输出与输入之间的关系如下所示：

$$V_{out} = V_{HALF} + (V1 - V2) * AMP3_GAIN$$

28.2.3.3 AMP3 PGA 单端输入模式

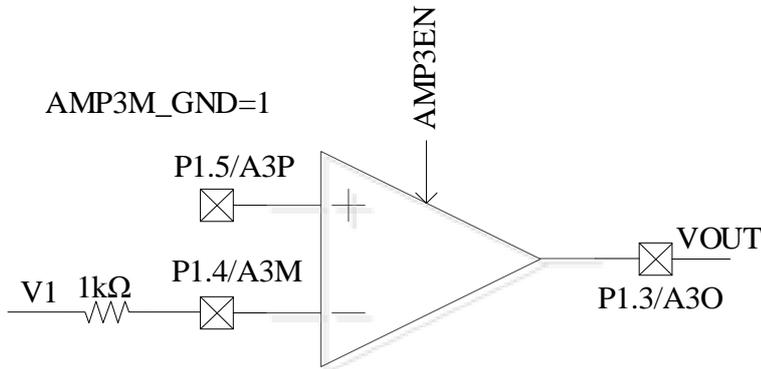


图 28-13 AMP3 工作在 PGA 单端输入模式（正端内部接 GND）

如图 28-13 所示，AMP3 的负输入端外部串联一个 1kΩ 的电阻，正输入端芯片内部连接到 GND。

使用 AMP3 PGA 单端输入模式时的设定如下：

- 将运放相关联的三个 GPIO 口全部变成模拟模式
- 通过 AMP3_GAIN 设定放大倍数
- AMP_CR0 [AMP3M_GND]=1
- AMP_CR0[AMP3EN]置 1，使能 AMP3

运放的输出与输入之间的关系如下所示：

$$\text{AMP3_GAIN 设定 2 倍时 } V_{out} = 6/7 * V_{HALF} - V1 * \text{AMP3_GAIN}$$

$$\text{AMP3_GAIN 设定 4 倍时 } V_{out} = 5/6 * V_{HALF} - V1 * \text{AMP3_GAIN}$$

$$\text{AMP3_GAIN 设定 8 倍时 } V_{out} = 9/11 * V_{HALF} - V1 * \text{AMP3_GAIN}$$

$$\text{AMP3_GAIN 设定 16 倍时 } V_{out} = 17/21 * V_{HALF} - V1 * \text{AMP3_GAIN}$$

28.3 运放寄存器

28.3.1 AMP_CR0 (0x404E)

表 28-1 AMP_CR0 (0x404E)

AMP_CR0 (0x404E)								
位	7	6	5	4	3	2	1	0
名称	RSV	AMP3M_GND	AMP12M_GND	AMP0M_GND	AMP3EN	AMP2EN	AMP1EN	AMP0EN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:3]	RSV	保留						
[6]	AMP3M_GND	AMP3 正输入端接 GND 使能，使能后芯片内部 P14 接 GND 0:禁止 1:使能						
[5]	AMP12M_GND	AMP1&2 负输入端接 GND 使能，使能后芯片内部 P17&P22 接 GND 0:禁止 1:使能						
[4]	AMP0M_GND	AMP0 负输入端接 GND 使能，使能后芯片内部 P30 接 GND 0:禁止 1:使能						
[3]	AMP3EN	使能 AMP 3						
[2]	AMP2EN	使能 AMP 2						
[1]	AMP1EN	使能 AMP 1						
[0]	AMP0EN	使能 AMP 0						

28.3.2 AMP_CR1 (0x4034)

表 28-1 AMP_CR1 (0x4034)

AMP_CR1 (0x4034)								
位	7	6	5	4	3	2	1	0
名称	AMP_PH_GAIN			RSV		AMP0_GAIN		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	AMP_PH_GAIN	AMP1&2 放大倍数设置，说明参照 AMP0_GAIN						
[4:3]	RSV	保留						
[2:0]	AMP0_GAIN	运放放大倍数设置						
		AMP0_GAIN	放大倍数					
		000	放大倍数由外部配置					
		001	2X					
		010	4X					
		011	8X					
		100	16X					
		101	保留					
		110	保留					
111	保留							
注意，内置放大倍数仅针对同向放大，输入为 0 时，输出电压为 VHALF；如需其他用途，请设置 AMP0_GAIN=000，使用外部配置放大倍数。标定放大倍数对应的输入电阻为 1kΩ。								

28.3.3 AMP_CR2 (0x4046)

表 28-2 AMP_CR2 (0x4046)

位	7	6	5	4	3	2	1	0
名称	RSV					AMP3_GAIN		
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[2:0]	AMP3_GAIN	AMP3 放大倍数设置, 说明参照 AMP0_GAIN						

29 比较器

29.1 比较器操作说明

29.1.1 比较器 CMP3

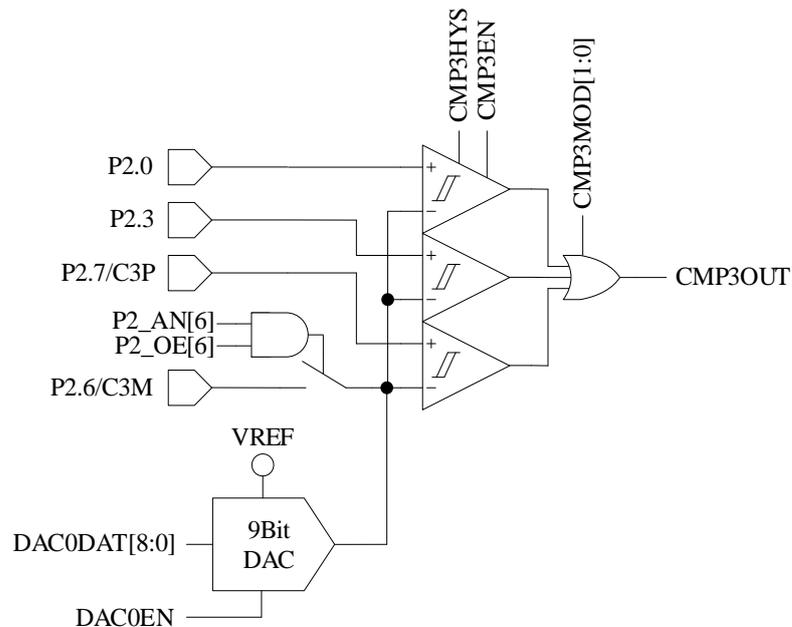


图 29-1 比较器 CMP3 的输入输出相关信号

如果要使能比较器 CMP3，需配置：

1. 配置负输入端参考电压，可使用来自片内 DAC0 输出或使用外部电路输入。使用外部电路设定参考电压时，需要 P2_AN[6]和 P2_OE[6]同时置 1。使用 DAC0 输出作为参考电压时，如果 P2_AN[6]和 P2_OE[6]同时置 1，需要在 P2.6 端子和 GND 之间加稳定电容（推荐 100pF，输出后需等待 DAC0 输出稳定）
2. 配置 CMP_CR1[CMP3MOD]，选择单输入、双输入、三输入模式
3. 配置 CMP_CR1[CMP3HYS]，选择是否使用迟滞
4. 设置 CMP_CR1[CMP3EN]=1，使能 CMP3

比较器的输入输出端对应的端口如图 29-1 所示。

CMP3 有三种输入模式选择，由 CMP_CR1[CMP3MOD]决定。

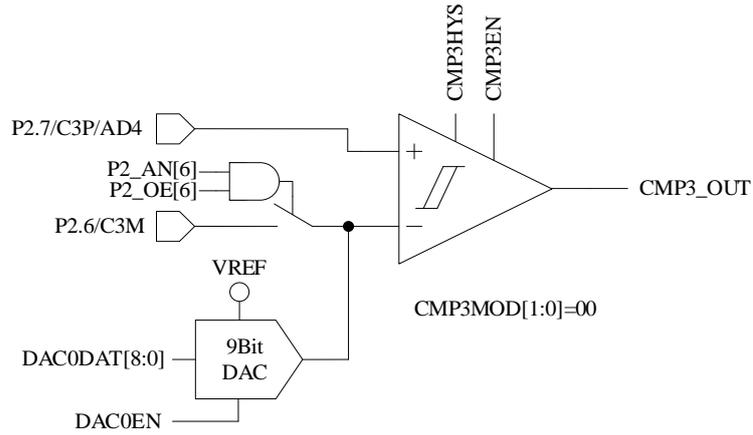


图 29-2 CMP3MOD[1:0]=00B, 选择单比较器输入模式

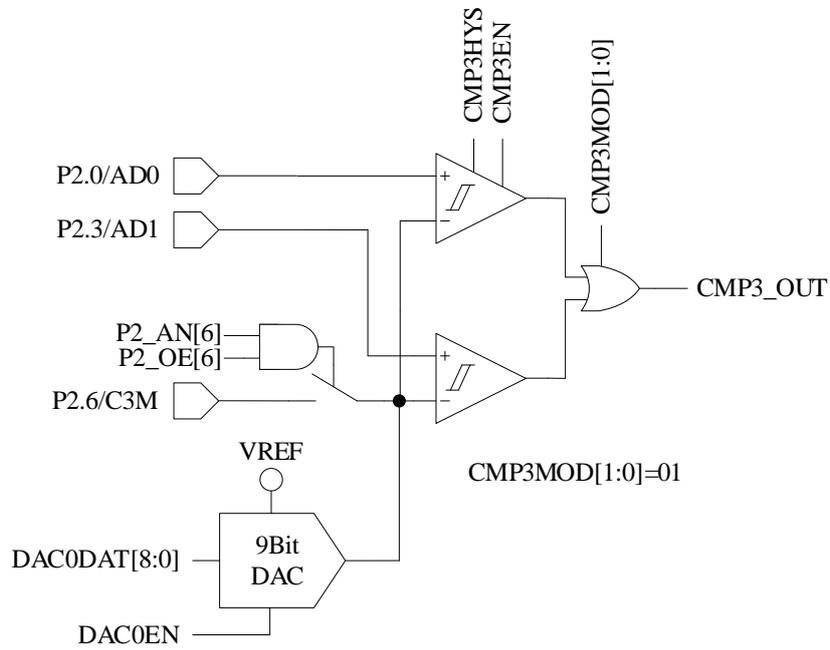


图 29-3 CMP3MOD[1:0]=01B, 选择双比较器输入模式

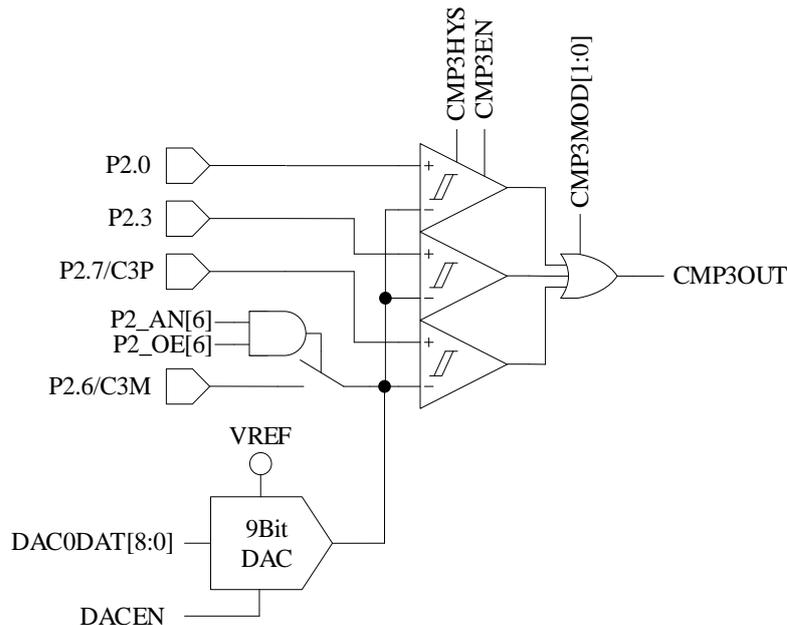


图 29-4 CMP3MOD[1:0]=1XB, 选择三比较器输入模式

29.1.1.1 母线电流保护

母线电流保护是当母线电流保护信号发生时，自动将 DRV_OUT[MOE]清零，输出空闲电压，停止电机的驱动，以达到保护芯片和电机的目的。如果配置 EVT_FILT[MOEMD]=01B，母线电流保护功能有效，电流超过时自动关闭输出，同时发生保护中断请求。如果配置 EVT_FILT[MOEMD]=00B，电流超过时不会自动关闭输出，但是会发生保护中断请求。

母线电流保护事件可以由比较器 CMP3 产生，或者通过外部中断 INT0 产生，两者可同时触发。

- 配置 EVT_FILT[INT0_MOE_EN]=1 时，由外部中断 INT0 产生母线电流保护信号，此时保护中断为外部中断 INT0。
- 母线电流保护信号也可由比较器 CMP3 产生，通过比较母线上采样电压的电压值，产生保护信号，此时保护中断为比较 CMP3 的中断。

母线电流保护事件的输入信号可以配置 EVT_FILT[EFDIV]!= 0 使能滤波功能，通过 EVT_FILT[EFDIV]=01/10/11B 选择滤波宽度 6/12/24 个时钟周期。使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 6~7/12~13/24~25 时钟周期。

29.1.1.2 逐波限流

逐波限流功能应用于 BLDC 的方波控制，当过流保护事件发生，DRV_OUT[MOE]被清零一段时间后，由硬件将其置 1，自动恢复电机驱动。设定 CMP_CR0[CMP3IM]=11B，在 CMP3OUT 的上升沿，DRV_OUT[MOE]被自动清零，产生保护动作。如果配置 EVT_FILT[MOEMD]=10B，产生保护事件后自动关闭输出，在其后的 DRV 计数器的上溢下溢事件或者 10us 之后，自动使能 MOE，恢复驱动；如果配置 EVT_FILT[MOEMD]=11B，产生保护事件后自动关闭输出，在 DRV 计数器的上溢下溢事件或者 5us 之后，自动使能 MOE，恢复驱动。

使用逐波限流功能时需注意：

- 配置 `CMP_CR0[CMP3IM]=11B`
- 配置 `EVT_FILT[MOEMD]=10B` 或 `11B`
- 仅应用于 BLDC 的方波模式

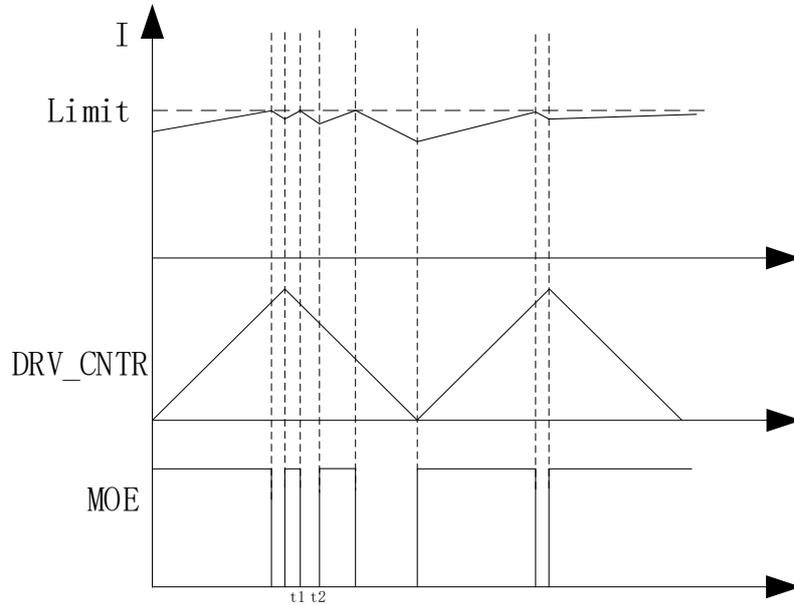


图 29-5 MOEMD=10 模式的逐波限流 ($t_2-t_1=10\mu\text{s}$)

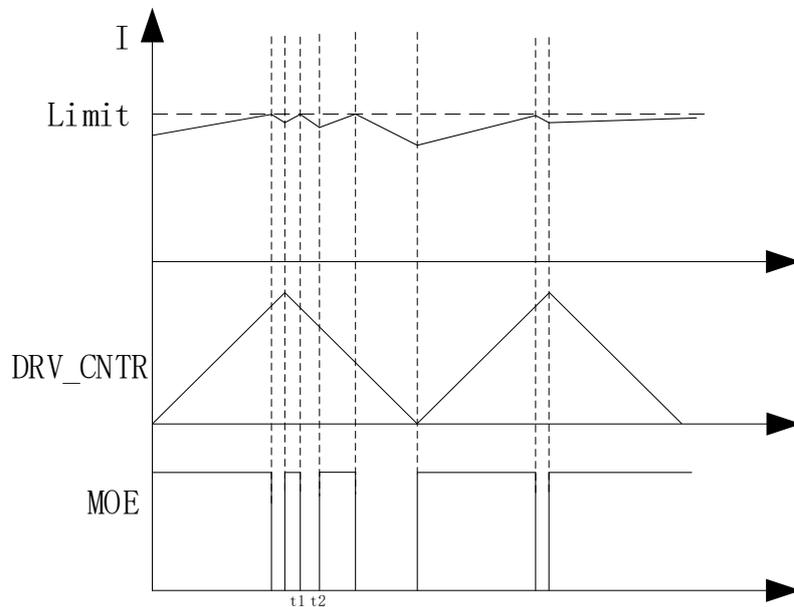


图 29-6 MOEMD=11 模式的逐波限流 ($t_2-t_1=5\mu\text{s}$)

29.1.2 比较器 CMP4

比较器 `CMP4` 为一迟滞比较器，参考图 29-7。`CMP4OUT` 可以由软件读取，还可以通过外部中断 `INT0` 来判断 `CMP4` 的输出是否翻转。`CMP4` 一般不单独使用，当 `CMP3` 做 BLDC 方波控制时

逐波限流保护时，可以用 CMP4 做母线电流保护。

如需使能 CMP4，配置 CMP4 的用法如下：

- 配置正输入端参考电压，可使用片内 DAC1 输出或使用外部电路输入。使用外部电路设定参考电压时，需要 P2_AN[3]和 P2_OE[3]同时置 1。使用 DAC1 输出作为参考电压时，如果 P2_AN[3]和 P2_OE[3]同时置 1，需要在 P2.3 端子和 GND 之间加稳定电容（推荐 100pF，输出后需等待 DAC1 输出稳定）
- P2_AN[7]=1，配置 P2.3/C4P 和 P2.7/C4M 引脚为模拟信号模式
- CMP_CR2[CMP4EN]=1，使能 CMP4
- 配置 EVT_FILT[INT0_MOE_EN]=1
- 外部中断 INT0 标志位清零，使能外部中断 INT0
- 设置LVSR[EXT0CFG]=111B，当比较器输出由1到0翻转时触发外部中断INT0

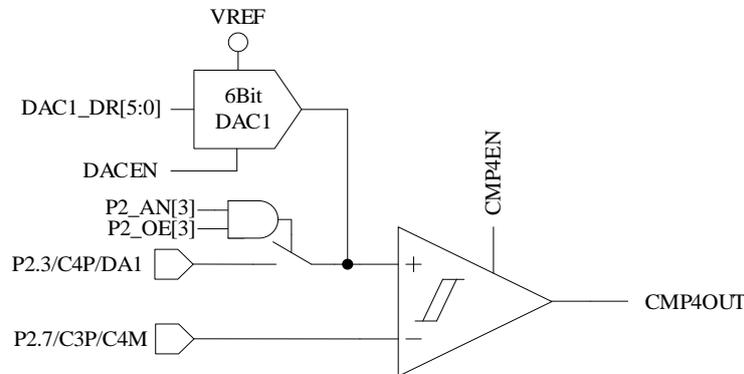


图 29-7 CMP4 模块示意图

29.1.3 比较器 CMP5

比较器 CMP5 为一迟滞比较器，参考图 29-8。CMP5OUT 可以由软件读取，用于 PFC 的逐波限流或过流保护。

如需使能 CMP5，配置 CMP5 的用法如下：

1. P1_AN[3]=1、P1_AN[5]=1，配置 P1.3/C5P 和 P1.5/C5M 引脚为模拟信号模式
2. CMP_CR2[CMP5EN]=1，使能 CMP5

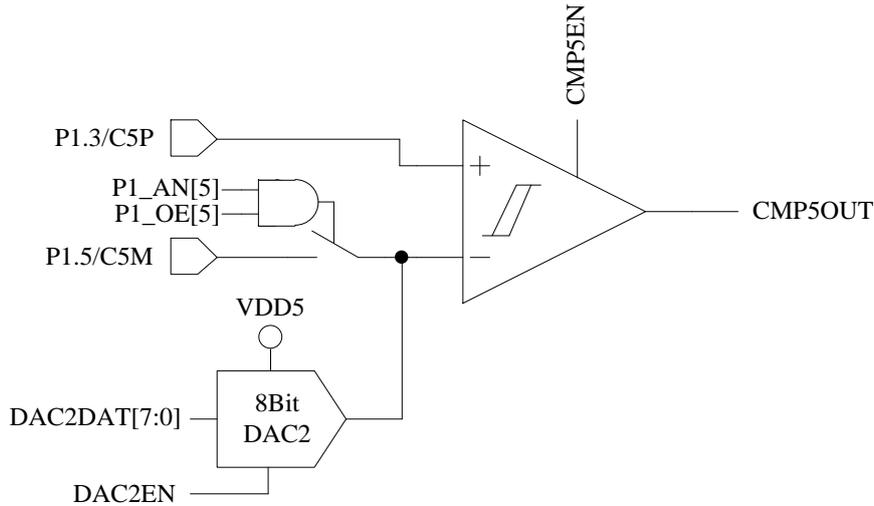


图 29-8 CMP5 模块示意图

29.1.4 比较器组 CMPG0

比较器组 CMPG0 有多种比较模式，内部由三个比较器（CMP0/CMP1/CMP2）组成，可用于方波驱动时检测电机转子的位置（BEMF 或者 HALL 传感器）。

设置 $CMP_CR3[CMP0MOD]=00B$ 时，选择无内置电阻 3 比较器模式，参考图 29-9，可用于片外虚拟中心点电阻情况下的电机反电动势 BEMF 检测。负输入端固定接 P1.5/C0M，正输入端为 P1.4/C0P、P1.6/C1P、P2.1/C2P，与之对应的输出分别为 CMP0OUT、CMP1OUT、CMP2OUT。

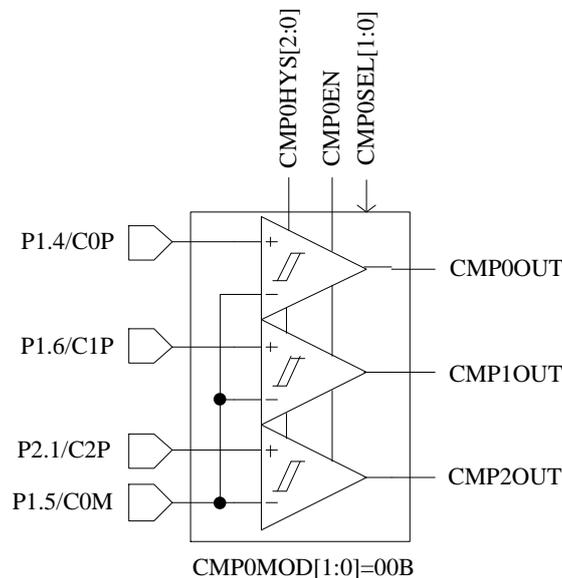


图 29-9 CMP0MOD[1:0]=00B，选择无内置电阻 3 比较器模式

设置 $CMP_CR3[CMP0MOD]=01B$ 时，选择有内置电阻 3 比较器模式，可用于有内置虚拟中心点电阻的电机反电动势 BEMF 检测。此时端口功能转移设置 $CMP_CR4[CMP0FS]$ 有效。

$CMP0FS=0$ ，无功能转移时，负输入端接片内接内置电阻中心点，正输入端为 P1.4/C0P、

P1.6/C1P、P2.1/C2P，与之对应的输出分别送至 CMP0OUT、CMP1OUT、CMP2OUT。

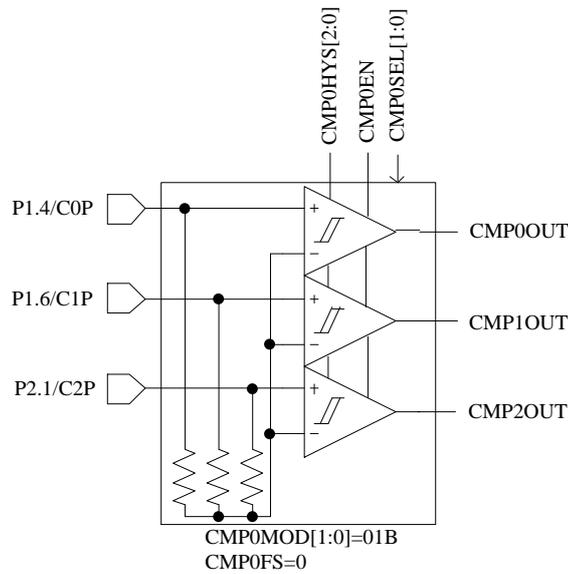


图 29-10 CMP0_MOD[1:0]=01B, CMP0FS=0, 选择有内置电阻 3 比较器模式, 无功能转移
CMP0FS=1, 功能转移有效时, 负输入端接片内接内置电阻中心点, 正输入端为 P1.4/C0P、
P1.3/C1PS、P1.5/C2PS, 与之对应的输出分别送至 CMP0OUT、CMP1OUT、CMP2OUT。

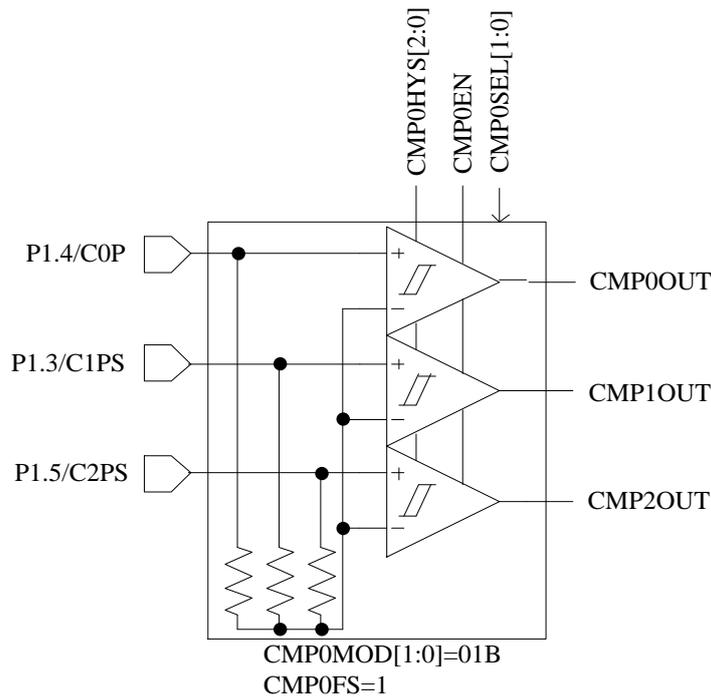


图 29-11 CMP0MOD[1:0]=01B, CMP0FS=1, 选择有内置电阻 3 比较器模式, 端口功能转移
设置 CMP_CR3[CMP0MOD]=10B 时, 选择差分 3 比较器模式, 参考图 29-12, 可用于差分
HALL 传感器的信号, 检测电机转子位置。负输入端为 P1.5/C0M、P1.7/C1M、P2.2/C2M, 与之对
应的正输入端分别为 P1.4/C0P、P1.6/C1P、P2.1/C2P, 与之对应的输出分别送至 CMP0OUT、
CMP1OUT、CMP2OUT。

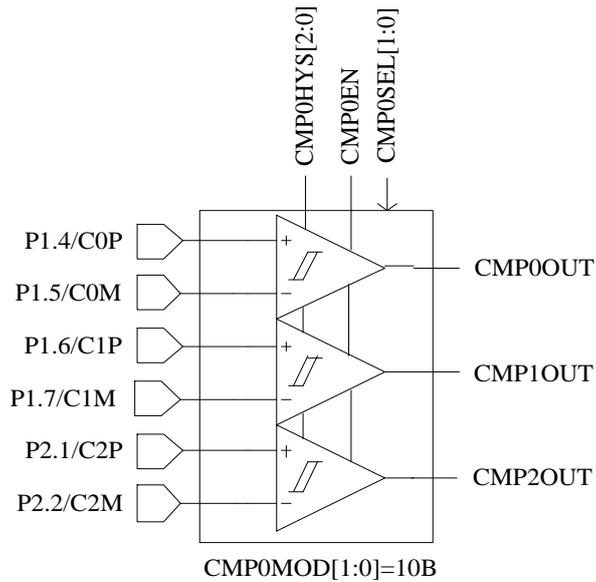


图 29-12 CMP0MOD[1:0]=10B，选择差分三比较器模式

设置 CMP_CR3[CMP0MOD]=11B 时，选择双比较器模式，参考图 29-13，负输入端接 P1.5/C0M，正输入端为 P1.4/C0P、P1.3/C1PS，与之对应的输出分别送至 CMP0OUT、CMP1OUT。

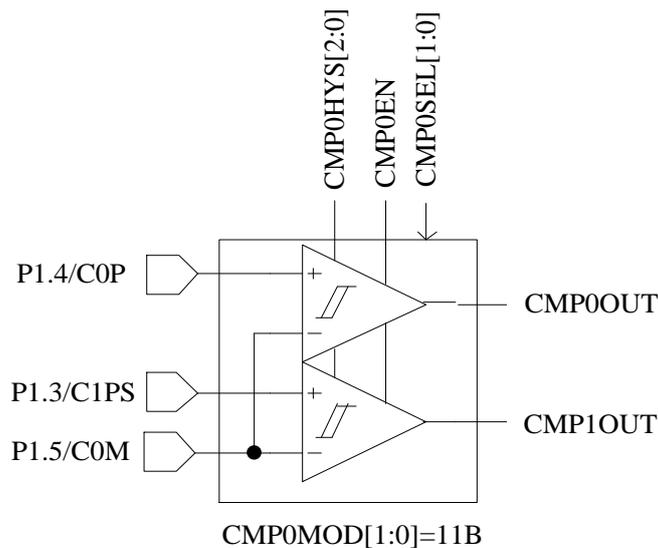


图 29-13 双比较器模式

如果使用 HALL 传感器测位，三个比较器的正负相端均由端口提供信号。

如果使用 BEMF 模式测位，配置比较器组 CMPG0 为有内置电阻模式使得电阻接入且三个比较器的负相端接到一起，UVW 相的反电动势分别接 CMP0/CMP1/CMP2 的正相端，此时负相端对应的端口可作其他用途。

比较器 CMP0/CMP1/CMP2 的输出信号送入滤波和采样 sample&filter 模块后送入 TIMER1。

CMP_CR2[CMP0EN]是比较器 CMP0/CMP1/CMP2 的使能位，CMP_CR1[CMP0HYS]是比较器 CMP0/CMP1/CMP2 迟滞电压的控制位。

29.1.5 比较器采样

比较器采样功能主要用于方波驱动和 RSD 顺逆风判断功能，作用是消除来自于驱动电路的开关干扰。应用于方波驱动请参考 15.1.2.2，应用于 RSD 请参考 16.1.7.1。

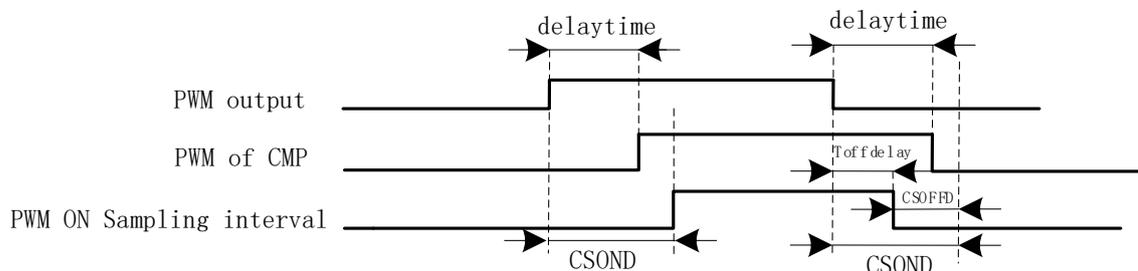


图 29-14 PWM ON 采样模式

PWM 输出反映到比较器的干扰相对于 PWM 的跳变沿存在延迟，主要受以下因素影响：驱动电阻的大小，mos 的开关速度，比较器的输入延迟和迟滞设置。图中的 **delaytime** 为芯片输出电平到比较器检测到电平的延迟时间。在进行高电平采样时，采样区间应被比较器上实际读到的高电平所包络，首先设置采样开始延迟时间 **CSOND** 以越过延迟以及 MOS 管开关的震荡区间。同时，若不设置采样停止提前时间 **CSOFFD**，采样区间的结束时刻为芯片输出 PWM 下降沿后延迟 **CSOND**，此时实际采样窗口已经超出比较器上高电平(PWM of CMP)所对应的区间，故设置 **CSOFFD** 使得实际采样窗口在 PWM 输出下降沿延迟 **Toffdelay**($Toffdelay=CSOND- CSOFFD$)后关闭。

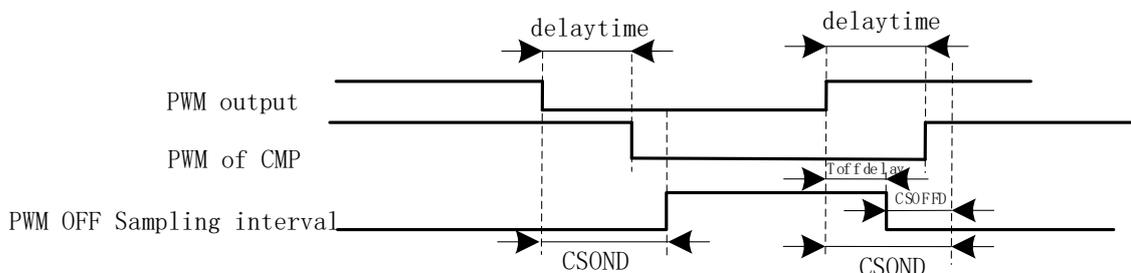


图 29-15 PWM OFF 采样模式

同理，在进行低电平采样时，也可以通过设置采样开始延迟时间 **CSOND** 和采样停止提前时间 **CSOFFD**，实现采样区间被比较器上实际读到的低电平所包络。

测量 PWM 输出到比较器的延迟方法：设置 **CMP_CR3[SAMSEL]=00B**，禁止比较器采样延迟功能，设置 **CMP_CR3[CMPSSEL]**，选择相应的比较器输出到比较器输出测试引脚 P0.7(FU6815L)。使能 PWM 输出和比较器，手动转到电机使比较器值翻转，测量 PWM 输出和比较器的输出之间延迟。

29.1.6 比较器输出

5 个比较器的输出接到多路选择器中，由 CMP_CR3[CMPSEL]选择其中一个输出比较器输出测试脚 P0.7，可选择输出功能转移至 P01。

29.2 比较器寄存器

29.2.1 CMP_CR0(0xD5)

表29-1 CMP_CR0 (0xD5)

位	7	6	5	4	3	2	1	0
名称	CMP3IM		CMP2IM		CMP1IM		CMP0IM	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	CMP3IM	比较器 CMP3 中断模式 00: 不产生中断 01: 上升沿产生中断 10: 下降沿产生中断 11: 上升沿触发 DRV_OUT[MOE]清零, 中断标志位 CMP_SR[CMP3IF]置 1, 但不使能中断。用于方波逐波限流功能, 同时需配置 EVT_FILT[MOEMD]=10/11B						
[5:4]	CMP2IM	比较器 CMP2 中断模式 参考 CMP0IM 描述						
[3:2]	CMP1IM	比较器 CMP1 中断模式 参考 CMP0IM 描述						
[1:0]	CMP0IM	比较器 CMP0 中断模式 00: 不产生中断 01: 上升沿产生中断 10: 下降沿产生中断 11: 上升/下降沿均产生中断						

29.2.2 CMP_CR1(0xD6)

表 29-2 CMP_CR1 (0xD6)

位	7	6	5	4	3	2	1	0
名称	RSV	CMP3MOD		CMP3EN	CMP3HYS	CMP0HYS		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6:5]	CMP3MOD	比较器 3 的正输入端选择, 参考图 29-1, 负输入端接 P2.6 或 DAC0 输出。 00: 单比较器模式, P2.7 接正输入端, 参考图 29-2 01: 双比较器模式, P2.0 和 P2.3 接正输入端, 参考图 29-3 1X: 3 比较器模式, P2.0、P2.3 和 P2.7 接正输入端, 参考图 29-4						
[4]	CMP3EN	比较器 3 使能端 0: 不使能 1: 使能						
[3]	CMP3HYS	比较器 3 的迟滞配置 0: 无迟滞 1: 有迟滞						
[2:0]	CMP0HYS	CMP0/1/2 迟滞电压选择						
		CMP0HYS				迟滞电压		
		000				无迟滞		
001				±3mV				

	010	-6mV
	011	+6mV
	100	±6mV
	101	-12mV
	110	+12mV
	111	±12mV

29.2.3 CMP_CR2(0xDA)

表29-3 CMP_CR2 (0xDA)

CMP_CR2 (0xDA)								
位	7	6	5	4	3	2	1 0	
名称	CMP4EN	CMP0MOD		CMPOSEL		RSV		CMPOEN
类型	R/W	R/W	R/W	R/W	R/W	R/W		R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	CMP4EN	比较器 CMP4 使能 0: 不使能 1: 使能
[6:5]	CMP0MOD	比较器 CMP0/1/2 的模式设置 模式 CMP0MOD 00 无内置电阻 3 比较器模式, 参考图 29-9 01 有内置电阻 3 比较器模式, 分功能转移和不转移两种情况: CMP0FS=0 选择功能不转移, 参考图 29-11 CMP0FS=1 选择功能转移, 参考图 29-11 10 3 差分比较器模式, 参考图 29-12 11 2 比较器模式, CMP0、CMP1 工作, CMP2 不工作, 参考图 29-13
[4:3]	CMPOSEL	CMPG0 的端口组合选择, 与 CMP0MOD 组合使用。默认设置为 00, 在方波驱动应用下, 由 TIM1_DBRx[T1CPE] 的设定值自动控制 CMPOSEL, 控制各个比较器的工作/空闲 功能描述 00 00 比较器 CMP0/1/2 同时工作, 3 个比较器的输入端均接 COM, 硬件将正输入端 C0P、C1P、C2P 分别与公共负输入端 COM 比较, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT 01 比较器 CMP0 工作, CMP1/2 闲置, 正输入端接 C0P, 负输入端接 COM, 输出接 CMP0OUT 10 比较器 CMP1 工作, CMP0/2 闲置, 正输入端接 C1P, 负输入端接 COM, 输出接 CMP1OUT 11 比较器 CMP2 工作, CMP0/1 闲置, 正输入端接 C2P, 负输入端接 COM, 输出接 CMP2OUT 01 00 比较器 CMP0/1/2 同时工作, 3 个比较器的负输入端均接内置 BEMF 电阻的中心点。当 CMP0FS=0 时, 硬件自动将正输入端 C0P、C1P、C2P 分别与公共负输入端 COM 比较; 当 CMP0FS=1 时, 硬件自动将正输入端 C0P、C1PS、C2PS 分别与公共负输入端 COM 比较, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT 01 比较器 0 选择 CMP0 对应的端口组合, 正端接 C0P, 负端接内置 BEMF 电阻的中心点, 输出接 CMP0OUT 10 比较器 0 选择 CMP1 对应的端口组合。 当 CMP0FS=0 时, 正输入端接 C1P, 当 CMP0FS=1 时, 正输入端接 C1PS 负输入端接内置 BEMF 电阻的中心点, 输出接 CMP1OUT 11 比较器 0 选择 CMP2 对应的端口组合。 当 CMP0FS=0 时, 正输入端接 C2P,

字段	名称	描述	
			当 CMP0FS=1 时，正输入端接 C2PS 负输入端接内置 BEMF 电阻的中心点，输出接 CMP2OUT
		10	00 比较器 CMP0/1/2 同时工作，3 个比较器的正输入端分别接 C0P、C1P、C2P，与之对应的负输入端分别接 C0M、C1M、C2M，其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT
			01 比较器 0 选择 CMP0 对应的端口组合，正输入端接 C0P，负输入端接 C0M，输出接 CMP0OUT
			10 比较器 0 选择 CMP1 对应的端口组合，正输入端接 C1P，负输入端接 C1M，输出接 CMP1OUT
			11 比较器 0 选择 CMP2 对应的端口组合，正输入端接 C2P，负输入端接 C2M，输出接 CMP2OUT
		11	00 比较器 CMP0/1 同时工作，2 个比较器的正输入端分别接 C0P、C1PS，负输入端接 C0M，其输出结果分别送至 CMP0OUT、CMP1OUT
			01 比较器 0 选择 CMP0 对应的端口组合，即正输入端接 C0P，负输入端接 C0M，输出接 CMP0OUT
			10 比较器 0 选择 CMP1 对应的端口组合，即正输入端接 C1PS，负输入端接 C0M，输出接 CMP1OUT
			11 保留
[2:1]	RSV	保留	
[0]	CMP0EN	使能比较 CMP0 0: 不使能 1: 使能	

29.2.4 CMP_CR3(0xDC)

表 29-4 CMP_CR3 (0xDC)

位	7	6	5	4	3	2	1	0
名称	CMPDTEN	DBGSEL		SAMSEL		CMPSEL		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	CMPDTEN	比较器死区采样使能 0: 不使能 1: 使能						
[6:5]	DBGSEL	输出 Debug (调试) 信号选择 选择一路信号输出到 P0.1 端口，供调试时确认 00: 不使能调试信号输出 01: 方波屏蔽续流结束和检测到过零点信号 10: ADC 触发信号 11: 比较器采样区间						
[4:3]	SAMSEL	使能比较器 CMP0, CMP1, CMP2 和 ADC 在 pwm on/off 采样功能 00: 在 on 和 off 均采样，不使能延迟采样 01: 只在 off 采样，根据 CMP_SAMR 延迟采样 10: 只在 on 采样，根据 CMP_SAMR 延迟采样 11: 在 on 和 off 均采样，根据 CMP_SAMR 延迟采样						
[2:0]	CMPSEL	比较器输出选择 选择一路比较器输出信号到 P07，可输出转移至 P01 000: 不输出 001: CMP0 010: CMP1						

	011: CMP2 100: CMP3 101: CMP4 110: CMP5 111: omega 启动标志位（估算器估算角度输出标志位，参考 14.1.9.3）
--	--

29.2.5 CMP_CR4(0xE1)

表 29-5 CMP_CR4 (0xE1)

位	7	6	5	4	3	2	1	0
名称	CMP4OUT	CMP5OUT	RSV	CMP3P4M_F S	CMP5_HYS	FAEN	CMPOFS	CMP5_EN
类型	R	R	R	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	0	0	0	0	0

字段	名称	描述
[7]	CMP4OUT	CMP4 的比较结果 0: 当前的比较结果为 0 1: 当前的比较结果为 1
[6]	CMP5OUT	比较 CMP5 的比较结果 0: 当前的比较结果为 0 1: 当前的比较结果为 1
[5]	RSV	RSV
[4]	CMP3P4M_F S	CMP3P 与 CMP4M 功能转移至 P34。用于母线电流采样（母线电流运放 AMP00 输出接 P34）后直接送入过流比较器。 0: 功能不转移； 1: 功能转移至 P34，此时对应 CMP3 正端有且只有一路输入。
[3]	CMP5_HYS	比较器 5 的迟滞配置 0: 无迟滞 1: 有迟滞
[2]	FAEN	滤波采样系数扩大使能 使能后，TIM1_CR3 的 T1INM 和 CMP_SAMR 的基准时钟均提高 0: 不使能 1: 使能
[1]	CMPOFS	CMP1、CMP2 功能转移模式使能： 0: 不使能 1: 使能，仅当 CMP0_MOD=01 时有效，其余情况忽略此位
[0]	CMP5_EN	比较器 5 使能端 0: 不使能 1: 使能

29.2.6 CMP_SAMR(0x40AD)

表 29-6 CMP_SAMR (0x40AD)

位	7	6	5	4	3	2	1	0
名称	CSOND				CSOFFD			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	1

字段	名称	描述
[7:4]	CSOND	比较器CMP0,CMP1,CMP2延迟开启采样时间 在pwm off->on或者pwm on->off时，MOS管的导通和关闭会干扰比较器，设置CSOND对比较器CMP0,CMP1,CMP2延迟开启采样，从而避开干扰。延迟时间同时根据CMP_CR4[FAEN]是否乘4倍。计算CSOND时需将驱动电路产生延迟计算在内。 假设系统时钟为24MHz(41.67ns)

		<p>FAEN=0: 延迟时间= CSOND x 41.67 x 8ns</p> <p>FAEN=1: 延迟时间= CSOND x 41.67 x 32ns</p> <p>注: CSOND 必须>= CSOFFD</p> <p>应用于BLDC驱动请参考采样, 应用于RSD请参考RSD的比较器采样。</p>
[3:0]	CSOFFD	<p>比较器CMP0,CMP1,CMP2提前关闭采样时间</p> <p>设置CSOND后, 采样结束时间超出PWM波形的后沿, 设定CSOFFD可以提前结束采样, 使采样区间被PWM区间包络。关闭采样时间同时根据CMP_CR4[FAEN]是否乘4倍。计算CSOFFD时需将驱动电路产生的延迟和CSOND计算在内。</p> <p>假设系统时钟为24MHz(41.67ns)</p> <p>FAEN=0: 关闭采样时间= CSOFFD x 41.67 x 8ns</p> <p>FAEN=1: 关闭采样时间= CSOFFD x 41.67 x 32ns</p> <p>注: CSOND 必须>= CSOFFD</p> <p>应用于BLDC驱动请参考采样, 应用于RSD请参考RSD的比较器采样。</p>

29.2.7 CMP_SR(0xD7)

表 29-7 CMP_SR(0xD7)

位	7	6	5	4	3	2	1	0
名称	CMP3IF	CMP2IF	CMP1IF	CMP0IF	CMP3OUT	CMP2OUT	CMP1OUT	CMP0OUT
类型	R/WO	R/WO	R/WO	R/WO	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	CMP3IF	比较器 CMP3 的中断标志位 CMP3 中断事件产生。硬件置 1, 软件清 0。 0: 无事件产生 1: 中断事件产生						
[6]	CMP2IF	比较器 CMP2 的中断标志位 CMP2 中断事件产生。硬件置 1, 软件清 0。 0: 无事件产生 1: 中断事件产生						
[5]	CMP1IF	比较器 CMP1 的中断标志位 CMP1 中断事件产生。硬件置 1, 软件清 0。 0: 无事件产生 1: 中断事件产生						
[4]	CMP0IF	比较器 CMP0 的中断标志位 CMP0 中断事件产生。硬件置 1, 软件清 0。 0: 无事件产生 1: 中断事件产生						
[3]	CMP3OUT	比较器 CMP3 的比较结果 0: CMP3 当前的比较结果为 0 1: CMP3 当前的比较结果为 1						
[2]	CMP2OUT	比较器 CMP2 的比较结果 0: CMP2 当前的比较结果为 0 1: CMP2 当前的比较结果为 1						
[1]	CMP1OUT	比较器 CMP1 的比较结果 0: CMP1 当前的比较结果为 0 1: CMP1 当前的比较结果为 1						
[0]	CMP0OUT							

比较器 CMP0 的比较结果
 0: CMP0 当前的比较结果为 0
 1: CMP0 当前的比较结果为 1

29.2.8 HALL_CR (0xE2)

HALL_CR (0xE2)								
位	7	6	5	4	3	2	1	0
名称	HALL_IF	HALL_IE	RSV		HALLSEL	HALL2	HALL1	HALL0
类型	R/W	R/W	R		R/W	R	R	R
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[7]	HALL_IF	HALL 中断标志 0: 没有 HALL 信号沿变化 1: 有 Hall 沿变化						
[6]	HALL_IE	HALL 中断使能 0: 不使能 1: 使能						
[5:4]	RSV	保留						
[3]	HALLSEL	HALL 信号输入选择 0: P02/P36/P37 1: P14/P16/P21						
[2]	HALL2	HALL2 的电平 0: HALL2 当前的电平为 0 1: HALL2 当前的电平为 1						
[1]	HALL1	HALL1 的电平 0: HALL1 当前的电平为 0 1: HALL1 当前的电平为 1						
[0]	HALL0	HALL0 的电平 0: HALL0 当前的电平为 0 1: HALL0 当前的电平为 1						

29.2.9 EVT_FILTER(0xD9)

表 29-8 EVT_FILTER(0xD9)

位	7	6	5	4	3	2	1	0
名称	RSV			MOEMD		INTO_MOE_EN	EFDIV	
类型	R	R	R	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	RSV	保留位						
[4:3]	MOEMD	MOE 信号硬件清零和使能 发生母线电流过冲事件会使 MOE 硬件清零和使能 00 : MOE 不自动清零 01 : MOE 自动清零 10 : MOE 自动清零, 且在 DRV 计数器的上溢下溢事件或 10us 后自动使能 MOE (主要用于方波驱动) 11 : MOE 自动清零, 且在 DRV 计数器的上溢下溢事件或 5us 后自动使能 MOE (主要用于方波驱动)						
[2]	INTO_MOE_EN	INTO 中断触发 MOE 关闭使能 0: 不使能 1: 使能						

[1:0]	EFDIV	母线电流保护事件滤波宽度： 00：不滤波 01：6 系统时钟周期 10：12 系统时钟周期 11：24 系统时钟周期
-------	-------	--

29.2.10 TSD_CR(0x402F)

表 29-9 TSD_CR(0x402F)

位	7	6	5	4	3	2	1	0
名称	TSDEN	RSV			TSDADJ			
类型	R/W	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	1	1	1	1
字段	名称	描述						
[7]	TSDEN	Temperature sensor detect enable. 温度检测功能使能。 0: 不使能 1: 使能						
[6:4]	RSV	保留位						
[3:0]	TSDADJ	Temperature sensor detect adj. 过温保护温度 (测量的芯片结温)						
		TSD_ADJ	保护温度(°C)					
		1000	65					
		1001	70					
		1010	75					
		1011	80					
		1100	86					
		1101	91					
		1110	97					
		1111	103					
		0000	109					
		0001	115					
		0010	121					
		0011	128					
		0100	135					
		0101	142					
0110	150							
0111	保留							

30 电源模块

30.1 LDO

MCU 内部含有两个 LDO 输出模块：VDD5 和 VDD18。

30.1.1 LDO 模块的操作说明

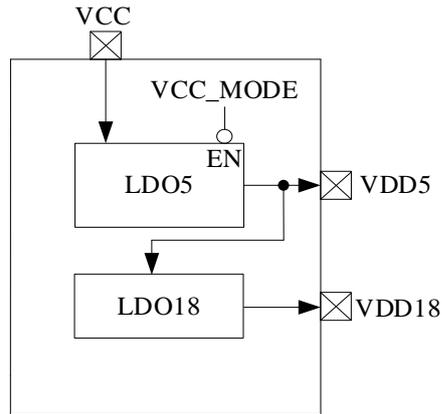


图 30-1 电源模块功能框图

LDO 模块对应的端口情况如所图 30-1 示。LDO 的作用是输入电源降压至 5V VDD5 和 1.85V VDD18，分别给芯片内部模拟和数字模块供电，其中 VDD5 可选择是内部 LDO5 产生或者外部供给，由 VCC_MODE 决定。

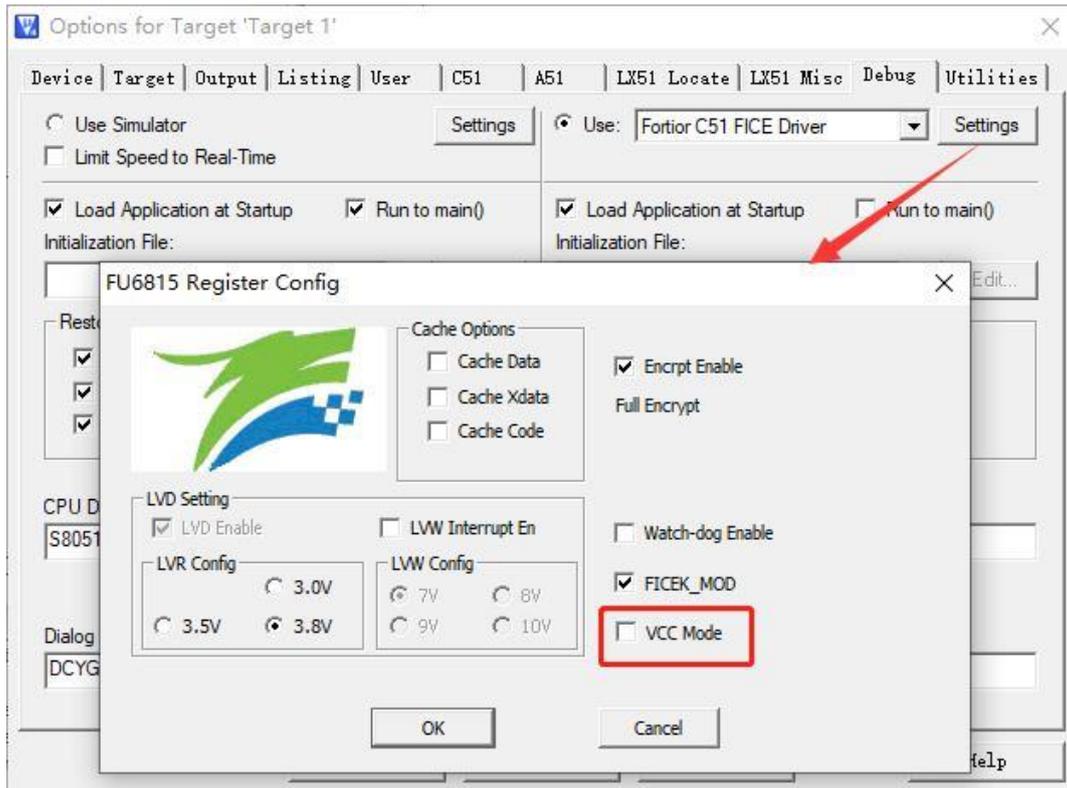


图 30-2 VCC_MODE 使能配置

如图 30-2 所示，不勾选的时候表示 $VCC_MODE=0$ ，勾选表示 $VCC_MODE=1$ 。

- 单电源高压模式($VCC_MODE=0$)。 $VCC=5\sim 28V$ 。参考图 30-3。
- 双电源模式($VCC_MODE=1$)， $VCC\geq VDD5$ 。 $VCC=5\sim 36V$ ， $VDD5=5V$ 。参考图 30-4。
- 单电源低压模式($VCC_MODE=1$)。 $VCC=VDD5=3\sim 5.5V$ 。参考图 30-5。

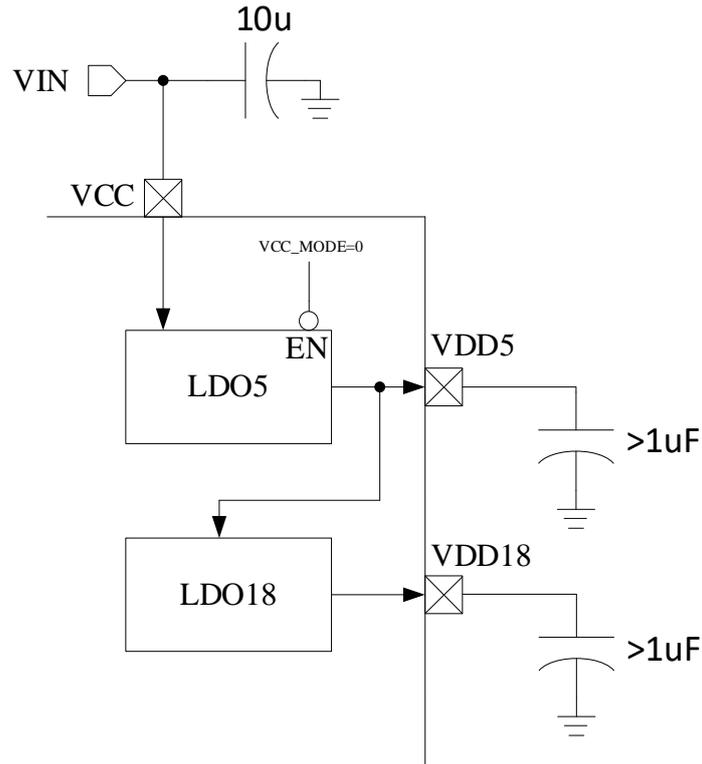


图 30-3 单电源高压模式电源连接

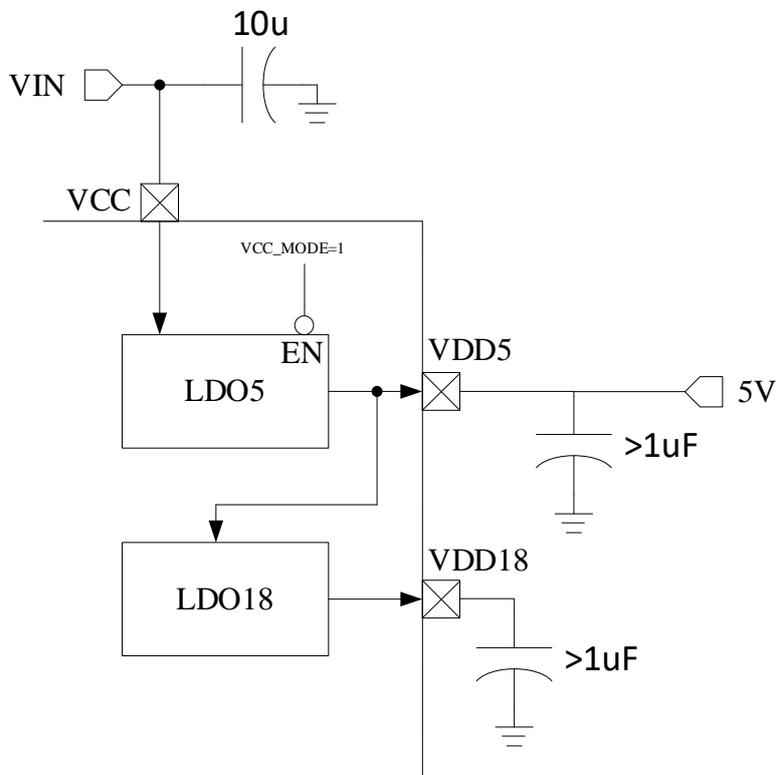


图 30-4 双电源模式电源连接

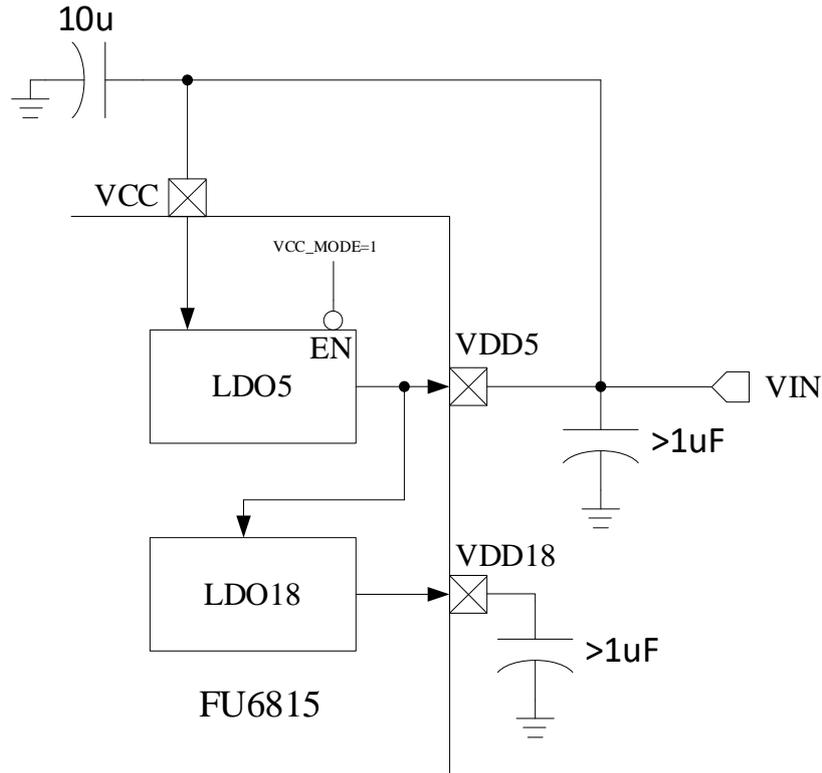


图 30-5 单电源低压模式电源连接

30.2 低压检测

30.2.1 简介

MCU 低压检测包括两个部分：低电压预警和低电压复位

30.2.2 操作说明

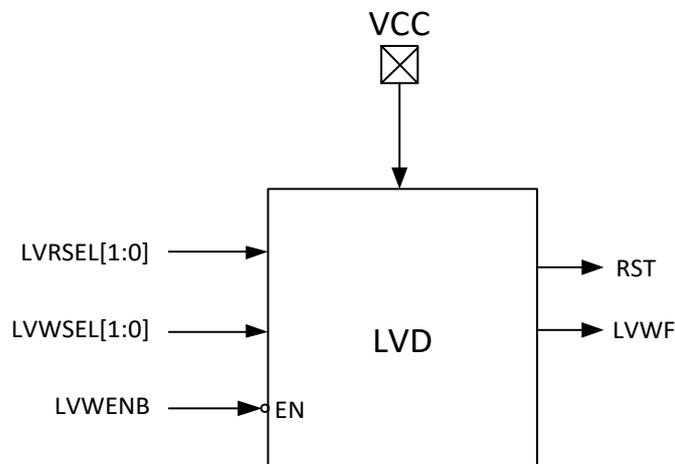


图 30-6 低电压检测模块

低压检测模块操作说明如下：

- 低电压预警和低电压复位这两个模块都是默认一直使能的。
- 低电压预警电压可设置为 7/8/9/10V 四个档位，低电压预警可以使能中断；使能中断后当 VCC 电压低于预警电压设定值时，就会触发中断。
- 低电压复位电压可设置为 3.0/3.5/3.8V 三个档位。当 VCC 电压低于复位电压设定值后，芯片就会复位。

低电压预警电压、中断配置以及低电压复位电压通过编译器中配置选项完成，如图 30-7 所示

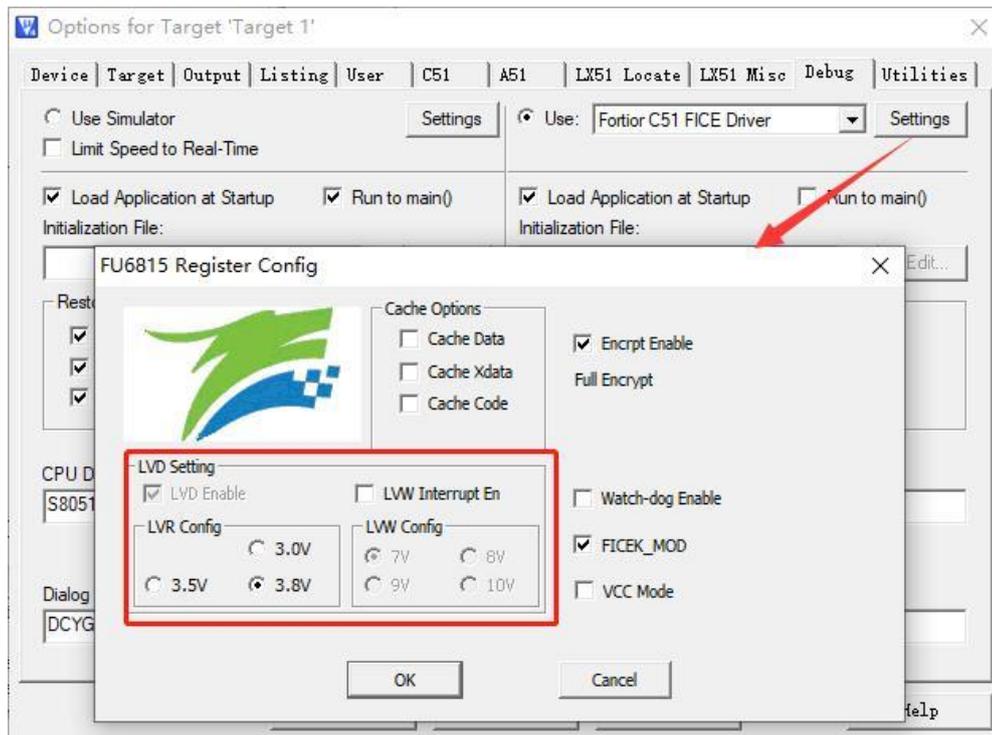


图 30-7 低电压预警电压、中断配置以及低电压复位电压设置

其中

LVR Config 设置低电压复位电压

LVM Interrupt En 设置低电压预警中断使能

LVM Config 设置低电压预警电压

30.2.3 CCFG2:RST_MOD (0x401D)

表 30-1 低压检测模块相关寄存器（只能通过工具配置）

CCFG2 (0x401D)								
位	7	6	5	4	3	2	1	0
名称	LVR_SEL		FICEK_MOD	RSV	RSV	RSV	LVWSEL	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	LVR_SEL	低电压复位电压选择端。低电压复位检测的是 VDD5 的电压值。 其值为 00 (Default) 时, 对应的 VDD5 复位电压为 3.0V; 其值为 10 时, 对应的 VDD5 复位电压为 3.5V; 其值为 11 时, 对应的 VDD5 复位电压为 3.8V						
[5]	FICEK_MOD	FICEK 引脚模式配置 0: FICEK 引脚为 P4.7 GPIO 输入模式 1: FICEK 引脚为 RSTN/FICEK 模式						
[4:3]	RSV	保留						
[2]	VCC_MODE	VCC_MODE 配置位, 来自配置寄存器 0: 使能内部 5V LDO, 在 Boot_end 释放前都是强制使能 (由模拟实现) 1: 禁止内部 5V LDO						
[1:0]	LVWSEL	低电压预警电压选择。低电压预警检测的是 VCC 的电压, 需要 VCC_MODE=0 00: 7V 01: 8V 10: 9V 11: 10V						

30.2.4 CCFG1:CK_RST_CFG (0x401E)

表 30-2 低压检测模块相关寄存器(可工具配置或寄存器操作)

CCFG1 (0x401E)								
位	7	6	5	4	3	2	1	0
名称	RSV	LVW_IE	WDT_EN	RSV				
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6]	LVW_IE	低电压预警中断使能 0: 不使能 1: 使能						
[5]	WDT_EN	WDT 使能 0: 禁止 1: 使能						
[4:0]	RSV	保留						

30.2.5 LVSR(0xDB)

表 30-3 LVSR(0xDB)

LVSR(0xDB)								
位	7	6	5	4	3	2	1	0
名称	RSV		EXT0CFG			TSDF	LVWF	LVWIF
类型	R	R	R/W	R/W	R/W	R	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						

[7:6]	RSV	保留
[5:3]	EXT0CFG	<p>P0 接口外部中断 0 配置</p> <p>000: 配置 P0.0 为外部中断 0 接口</p> <p>001: 配置 P0.1 为外部中断 0 接口</p> <p>010: 配置 P0.2 为外部中断 0 接口</p> <p>011: 配置 P0.3 为外部中断 0 接口</p> <p>100: 配置 P1.1 为外部中断 0 接口</p> <p>101: 配置 P0.5 为外部中断 0 接口</p> <p>110: 配置 P0.6 为外部中断 0 接口</p> <p>111: 配置比较器 CMP4 输出为外部中断 0 接口</p>
[2]	TSDF	<p>过温状态位</p> <p>0: 当前温度未处于超过设定温度的状态。</p> <p>1: 当前温度处于超过设定温度的状态。</p> <p>此标志位常与温度保护中断标志位(TSDIF, 即 TCON[5])配合使用, 此位表示的是动态过温状态。</p>
[1]	LVWF	<p>VCC 低电标记</p> <p>低电标记反映当前是否处于低电状态</p> <p>0: 当前没有报警</p> <p>1: 当前低电检测报警</p>
[0]	LVWIF	<p>VCC 低电中断标记</p> <p>该位表示是否曾经发生低电事件, 当低电压检测中断使能, 产生低电检测中断后, 该位置一, 同时进入中断。该位硬件置一, 软件写零清零。低电检测中断不使能, 该位不会硬件置一。</p> <p>0: 无事件发生</p> <p>1: 发生低电压检测报警</p>

31 FLASH

31.1 简介

MCU 片内提供了 32k 字节的空间。不仅支持全芯片擦除/写入，还支持扇区、页擦除/写入。

主要特性：

- 每个扇区为 256 字节，共计 128 个扇区
- 每页包含 8 个扇区，共计 16 页
- 最后一扇区（地址范围：0x7F00~0x7FFF）任何时刻不会被擦除
- 扇区擦除、页擦除、芯片擦除时间约需要 120~150ms

31.2 操作说明

为确保对 FLASH 操作的安全性，强烈建议在自烧录前禁止所有中断事件，以免中断处理中的 MOVX 指令对 FLASH 进行误操作。

- FLASH 在执行擦除和编程操作之前需要先解锁 FLASH，向 FLASH 编程开锁寄存器 FLA_KEY 依次写入 0x5a, 0x1f 后开启软件编程 FLASH 功能。若顺序不对或者写其它值将使此功能冻结，直到下一次复位。开锁后，任何一次写 FLA_CR 的动作都将会使 FLA_KEY 再次上锁。
- 为确保用户程序安全，在进行自写操作前，务必关闭所有中断。以防止 movx 操作误写了 rom_code。
- 程序执行过程中如果有对 Flash 进行操作，则 Flash 会被改写，CRC 也会随之改变

31.3 FLASH 寄存器

31.3.1 FLA_CR

表 31-1 FLA_CR (0x85)

位	7	6	5	4	3	2	1	0
名称	RSV		FLAPAGE	FLAERR	RSV	FLAPRE	FLAERS	FLAEN
类型	R	R	R/W	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5]	FLAPAGE	页操作使能 0: 禁止 1: 使能						
[4]	FLAERR	编程出错标志, 可读 0: 对 FLASH 自写时, 编程或预编程操作成功。 1: 对 FLASH 自写时, 编程或预编程操作失败。						
[3]	RSV	保留						
[2]	FLAPRE	扇区预编程使能, 高有效 (扇区擦除前须先对本扇区预编程) 0: 禁止 1: 使能 注意: 只有在 FLAEN 为 1 时, FLAPRE 才起作用						
[1]	FLAERS	扇区擦除使能 0: 禁止 1: 使能 注意: 只有在 FLAEN 为 1 时, FLAERS 才起作用						
[0]	FLAEN	编程使能 0: 禁止 1: 使能						

31.3.2 FLA_KEY

表 31-2 FLA_KEY (0x84)

位	7	6	5	4	3	2	1	0
名称	FLA_KEY							
名称	RSV						FLAKSTA	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	FLA_KEY	写: FLASH 擦除/编程开锁寄存器 读: 高 6 位返回的是 0x00 读: 最低 2 位反映的是 FLASH 解锁状态位 FLAKSTA 00: 上锁 01: 0x5A 已经写入, 等待 0x1F 写入 11: 开锁 10: 冻结						

32 CRC (循环冗余校验计算单元)

32.1 CRC 功能框图

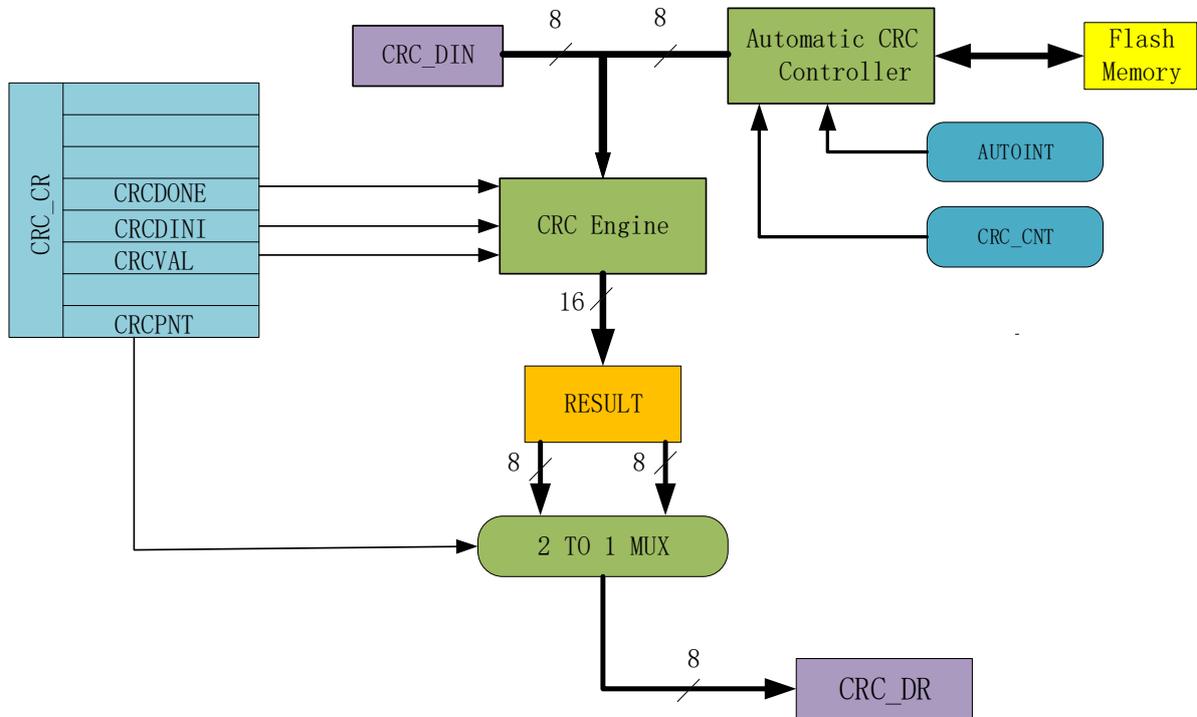


图 32-1 CRC 功能框图

CRC (循环冗余校验计算单元) 是根据固定的生成多项式得到任一 8 位数据的 CRC 计算结果。如图 32-1 所示, CRC 接收 CRC_DIN 寄存器的 8 位数据, 计算完成后将 16 位结果发送至内部寄存器, 通过 CRCPNT 和 CRC_DR 间接访问内部结果寄存器。

表 32-1 CRC 标准与生成多项式

序号	CRC 标准	生成多项式	16 进制表示
1	CRC12	$x^{12}+x^{11}+x^3+x^2+x+1$	80F
2	CRC16	$x^{16}+x^{15}+x^2+1$	8005
3	CRC16-CCITT	$x^{16}+x^{12}+x^5+1$	1021
4	CRC32	$x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^9+x^5+x^4+x+1$	04C11DB7

32.2 CRC16 生成多项式

选择基于 CRC16-CCITT 标准的生成多项式: $X^{16} + X^{12} + X^5 + 1$ 。

32.3 CRC16 基本逻辑图

如图 32-2 所示是串行 CRC16 电路原理图, 采用并行算法实现, 对每个输入字节, MCU 用一

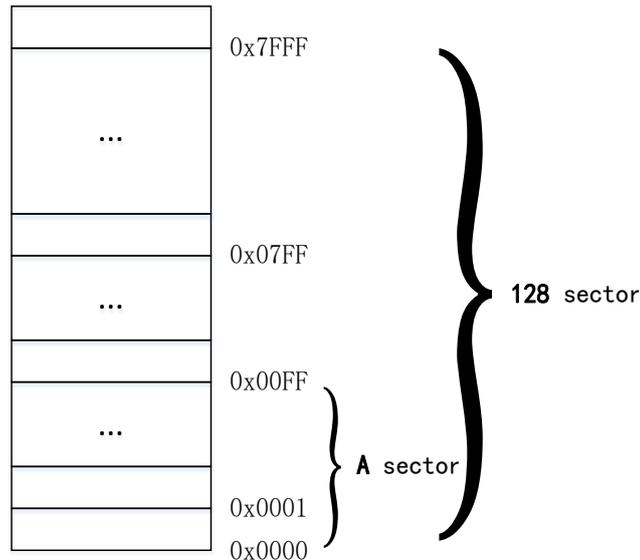


图 32-3 ROM 访问分区图

如图 32-3 所示。整个 ROM 共 32K 字节，分成 128 个 sector，编号从 sector0 到 sector127。每个 sector 包含 256 个字节。在进行 CRC 批量计算时，起始 sector 的值 CRC0BEG 可以是 0x00~0xFF 之间的任何值，包括 0x00 和 0xFF；需要计算的 sector 总数的数值 CRC0CNT 可以是 0x00~0xFF，包括 0x00 和 0xFF。

需要注意的是，随着 CRC_BEG 的值的增大，CRC_CNT 的值应该相应减小。例如，如果 CRC_BEG 的值为 0x7F，则 CRC_CNT 的值只能是 0x00，即只能计算最后一个 sector 中数据的 CRC 值。此时，如果不小心将 CRC_CNT 的值设置为 0x01 或更大的值，则 CRC 控制器硬件会自动限制计算的字节数，使 CRC 引擎只计算最后一个 sector 中数据的 CRC 值。

32.5 CRC 寄存器

32.5.1 控制寄存器：CRC_CR

表 32-2 CRC_CR (0x4022)

位	7	6	5	4	3	2	1	0
名称	RSV			CRCDON E	CRCDINI	CRCVAL	AUTOINT	CRCPNT
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	1	0	0	0	0
字段	名称	描述						
[7:5]	RSV	保留						
[4]	CRCDON E	自动 CRC 计算完成标志。 在自动 CRC 计算模式过程中，硬件自动将这一位写 0，并且软件代码也会停止执行；在其它情况下，硬件自动将这一位置为 1，所以，软件读取这一位始终返回 1。						
[3]	CRCDINI	CRC 结果初始化使能 0：初始化无效 1：初始化有效； 当软件向这一位写 1 时，硬件并没有真正将 1 写入此位，而是同步产生一个时钟周期的高电平脉冲，送到 CRC 引擎，作为 CRC 结果初始化的条件。所以，不管软件向这一位写入什么值，读取时总是返回 0。						
[2]	CRCVAL	CRC 结果初始化选择位。 0：将 CRC 结果初始化为 0x0000 1：将 CRC 结果初始化为 0xFFFF						
[1]	AUTOINT	CRC 自动计算使能。 当向此位写 1 时，会自动对 Flash 的某片连续的扇区中的数据进行 CRC 计算。计算的起始块为 CRC_BEG，共计算 CRC_CNT 个扇区。 注：在启用自动 CRC 计算功能之前，应先将其它位配置好，再将这一位写 1。换句话说，这一位不能与其它位同时配置。						
[0]	CRCPNT	CRC 结果指针。 0：读取 CRC_DR 寄存器时，访问的是 16 位 CRC 结果的低字节(7-0 位) 1：读取 CRC_DR 寄存器时，访问的是 16 位 CRC 结果的高字节(15-8 位)						

注：由于 CRC 计算过程分为两大类，一类是单个字节的 CRC 计算，一类是 ROM 数据批量 CRC 自动计算。向控制寄存器 CRC_CR [AUTOINT]写入 1，会立即启动 CRC 自动计算过程。如果要计算软件写入 CRC_DIN 寄存器中的单个字节的 CRC 值，则 CRC_CR [AUTOINT]只能为 0。

32.5.2 输入数据寄存器：CRC_DIN

表 32-3 CRC_DIN (0x4021)

位	7	6	5	4	3	2	1	0
名称	CRC_DIN							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	CRC_DIN	CRC 模块输入数据。 每次向此寄存器写入一个数据时，CRC 模块就自动在现有 CRC 结果的基础上，根据输入数据计算出新的 CRC 结果，并覆盖原 CRC 结果。 注：此寄存器是一个虚拟寄存器，写入的数据并不保存。读取此地址时返回 0x00。						

32.5.3 结果输出寄存器：CRC_DR

表 32-4 CRC_DR (0x4023)

位	7	6	5	4	3	2	1	0
名称	CRC_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	CRC_DR	CRC 结果输出。 每次读、写此寄存器时，会根据控制寄存器 CRC_CR[CRCPNT]来决定访问的是 CRC 结果的高字节还是低字节。						

32.5.4 自动计算起点寄存器：CRC_BEG

表 32-5 CRC_BEG (0x4024)

位	7	6	5	4	3	2	1	0
名称	RSV	CRC_BEG						
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6:0]	CRC_BEG	自动计算 CRC 的 ROM 起始扇区。 例如：如果 CRC_BEG 的值是 1，每个扇区是 128 个字节，则自动 CRC 计算的起始地址是： 1×128=128，实际上是从第二个扇区的第一个字节开始						

32.5.5 自动计算块数寄存器：CRC_CNT

表 32-6 CRC_CNT (0x4025)

位	7	6	5	4	3	2	1	0
名称	RSV	CRC_CNT						
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
7	RSV	保留						
[6:0]	CRC_CNT	自动 CRC 计算的扇区偏移量。 此值定义了需要计算 CRC 值的 ROM 扇区的偏移量，通过此值可决定自动 CRC 计算的结束扇区。						

33 休眠模式

33.1 简介

FU6815 系列提供了三种工作模式：正常，待机和睡眠。通过设置寄存器 PCON 的值选择不同的工作模式。

各种功耗模式下的模块工作情况总结如表 33-1 所示：

表 33-1 功耗模式

电源模式	描述	唤醒源	功耗性能
正常	除去被关闭的外设，其他模块全速工作	NA	功耗较高，性能最好。
待机	CPU 时钟被门控。 其他功能模块关闭或工作，由其控制位决定。 看门狗时钟被门控住。	任何中断 外部 Reset/Debug 复位	功耗低 性能灵活
睡眠	FLASH Deep-Sleep。 模拟快时钟电路关闭，MCU 软件应注意在进入睡眠前，确保 ADC、FOC、电机控制/驱动电路已处于空闲。 看门狗时钟被关闭。	外部中断； P4.7 在 GPIO 模式，电平变化； 外部 Reset/Debug 复位	功耗很低 性能灵活

※注：程序进入待机或者睡眠模式建议程序插入 3 条空语句，例如：`PCON = 0x02;_nop();_nop();_nop();`

33.2 PCON 寄存器

表 33-2 PCON (0x87)

位	7	6	5	4	3	2	1	0
名称	RSV		GF3	GF2	GF1	RSV	STOP	IDLE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5]	GF3	通用标志位 3						
[4]	GF2	通用标志位 2						
[3]	GF1	通用标志位 1						
[2]	RSV	保留						
[1]	STOP	写 1 使芯片进入睡眠模式，唤醒后由硬件自动清 0						
[0]	IDLE	写 1 使芯片进入待机模式，唤醒后由硬件自动清 0 功耗模式： {STOP, IDLE} =1x, 系统睡眠 {STOP, IDLE} =01, 系统待机 {STOP, IDLE} =00, 系统正常工作						

34 代码保护

34.1 简介

MCU 提供了一种 FLASH 全芯片加密的方式用于保护客户的软件知识产权。此功能可以很好的保护软件免受非法的用户操作。当 FLASH 被加密后，里面的数据无法读取，只能通过硬件 CRC 校验来对比程序是否一致。

34.2 操作说明

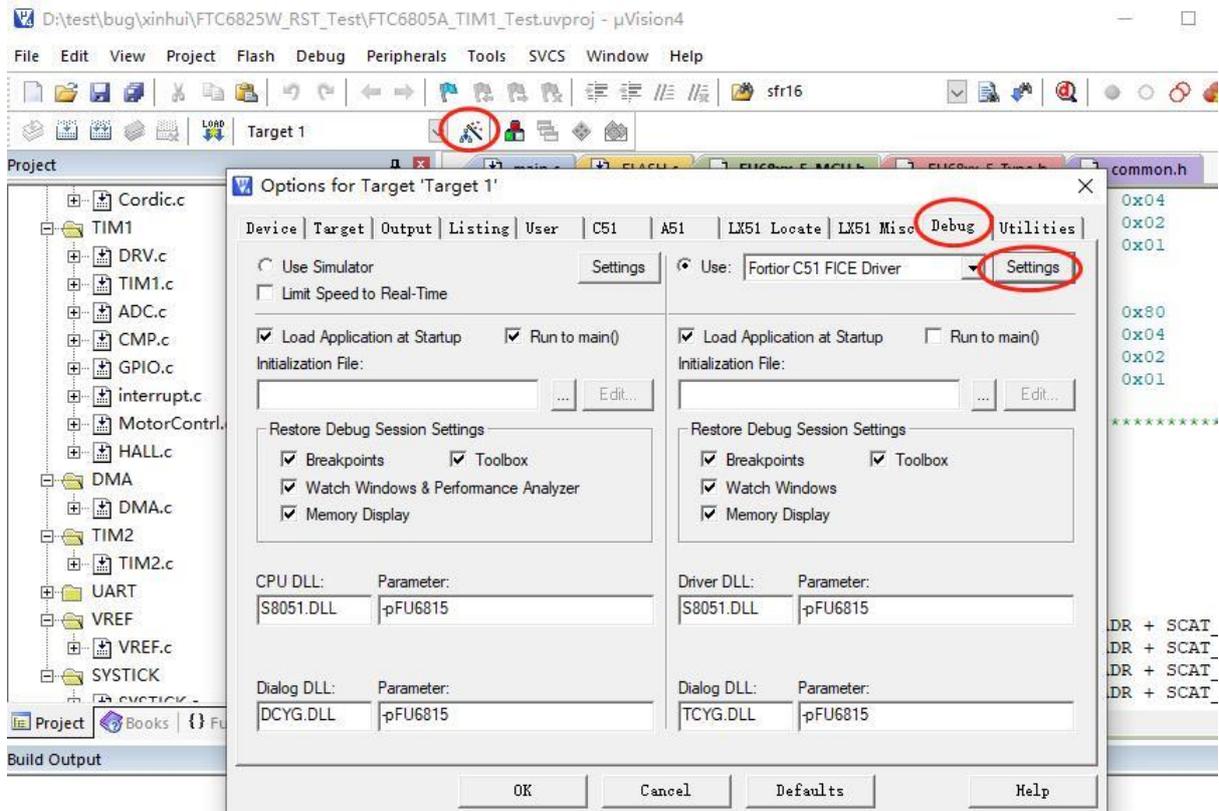


图 34-1 代码保护配置

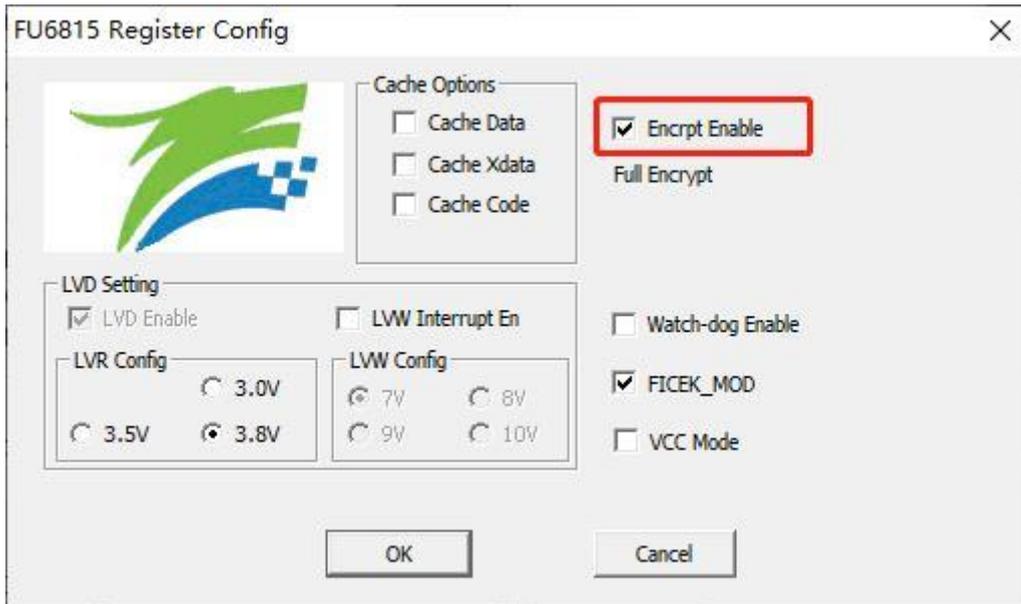


图 34-2 代码保护 全保护模式

芯片支持用户对烧录到 FLASH 的代码加密进行知识产权保护，方法及步骤依次如图 34-1 和图 34-2 所示：

步骤一：

打开 8051 集成开发工具，编译前进入 Target Options 中并选择 Debug 选项卡，按照上图 34-1 所示进行选择，并点击 Settings 进入下一步设置。

步骤二：

按照图 34-2 所示进行选择并设置，点击 OK。然后编译工程并下载，得到的.BIN 文件，烧录到 FLASH 中之后即可达到代码保护的效果。

需要说明的是，芯片具有全代码保护模式，图 34-2 所示设置为全代码保护模式，设置之后 FLASH 中的所有代码都会被保护。

35 修改记录 (Document Change List)

Date	Revision	Changes
2021/10/8	1.0	初始版本

Copyright Notice

Copyright by Fortior Technology (Shenzhen) Co., Ltd. All Rights Reserved.

Right to make changes —Fortior Technology (Shenzhen) Co., Ltd RSVs the right to make changes in the products - including circuits, standard cells, and/or software - described or contained herein in order to improve design and/or performance. The information contained in this manual is provided for the general use by our customers. Our customers should be aware that the personal computer field is the subject of many patents. Our customers should ensure that they take appropriate action so that their use of our products does not infringe upon any patents. It is the policy of Fortior Technology (Shenzhen) Co., Ltd. to respect the valid patent rights of third parties and not to infringe upon or assist others to infringe upon such rights.

This manual is copyrighted by Fortior Technology (Shenzhen) Co., Ltd. You may not reproduce, transmit, transcribe, store in a retrieval system, or translate into any language, in any form or by any means, electronic, mechanical, magnetic, optical, chemical, manual, or otherwise, any part of this publication without the expressly written permission from Fortior Technology (Shenzhen) Co., Ltd.

Fortior Technology(Shenzhen) Co.,Ltd.

Room203,2/F, Building No.11,Keji Central Road2,
SoftwarePark, High-Tech Industrial Park, Shenzhen, P.R. China 518057
Tel: 0755-26867710
Fax: 0755-26867715
URL: <http://www.fortiortech.com>

Contained herein

Copyright by Fortior Technology (Shenzhen) Co.,Ltd all rights Reserved.