

## GX1452 精密传感器信号调理器

### 1 基本性能

4-20mA

0至+5V(满摆幅)

+0.5V至+4.5V比例方式

+2.5V至±2.5V

特性

- ◆具有放大、校准和温度补偿功能
- ◆适应于输出灵敏度从4mV/V到60mV/V的传感器
- ◆单引脚数字编程
- ◆无需外部调整元件
- ◆16位分辨率的偏移量和跨度校准
- ◆全模拟信号通道
- ◆内嵌查找表，支持多点校准的温度修正
- ◆支持电压桥和电流桥激励
- ◆150μs快速阶跃响应
- ◆内嵌通用运算放大器
- ◆安全锁防止数据破坏
- ◆2mA低电流损耗

### 2 应用场景

- 压力传感器
- 变送器
- 应变仪
- 压力校准和控制器
- 阻性元件传感器
- 加速计
- 湿度传感器

### 3 芯片概述

GX1452是一种高度集成的模拟传感器信号处理器，可用于优化工业和过程控制中采用阻性元件的传感器。GX1452具有放大、校准和温度补偿功能，其综合工作特性可以逼近传感器所固有的可重复能力，其全模拟信号通道在输出信号中不会引入量化噪声，并利用集成的16位数模转换器(DAC)实现数字化校正，利用16位DAC对信号的偏移量和跨度校准，赋予了传感器产品真正的可互换性。

GX1452结构包含一个可编程传感器激励，一个16级可编程增益放大器(PGA)、一个768字节(6144位)内部EEPROM、四个16位DAC、一个通用的运算放大器以及一个内嵌的温度传感器，除偏移量和跨度补外，GX1452还利用偏移量的温度系数(TC)和跨度温度系数(FSOTC)提供独特的温度补偿，在提供非凡灵活性的同时降低了检测成本。

GX1452为16引脚SSOP封装，提供商业级，工业级和汽车级温度范围。

PART	TEMP RANGE	PIN-PACKAGE
GX1452S	-55°Cto+125°C	16 SSOP

### 极限工作指标

工作电压, VDD to VSS..... -0.3V, +6V  
 工作电压, VDD to VDDF.....-0.5V to +0.5V  
 其他端口 .....(VSS-0.3V) to (VDD + 0.3V)

工作温度范围:

结温.....+150°C  
 存储温度.....-65°C to +150°C

除非另有说明, 上述表格中均指在大气温度范围内的指标。超出上述所给范围可能会导致芯片永久损坏。

### 电学指标

(V<sub>DD</sub> = V<sub>DDF</sub> = +5V, V<sub>SS</sub> = 0V, T<sub>A</sub> = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN TYP MAX	UNITS
<b>GENERAL CHARACTERISTICS</b>				
Supply Voltage	V <sub>DD</sub>		4.5 5.0 5.5	V
EEPROM Supply Voltage	V <sub>DDF</sub>		4.5 5.0 5.5	V
Supply Current	I <sub>DD</sub>	(Note 1)	2.0 2.5	mA
Maximum EEPROM Erase/Write Current	I <sub>DDFW</sub>		30	mA
Maximum EEPROM Read Current	I <sub>DDFR</sub>		12	mA
Oscillator Frequency	f <sub>OSC</sub>		0.85 1 1.15	MHz
<b>ANALOG INPUT</b>				
Input Impedance	R <sub>IN</sub>		1	MΩ
Input Referred Offset Tempco		(Notes 2, 3)	±1	μV/°C
Input Referred Adjustable Offset Range		Offset TC = 0 at minimum gain (Note 4)	±150	mV
Amplifier Gain Nonlinearity		Percent of + 4V span, V <sub>OUT</sub> = + 0.5V to 4.5V	0.01	%
Common-Mode Rejection Ratio	CMRR	Specified for common-mode voltages between VSS and VDD (Note 2)	90	dB
Input Referred Adjustable FSO Range		(Note 5)	4 to 60	mV/V
<b>ANALOG OUTPUT</b>				
Differential Signal-Gain Range		Selectable in 16 steps	39 to 234	V/V
Differential Signal Gain		Configuration [5:2] 0000bin	34 39 46	V/V
		Configuration [5:2] 0001bin	47 52 59	
		Configuration [5:2] 0010bin	58 65 74	
		Configuration [5:2] 0100bin	82 91 102	
		Configuration [5:2] 1000bin	133 143 157	
Maximum Output-Voltage Swing		No load from each supply	0.02	V

## 电学指标 (continued)

( $V_{DD} = V_{DDF} = +5V$ ,  $V_{SS} = 0V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN TYP MAX	UNITS
Output-Voltage Low		$I_{OUT} = 1mA$ sinking, $T_A = T_{MIN}$ to $T_{MAX}$	0.100 0.20	V
Output-Voltage High		$I_{OUT} = 1mA$ sourcing, $T_A = T_{MIN}$ to $T_{MAX}$	4.75 4.87	V
Output Impedance at DC			0.1	$\Omega$
Output Offset Ratio	$\Delta V_{OUT}/\Delta Offset$		0.90 1.05 1.20	V/V
Output Offset TC Ratio	$\Delta V_{OUT}/\Delta Offset$ TC		0.9 1 1.2	V/V
Step Response and IC (63% Final Value)			150	$\mu s$
Maximum Capacitive Load			1	$\mu F$
Output Noise		DC to 1kHz (gain = minimum, source impedance = 5k $\Omega$ VDDF filter)	0.5	mV <sub>RMS</sub>
<b>BRIDGE DRIVE</b>				
Bridge Current	$I_{BDR}$	$R_L = 1.7k\Omega$	0.1 0.5 2	mA
Current Mirror Ratio	AA	RISOURCE = internal	10 12 14	A/A
VSPAN Range (Span Code)		$T_A = T_{MIN}$ to $T_{MAX}$	4000 C000	hex
<b>DIGITAL-TO-ANALOG CONVERTERS</b>				
DAC Resolution			16	Bits
ODAC Bit Weight	$\Delta V_{OUT}/\Delta Code$	DAC reference = $V_{DD} = +5.0V$	76	$\mu V/bit$
OTCDAC Bit Weight	$\Delta V_{OUT}/\Delta Code$	DAC reference = $V_{BDR} = +2.5V$	38	$\mu V/bit$
FSODAC Bit Weight	$\Delta V_{OUT}/\Delta Code$	DAC reference = $V_{DD} = +5.0V$	76	$\mu V/bit$
FSOTCDAC Bit Weight	$\Delta V_{OUT}/\Delta Code$	DAC reference = $V_{BDR} = +2.5V$	38	$\mu V/bit$
<b>COARSE OFFSET DAC</b>				
IRODAC Resolution		Including sign	4	Bits
IRODAC Bit Weight	$\Delta V_{OUT}/\Delta Code$	Input referred, DAC reference = $V_{DD} = +5.0V$ (Note 6)	9	mV/bit
<b>FSOTC BUFFER</b>				
Minimum Output-Voltage Swing		No load	$V_{SS} + 0.1$	V
Maximum Output-Voltage Swing		No load	$V_{DD} - 0.1$	V
Current Drive		$V_{FSOTC} = +2.5V$	-40 +40	$\mu A$
<b>INTERNAL RESISTORS</b>				

Current-Source Reference Resistor	$R_{ISRC}$		75	k $\Omega$
-----------------------------------	------------	--	----	------------

**电学指标 (continued)**

 ( $V_{DD} = V_{DDF} = +5V$ ,  $V_{SS} = 0V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN TYP MAX	UNITS
Current-Source Reference Resistor Temperature Coefficient	$\Delta R_{ISRC}$		1300	ppm/ $^\circ C$
FSOTC Resistor	$\Delta R_{FTC}$		75	k $\Omega$
FSOTC Resistor Temperature Coefficient	$\Delta R_{FTC}$		1300	ppm/ $^\circ C$
<b>TEMPERATURE-TO-DIGITAL CONVERTER</b>				
Temperature ADC Resolution			8	Bits
Offset			$\pm 3$	LSB
Gain			1.45	$^\circ C/bit$
Nonlinearity			$\pm 0.5$	LSB
Lowest Digital Output			00	hex
Highest Digital Output			AF	hex
<b>UNCOMMITTED OP AMP</b>				
Open-Loop Gain		$R_L = 100k\Omega$	90	dB
Input Common-Mode Range			$V_{SS}$ $V_{DD}$	V
Output Swing		No load, $T_A = T_{MIN}$ to $T_{MAX}$	$V_{SS} + 0.1$ $V_{DD} - 0.1$	V
Output-Voltage High		1mA source, $T_A = T_{MIN}$ to $T_{MAX}$	4.75 4.90	V
Output-Voltage Low		1mA sink, $T_A = T_{MIN}$ to $T_{MAX}$	0.05 0.15	V
Offset		$V_{IN+} = +2.5V$ , unity gain buffer	-20 +20	mV
Unity Gain Bandwidth			2	MHz
<b>EEPROM</b>				
Maximum Erase/Write Cycles		(Note 7)	10k	Cycles
Minimum Erase Time			6	ms
Minimum Write Time		(Note 8)	6	ms

**Note 1:** Excludes sensor or load current.

**Note 2:** All electronics temperature errors are compensated together with sensors errors.

**Note 3:** The sensor and the GX1452 must be at the same temperature during calibration and use.

**Note 4:** This is the maximum allowable sensor offset.

**Note 5:** This is the sensor's sensitivity normalized to its drive voltage, assuming a desired full span output of +4V and a bridge voltage range of +1.7V to +4.25V.

**Note 6:** Bit weight is ratiometric to  $V_{DD}$ .

**Note 7:** Programming of the EEPROM at room temperature is recommended.

**Note 8:** Allow a minimum of 6ms elapsed time before writing the next eeprom.

引脚	名称	功能
1	ISRC	电桥电流驱动模式设定。
2	OUT	高 ESD，扫描多个通道的输出信号，在噪声环境下，需外接一个 0.1μF 电容，OUT 可以直接与 DIO 并联。
3	V <sub>SS</sub>	负电源电压。
4	INM	电桥负输入端，通过配置寄存器可与 INP 互换。
5	BDR	电桥驱动。
6	INP	电桥正输入端，通过配置寄存器可与 INM 互换。
7	V <sub>DD</sub>	正电源电压，需在 V <sub>DD</sub> 与 V <sub>SS</sub> 之间连接一个 0.1μF 电容。
8	TEST	内部连接，连接至 V <sub>SS</sub> 。
9	V <sub>DDF</sub>	EEPROM 正电源电压。需在 V <sub>DDF</sub> 与 V <sub>SS</sub> 之间连接一个 1μF 电容。可直接将 V <sub>DDF</sub> 与 V <sub>DD</sub> 连接，或为了抑止噪声通过 30Ω 电阻与 V <sub>DD</sub> 连接
10	UNLOCK	锁禁止，允许与器件通讯。
11	DIO	数字输入，输出，DIO 允许与设备通讯。
12	CLK1M	1MHz 时钟输出，通过配置位可控制该输出。
13	AMPOUT	通过放大器输出。
14	AMP-	通过放大器反相输入。
15	AMP+	通过放大器同相输入。
16	FSOTC	跨度温度误差修正系数缓冲输出。

### 详细说明

GX1452 具有放大、校准和温度补偿功能，使其综合工作特性可以逼近传感器所固有的可重复能力，全模拟信号通道在输出信号中不会引入量化噪声，并利用集成的 16 位 DAC 予以数字化校正，偏移量和跨度可以校准在 ±0.02% 满度之内。

GX1452 结构包含一个可编程的传感器激励、一个 16 级可编程增益放大器(PGA)、一个 768 字节(6144 位)内部 EEPROM、四个 16 位 DAC，一个通用运算放大器以及一个内嵌的温度传感器，GX1452 利用偏移量的温度系数(TC)和跨度温度系数(FSOTC)提供独特的温度补偿，在提供非凡灵活性的同时降低了检测成本。

用户可以选择 1 到 114 个温度点补偿传感器，允许选择简单的一阶线性修正或者匹配一段特定的温度曲线来补偿传感器温度响应，对多达 114 个独立的 16 位 EEPROM 单元编程，可在 -55℃ 到 +125℃ 范围内以 1.5℃ 的间隔进行修正，对于表现出特征温度特性的传感器，可选择若干校准点并配合一组预先确定的值来确定温度曲线，对于传感器与 GX1452 温度不同的情形，GX1452 可使用传感器电桥自身提供附加温度修正。

单引脚、串行数字输入/输出(DIO)通信结构以及与传感器输出信号分时动作的特点，使得通过将 OUT 和 DIO 并联，可在单线上实现输出检测和校准编程。GX1452 提供了安全锁加密功能，允许用户在传感器校准之后禁止修改传感器系数与用户可定义的 52 字节 EEPROM 数据，当 UNLOCK 设置为逻辑高电平时，加密功能还可进行硬件刷新，以便工厂返修或重新校准。

GX1452 在一个测试台完成校准和传感器的核查。一旦校准系数存入 GX1452，用户可据此选择重新测试，作为常规 QA 审查的一部分核查其性能或生成单个传感器的最终测试数据。

GX1452 电流损耗低并集成了一个通用运算放大器，使其可完全由 2 线制电流环供电并在传感器中输出 4-20mA 的电流信号，其频率响应可利用通用运算放大器和无源元件调至 3.2kHz 以内。

GX1452(图 1)提供了一条传感器信号的模拟放大通道，它利用模拟架构实现一阶温度响应修正，在此基础上利用其数字控制的模拟放大通道实现非线性温度响应修正，校准与修正都是通过改变偏移量和可编程增益放大器(PGA)的增益以及传感器电桥上的激励

电压或电流实现的，PGA 采用 CMOS 开关电容工艺，具有范围超过±150mV，分辨率约 3μV(16 位)的以输入为参考的偏移校准量，PGA 具有从 39V/V 至 234V/V 之间 16 级放大增益。

范围内变址精度约为 1.5℃。每隔 1 毫秒，内嵌的温度传感器将给出一个 EEPROM 中的查找表的变址，查表结果传至偏移量 DAC 寄存器，所得电压将送入 PGA 输出端的求和节点，补偿传感器偏移量的精度可达±76 μV(±0.0019%FSO)。假设偏移量 DAC 每隔 1.5℃修正一次，若偏移量温度系数 DAC 为零，那么温度导致的最大误差等效于 1℃的传感器温度漂移量，变址温度的边界值超出了极限工作指标表中给出的范围，最小变址 00h 对应约-69℃。所有低于该值的温度将输出 00h 变址的系数值，最大变址值为 AFh，这是查找表的最高单元。所有高于约 184℃的温度将输出查找表中最高变址的索引值，不会产生变址折回错误。

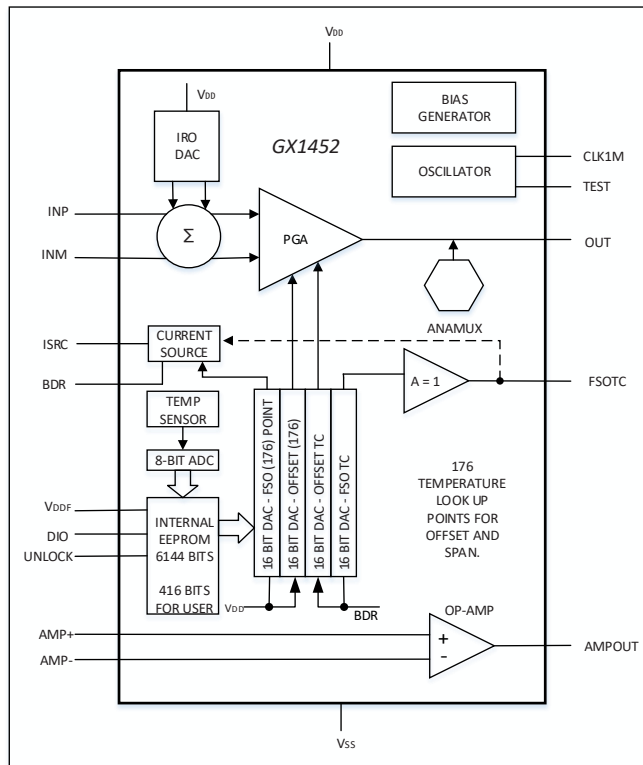


图 1. 功能框图

GX1452 使用了 4 个 16 位 DAC，并由用户将校准系数存于其内部 768x8 EEPROM(6144 位)中，这些内存都以 16 位字的形式存放，包含以下内容：

- 配置寄存器
- 偏移量校准系数表
- 偏移量温度系数寄存器
- 跨度(FSO)校准表
- 跨度(FSO)温度误差修正系数寄存器
- 52 个未占用字节(416 位)可由用户写入制造数据(如序列号、日期等)。

### 偏移量修正

初步偏移量修正在信号放大器输入端粗调偏移量实现，最后的偏移量修正利用以温度为变址的 176 个 16 位单元的查找表实现。内嵌的温度传感器从该表中确定一个唯一的 16 位偏移量校准值，其在-55℃到+125℃

### 跨度(FSO)修正

有两个功能块控制 FSO 增益校准，其一，粗调增益由数字化选择 PGA 的增益确定，其二，FSO DAC 以存放在 EEPROM 中的以温度为变址的 FSO 查找表的数据为输入设定传感器电桥的电流或电压，FSO 修正是利用 176 个 16 位单元的温度变址查找表实现的。内嵌温度传感器在 40℃到+125℃范围内按其变址精度每隔 1.5℃从该表中取得一个 16 位的值用于 FSO 调整，变址温度的边界值超出了 极限工作范围规定的范围，最小变址值 00h 对应约-69℃。所有低于该值的温度将输出 00h 变址的系数值，最大变址为 AFh，这是查找表的最高单元所有高于约 184℃的温度将输出查找表中最高变址的索引值不会产生变址折回错误。

### 线性与非线性温度补偿

在偏移量 TC 与 FSOTC 寄存器中写入 16 位校准系数可以补偿一阶温度误差，对于电流源驱动的压阻传感器，由传感器电阻的温度系数(TCR)决定产生一个与温度有关的桥电压，偏移量 TC DAC 和 FSOTC DAC 以这个桥电压为参考电压，当桥电压随着温度发生变化时，这两个 DAC 的输出跟随桥电压发生变化，桥电压的数值由温度决定，通过改变偏移量 TC 和 FSOTC 数字代码，使其与桥电压成比例变化，实现一阶温度误差补偿。

内置的两个跨度温度补偿反馈电阻(R<sub>ISRC</sub> 和 R<sub>STC</sub>)针对硅压阻传感器优化为 75kΩ，但是由于这些反馈电阻是与传感器有关的，可能需采用外置的反馈电阻，配置寄存器中的内部电阻选择位控制采用内部或外部反馈电阻。

计算所需偏移量 TC 和 FSOTC 的补偿系数，需要两个测试温度，在每个温度至少测量两次以后，校准软件(在主计算机之中)将计算出修正系数并将其写入内部 EEPROM。

对于以+5V 为基准，设置范围为 000h 到 FFFFh 的系数，DAC 的分辨率为 76 $\mu$ V。这两个 DAC(偏移量 TC 和 FSOTC)采用传感器电桥电压为参考电压，因为传感器电桥电压设置至约+2.5V，所以偏移量 TC 和 FSOTC 表现的步长小于 38 $\mu$ V。

对于高精度应用(误差小于 0.25%)，一阶偏移量和跨度温度误差可以通过偏移量 TC DAC 和 FSOTC DAC 补偿，而残留的高阶项则需利用查找表，由温度确定系数查找表的地址指针，每当温度发生约 1.5 $^{\circ}$ C 的变化，即为偏移量补偿 DAC 和 FSO 补偿 DAC 提供一对儿特定的温度补偿值，改变偏移量不会影响 FSO，但由于电桥连接方式，改变 FSO 将会影响偏移量，校准时可以测量 GX1452 的片芯温度和电桥传感器的温度，建议使

用电桥传感器的温度补偿一阶温度误差。

### 按比例工作典型电路

比例输出结构提供了与电源电压成比例的输出，该输出可应用于比例 ADC，产生一个与电源电压无关的数值，比例调节是电池供电设备，汽车和许多工业场合需考虑的重要因素。

GX1452 提供了一个高性能的比例输出，而只需最少的外部元件(图 2).所需外部元件如下

- 一个电源旁路电容
- 一个可选的输出 EMI 抑制电容
- 两个可选电阻，R<sub>ISRC</sub> 和 R<sub>STC</sub>，用于特殊类型传感器电桥。

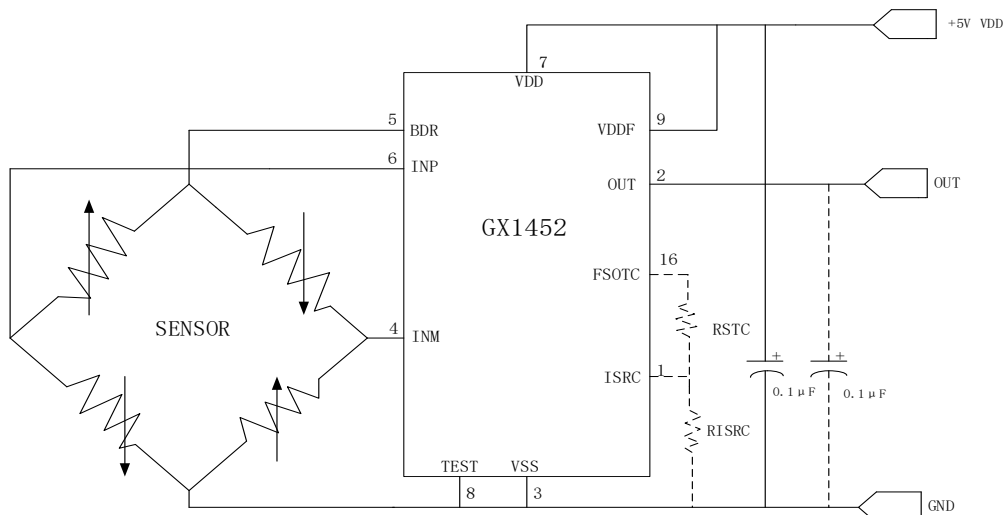
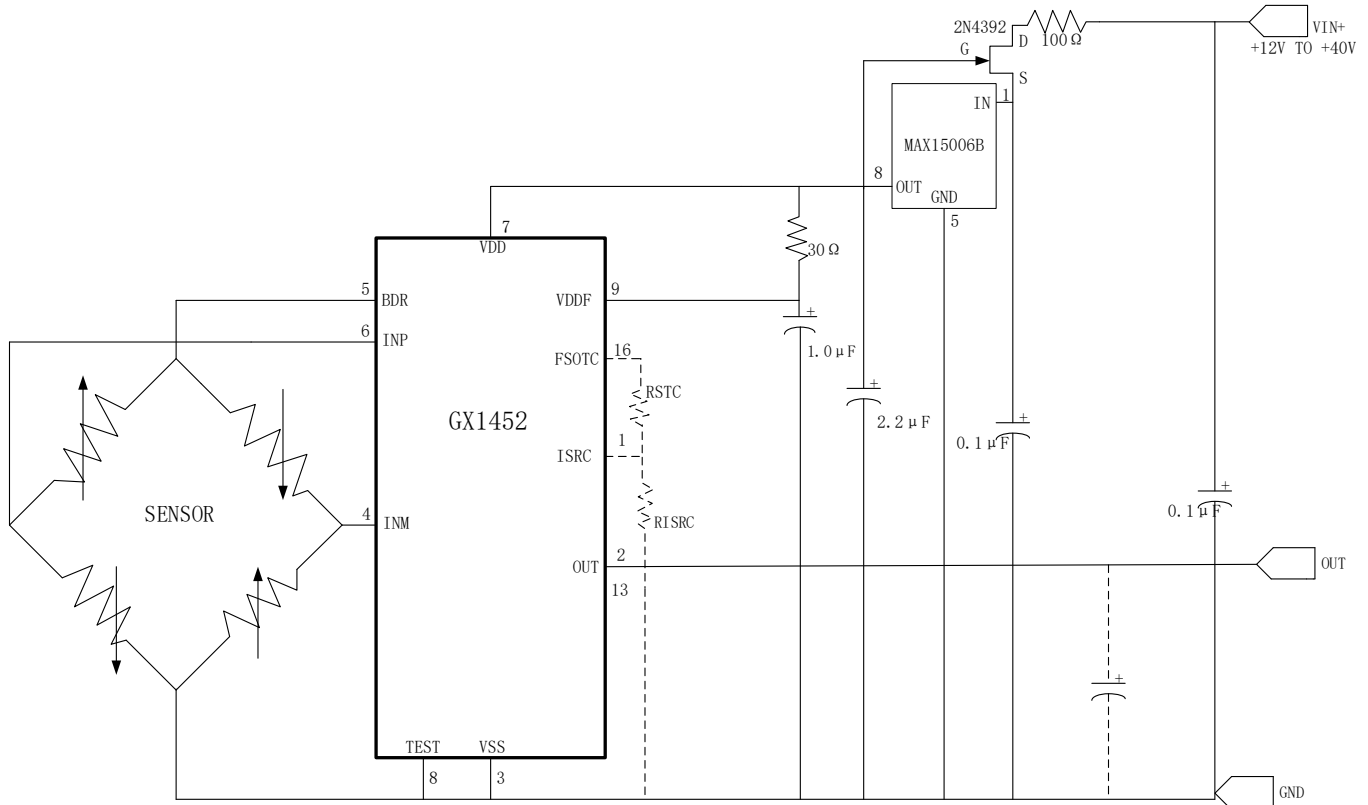


图 2.比例输出结构



**图 3.非比例输出结构**

**非比例工作典型电路  
(12VDC<VPWR<40VDC)**

非比例输出结构能够使传感器工作在更宽范围的电源之中，在该电路中需要一个高性能电压基准如

MAX15006B，为 GX1452 工作提供一个稳定电源与基准电压，典型示例见图 3，当要求输入电压在宽范围内以及系统 A/D 或读取设备不支持比例工作时，需要非比例工作。

**典型 4-20mA 2 线环路  
供电电路**

4-20mA 电流环输出形式因其具有抗干扰性，可长距离传输以及传感器 2 线工作制的优点对过程控制大有裨益。环路电压可以在 12VDC 至 40VDC 之间在本质上是非比例结构，由于 GX1452 具有低电流损耗的特点，利用它集成的通用运算放大器可组成一个简单的 4-20mA 驱动电路，并为 GX1452 自身供电(图 4)。

**内部校准寄存器(ICR)**

GX1452 包含 5 个 16 位内部校准寄存器，可从 EEPROM 或串行数字接口中加载内部校准寄存器的数据在三种不同条件下载入

**正常工作，上电初始化顺序**

- GX1452 已被校准，安全锁字节被置位 (CL[7:0]=FFh)，且 UNLOCK 引脚为低电平；
- 接通电源；
- 完成上电复位功能；
- 从 EEPROM 中刷新 CONFIG、OTCDAC 和

FSOTCDAC 寄存器；

- 以温度为变址从 EEPROM 单元中刷新 ODAC 和 FSODAC 寄存器。

#### 正常工作，连续刷新

- GX1452 已被校准，安全锁字节被置位 (CL[7:0]=FFh)，且 UNLOCK 引脚为低电平；
- 接通电源；
- 完成上电复位功能；
- 温度变址定时器达到 1ms 的周期；
- 从 EEPROM 中刷新 CONFIG，OTCDAC，FSOTCDAC 寄存器；
- 以温度为变址从 EEPROM 单元中刷新 ODAC 和 FSODAC 寄存器。

#### 校准操作，通过串口更新寄存器

- GX1452 安全锁字节未被置位 (CL[7:0]=00h) 或 UNLOCK 引脚为高电平；
- 接通电源；
- 完成上电复位功能；
- 通过采用出行命令从串行数字接口加载寄存器请参考串行接口命令格式部分。

#### 内部 EEPROM

内部 EEPROM 由 768 个 8 位内存组成，共分为 12 页，每页 64 个字节。可分别擦除每一页。内存结构分

布见表 1，表中同时显示了 ODAC、FSODAC 查找表以及对应的温度变址指针，注意，ODAC 表占据着从地址 000h 到 15Fh 的一个连续段，而 FSODAC 表则被分成了两部分，一段从 200h 到 2FFh，另一段从 1A0h 到 1FFh。除了用户通用字节，所有的数据都是以 16 位字宽的形式存放，每个字由相邻地址的两个字节(高字节和低字节)组成。

通过将补偿值载入内部校准寄存器，GX1452 实现了对传感器偏移量、FSO 和温度误差的补偿，这些校准值可以在校准时直接通过串行数字接口加载至寄存器，或者，上电时自动从 EEPROM 加载。这样，在校准和检测期间可以同时检测和编程，在 EEPROM 中存入合适的补偿值。上电时，这个器件自动将内容从 EEPROM 加载到寄存器中并准备使用，而无需额外配置。EEPROM 是由 8 位宽的阵列构成，因此每个 16 位寄存器需要按 2 个 8 位数存储。配置寄存、FSOTCDAC 和 OTCDAC EEPROM 寄存器由在中的预先分配的单元载入。

ODAC 和 FSODAC 是利用变址指针从 EPROM 的查找表中载入，该指针是一个温度的函数，ADC 每隔 1ms 将内部集成的温度传感器输出转换为一个 8 位数，这个数字量然后传入温度变址寄存器中。

在向 EEPROM 写数据需要注意：两次写 EEPROM 操作之间要间隔至少 6ms 以保证数据能正确写入。

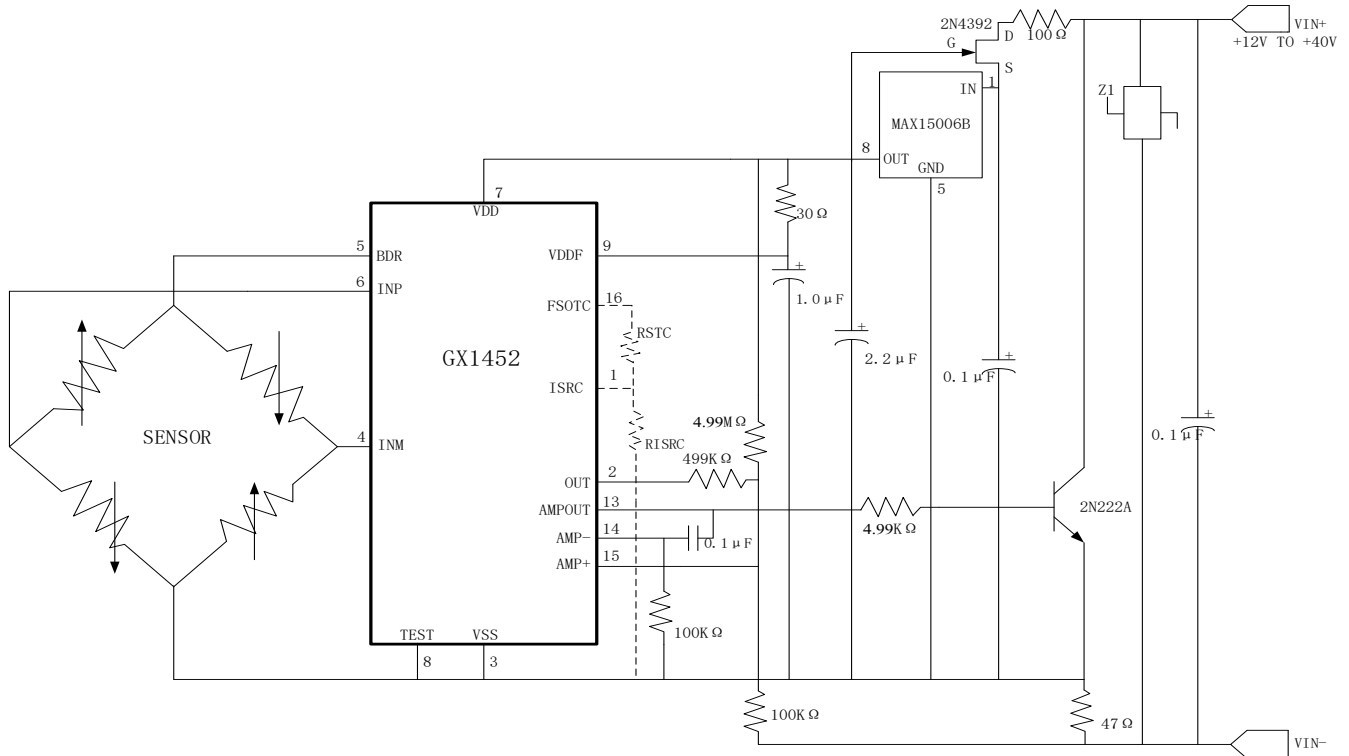


图 4.4-20mA 输出、环路供电结构

典型的温度变址转移函数如下所示:

$$\text{温度变址} = 0.6899 \times \text{温度}(\text{°C}) + 47.6$$

其中温度变址将只保留 8 位整数部分, 表 6 给出了温度变址寄存器取值的典型值。

注意, EEPROM 为字节宽, 而从 EEPROM 加载的寄存器为 16 位宽, 因此, 每个变址值指向两个 EEPROM 中的字节, 除了振荡器频率设定之外, 将所有的 EEPROM 单元写入 00h。OSC[2:0]位于配置寄存器中(表 3), 这几位应保持为出厂预设值, 加密字节(CL[7:0]=00h)写入了 00h, 配置 DIO 为用于校准和检测的异步串行输入。

### 通讯协议

DIO 串行接口用于 GX1452 与校准检测系统或计算机之间进行的异步串行通讯, 当主机发送初始化序列时, GX1452 将自动检测主机的波特率, 无论内部振荡器如何设置, 使用 4800bps 与 38400bps 之间的波特率都可以检测到, 数据格式始终为 1 个起始位, 8 个数据位, 1 个停止位, 没有奇偶位, 只有当加密锁禁止(即 CL[7:0]=00h)或 UNLOCK 引脚为高电平时, 才允许通讯。

表 1. EEPROM 地址分配

PAGE	LOW-BYTE ADDRESS (hex)	HIGH-BYTE ADDRESS (hex)	TEMP-INDEX[7:0] (hex)	CONTENTS	
0	000	001	00	ODAC Lookup Table	
	03E	03F	1F		
1	040	041	20		
	07E	07F	3F		
2	080	081	40		
	0BE	0BF	5F		
3	0C0	0C1	60		
	0FE	0FF	7F		
4	100	101	80		
	13E	13F	9F		
5	140	141	A0		
	15E	15F	AF to FF		
	160	161			Configuration
	162	163			Reserved
	164	165			OTCDAC
	166	167			Reserved
	168	169		FSOTCDAC	
	16A	16B		Control Location	
	16C	16D		52 General-Purpose User Bytes	
17E	17F				
6	180	181			
	19E	19F			
	1A0	1A1	80		
7	1BE	1BF	8F		
	1C0	1C1	90		
8	1FE	1FF	AF to FF		
	200	201	00		
9	23E	23F	1F		
	240	241	20		
A	27E	27F	3F		
	280	281	40		
B	2BE	2BF	5F		
	2C0	2C1	60		
B	2FE	2FF	7F		

### 初始化序列

通过发送下述初始化序列，可设定 GX1452 的波特率，即初始化串口，初始化序列为发送一个 81h 字节，如下：

1111111101000000111111111

第一个起始位 0 启动了波特率同步序列，随后是 8 位数据 81h(低位在前)，然后由停止位结束波特率同步序列，停止位是如上所示黑体的 1，在稳定电源给器件供电 1ms 后，才可以在 DIO 上进行初始化序列，这主要考虑到了完成上电复位功能和由加密或 UNLOCK 引脚配置 DIO 引脚的所需时间。

### 重新初始化序列

GX1452 允许再调节波特率，重新初始化序列是发送一个 FFh 字节，如下：

1111111101111111111111111

当收到重新初始化序列，接收逻辑会将其复位至上电状态并等待初始化序列，为了重新设定波特率，初始化序列必须跟随在重新初始化序列之后。

### 串行接口命令格式

通过一个接口寄存器集(IRS)，进入 GX1452 的所有通讯命令都遵循一个确定的格式，IRS 是一个 8 位命令格式。包括接口寄存器集数据(IRSD)半字节(4 位)和接口寄存器集地址(IRSA)半字节(4 位)。通过接口寄存器集，可以对所有校准寄存器和 EEPROM 单元进行读写访问。

IRS 命令字节结构如下

IRS[7:0] = IRSD[3:0], IRSA[3:0]

这里：

- IRSA[3:0]是 4 位接口寄存器集地址，指出哪个寄存器接收半字节数据 IRSD[3:0]。
- IRSA[0]是串行接口上在起始位之后的第一位。
- IRSD[3:0]是 4 位接口寄存器集数据。
- IRSD[0]是串口上在起始位之后的第五位。

IRS 的地址解码见表 10。

### 特殊命令序列

在 GX1452 之中，一个用于内部逻辑的特殊命令寄存器 (CRIL[3:0])可导致执行特殊命令序列，表 11 已将这些命令序列以 CRIL 令代码的形式列出。

### 写举例

写任意 16 位内部校准寄存器的操作如下：

- 1)利用 4 个接口寄存器集的字节将 16 个数据位写入 DHR[15:0]。
- 2)将目标内部校准寄存器的地址写入 ICRA[3:0]。
- 3)将加载内部校准寄存器(LdICR)命令写入 CRIL[3:0]。当 LdICR 命令发送给了 CRIL 寄存器，被加载的校准寄存器取决于内部校准寄存器地址(ICRA)中的地址。表 12 指出了解码的校准寄存器。

### 擦写 EEPROM

内部 EEPROM 在编程之前需要先解除(字节置为 00h)。切记，当对 161h 字节(配置寄存器的高字节)编程时，应先保存其最高 3 位然后再恢复，以防止改变校准振荡器的频率。内部 EEPROM 可以通过 ERASE 命令全部擦除，或通过 PageErase 命令部分擦除(见表 11CRIL 命令)。发送 ERASE 命令和 PageErase 命令后需等待 6ms。EEPROM 字节被擦除后(每个字节值=00h)，用户可对其编程，其过程如下：

- 1) 利用 2 个接口寄存器集的字节将 8 个数据位写入 DHR[7:0]。
- 2) 利用 3 个接口寄存器集的字节将目标 EEPROM 的地址写入 IEAA[9:0]。
- 3) 将 EEPROM 写命令 (EEPW) 写入 CRIL[3:0]

### 串行数字输出

当 RdIRS 命令写入 CRIL[3:0]后，DIO 配置成数字输出，并且发送由 IRSP[3:0]指定寄存器的内容，发送形式以一个字节为一帧，带有一个起始、停止位。

一旦测试设备发送 RdIRS 命令完毕，必须将与 DIO 的连接端置为三态输出，以便 GX1452 驱动 DIO 线。GX1452 使 DIO 为三态输出并将其置为高电平一个字节的时间，然后在下一个起始位期间使 DIO 开始驱动，而后依次输出数据字节和停止位。序列见图 5。

通过 RdIRS 命令返回的数据取决于 IRSP 中指向的地址。

表 13 定义了根据不同指向返回的内容。

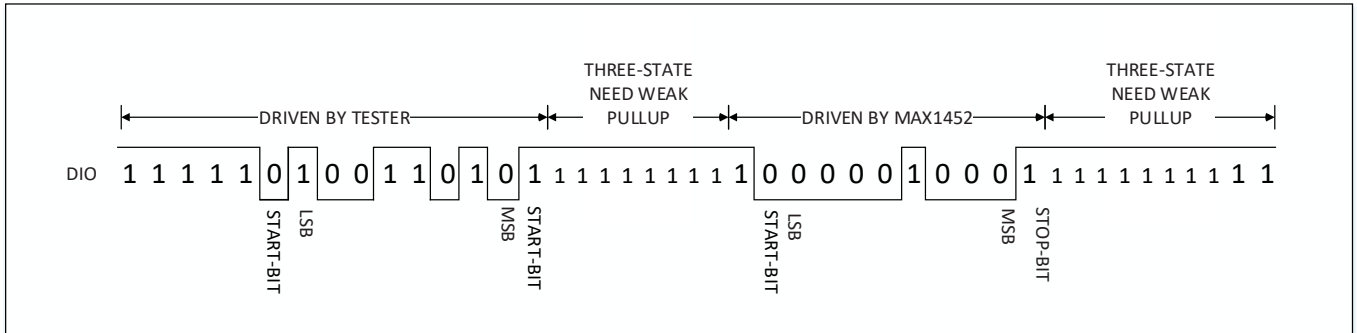


图 5.DIO 输出数据格式

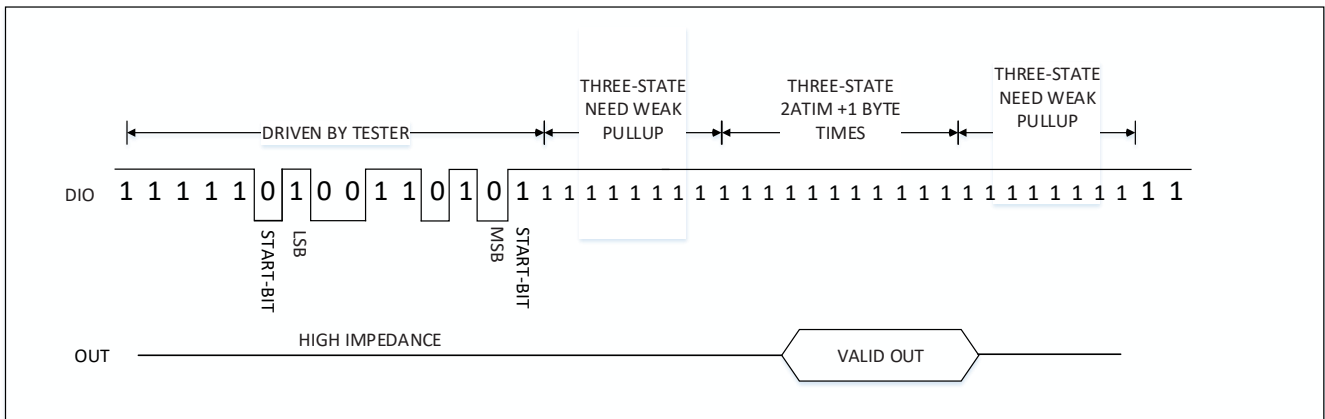


图 6. 模拟输出时序

### 多路复用的模拟输出

当 CRIL[3:0]寄存器写入 RdAlg 命令，OUT 引脚上的给定模拟信号取决于 ALOC[3:0]。ATIM[3:0]决定了模拟信号的持续时间，之后引脚又恢复了三态。当模拟信号分配到 OUT 引脚上时，DIO 同时三态输出，使 DIO 与 OUT 能够并联。当 DIO 与 OUT 并联时，在确定停止位后主计算机或校准系统必须将与 DIO 的连接端置为三态输出，当读取如 BDR, FSOTC 的内部信号时，切勿在 OUT 线路上加载。

DIO 与 OUT 的模拟输出序列见图 6。

如表 14 所示，模拟信号的持续时间由 ATIM[3:0]控制。在 OUT 引脚上的给定模拟信号决定于 ALOC 的值，在表 15 中对该信号作了详细阐述

### 测试系统配置

GX1452 设计支持带有校准和温度补偿的自动生产测试系统。图 7 给出了低价位测试系统的实现原理，该

方法能将许多变换器模块并联测试，由于采用单线数字通讯和三态输出节点，GX1452 允许系统校准设计具有高度灵活性，视具体的校准设计要求，可以将所有模块的 OUT 并联或分别将每个模块的 DIO 与 OUT 并联。

### 传感器补偿综述

补偿设计需要在整个工作压力范围和温度范围内对传感器的性能进行评估测试，但最少可采用两个测试压力值(如零和满度)和两个温度值，测试压力和温度值越多越精确，典型的补偿流程总结如下：

#### 设置参考温度(如+25℃)

- 将默认系数(即根据偏移量、FSO 和电桥电阻中值得到的值)别载入寄存器初始化各变换器，防止 GX1452 过载。
- 设置最初的电桥电压(用 FSODAC)为电源电压的一半。利用 BDR 和 OUT 引脚测量出电桥电压，或根据测量值计算出电桥电压。

- 利用 ODAC 和 FSODAC 分别校准传感器的输出偏移量和输出跨度 FSO。

- 在计算机中或在 GX1452 EEPROM 用户内存区存储这些校准数据。

**设置下一个测试温度:**

- 利用 ODAC 和 FSODAC 分别校准传感器的输出偏移量和输出跨度 FSO。

- 在计算机中或在 GX1452 EEPROM 用户内存区存储校准数据。

- 计算修正系数。

- 将修正系数下载到 EEPROM 之中。

- 进行最终测试。

**传感器校准与补偿举例**

GX1452 的温度补偿设计同时可对传感器与 IC 温度误差予以修正, 这使得 GX1452 提供的温度补偿可进传感器固有的可重复性, 图 8 提供了一个利用 GX1452 进行校准的范例。

一个实例是将一初始偏移量和跨度为 16.4mV 和 55.8mV 的重复性良好的压阻传感器转变为偏移量和跨度为 0.5000V 和 4.0000V 经过补偿的变送器(利用压阻传感器和 GX1452)。非线性的偏移量和跨度 FSO 的温度误差减至±0.1%FSO 以下, 而原误差约为 20%到 30%的 FSO。下图给出了没有补偿的传感器输出和经过补偿的变换器输出, 该结果是采用了六个温度点得到的。

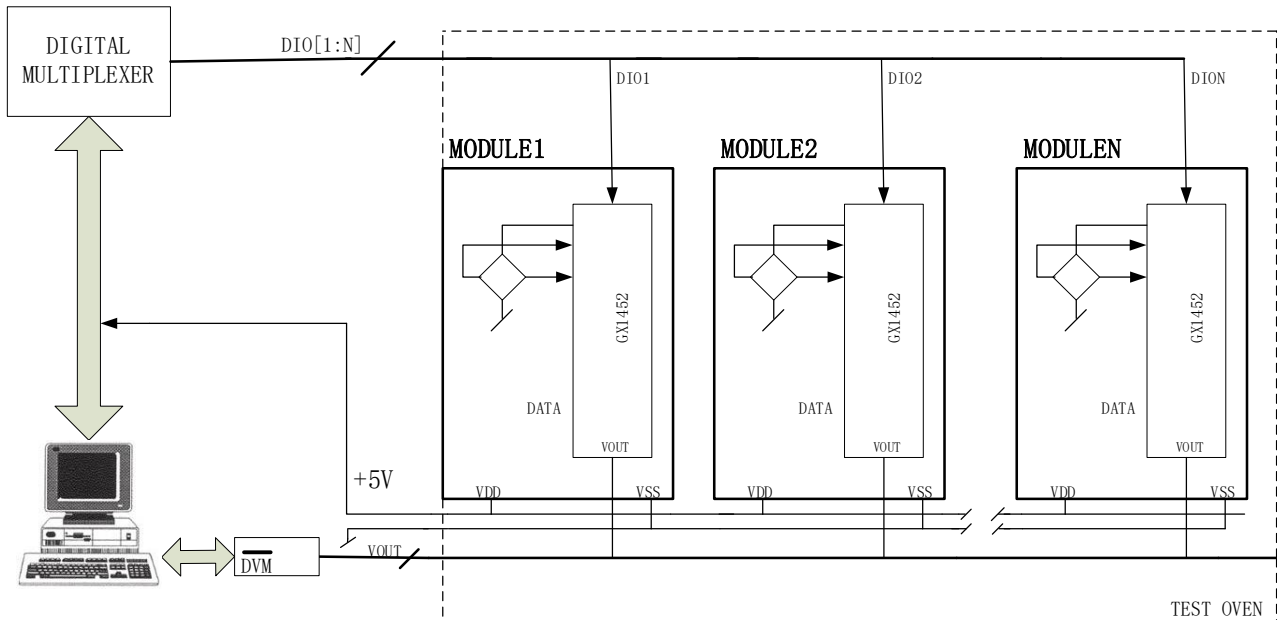


图 7. 自动测试系统原理

表 2. 寄存器定义表

REGISTER	DESCRIPTION
CONFIG	Configuration Register
ODAC	Offset DAC Register
OTCDAC	Offset Temperature Coefficient DAC Register
FSODAC	Full Span Output DAC Register
FSOTCDAC	Full Span Output Temperature Coefficient DAC Register

**表 3.配置寄存器位定义表 (CONFIG[15:0])**

FIELD	NAME	DESCRIPTION
15:13	OSC[2:0]	Oscillator frequency setting. <b>Factory preset, do not change.</b>
12	R <sub>EXT</sub>	Logic '1' selects external R <sub>ISRC</sub> and R <sub>STC</sub> .
11	CLK1M EN	Logic '1' enables CLK1M output driver.
10	PGA Sign	Logic '1' inverts INM and INP polarity.
9	IRO Sign	Logic '1' for positive input referred offset (IRO). Logic '0' for negative input referred offset (IRO).
8:6	IRO[2:0]	Input referred coarse offset adjustment.
5:2	PGA[3:0]	Programmable gain amplifier setting.
1	ODAC Sign	Logic '1' for positive offset DAC output. Logic '0' for negative offset DAC output.
0	OTCDAC Sign	Logic '1' for positive offset TC DAC output. Logic '0' for negative offset TC DAC output.

**表 4.输入参考偏移量参考值表**

IRO SIGN, IRO[2:0]	INPUT REFERRED OFFSET CORRECTION AS % OF VDD	INPUT REFERRED OFFSET, CORRECTION AT VDD =5VDC IN mV
1, 111	+1.25	+63
1, 110	+1.08	+54
1101	+0.90	+45
1100	+0.72	+36
1011	+0.54	+27
1010	+0.36	+18
1001	+0.18	+9
1000	0	0
0000	0	0
0001	-0.18	-9
0010	-0.36	-18
0011	-0.54	-27
0100	-0.72	-36
0101	-0.90	-45
0110	-1.08	-54
0111	-1.25	-63

**表 5. PGA 增益设置表 (PGA[3:0])**

PGA[3:0]	PGA GAIN (V/V)
0000	39
0001	52
0010	65
0011	78
0100	91
0101	104

0110	117
0111	130
1000	143
1001	156
1010	169
1011	182
1100	195
1101	208
1110	221
1111	234

表 6. 温度变址典型值

TEMPERATURE (°C)	TEMP-INDEX[7:0]	
	DECIMAL	HEXADECIMAL
-40	20	14
25	65	41
85	106	6A
125	134	86

表 7. 振荡器频率设置

OSC[2:0]	OSCILLATOR FREQUENCY
100	-37.5%
101	-28.1%
110	-18.8%
111	-9.4%
000	1MHz (nominal)
001	+9.4%
010	+18.8%
011	+28.1%

表 8. EEPROM ODAC 和 FSODAC 查找表内存分配

TEMP-INDEX[7:0]	EEPROM ADDRESS ODAC LOW BYTE AND HIGH BYTE	EEPROM ADDRESS FSODAC LOW BYTE AND HIGH BYTE
00hex to 7Fhex	000hex and 001hex to 0FEhex and 0FFhex	200hex and 201hex to 2FEhex and 2FFhex
80hex to AFhex	100hex and 101hex to 15Ehex and 15Fhex	1A0hex and 1A1hex to 1FEhex and 1FFhex

表 9. 控制位置 (CL[15:0])

FIELD	NAME	DESCRIPTION
15:8	CL[15:8]	Reserved
7:0	CL[7:0]	Control Location. Secure-Lock is activated by setting this to FFhex which disables DIO serial communications and connects OUT to PGA output.

表 10. IRSA 译码表

IRSA[3:0]	DESCRIPTION
0000	Write IRSD[3:0] to DHR[3:0] (data hold register)
0001	Write IRSD[3:0] to DHR[7:4] (data hold register)
0010	Write IRSD[3:0] to DHR[11:8] (data hold register)
0011	Write IRSD[3:0] to DHR[15:12] (data hold register)
0100	Reserved
0101	Reserved
0110	Write IRSD[3:0] to ICRA[3:0] or IEEA[3:0], (internal calibration register address or internal EEPROM address nibble 0)
0111	Write IRSD[3:0] to IEEA[7:4] (internal EEPROM address, nibble 1)
1000	Write IRSD[3:0] to IRSP[3:0] or IEEA[9:8], (interface register set pointer where IRSP[1:0] is IEEA[9:8])
1001	Write IRSD[3:0] to CRIL[3:0] (command register to internal logic)
1010	Write IRSD[3:0] to ATIM[3:0] (analog timeout value on read)
1011	Write IRSD[3:0] to ALOC[3:0] (analog location)
1100 to 1110	Reserved
1111	Write IRSD[3:0] = 1111bin to relearn the baud rate

表 11. CRIL 指令

CRIL[3:0]	NAME	DESCRIPTION
0000	LdICR	Load internal calibration register at address given in ICRA with data from DHR[15:0].
0001	EEPW	EEPROM write of 8 data bits from DHR[7:0] to address location pointed by IEEA[9:0].
0010	ERASE	Erase all of EEPROM (all bytes equal FFhex).
0011	RdICR	Read internal calibration register as pointed to by ICRA and load data into DHR[15:0].
0100	RdEEP	Read internal EEPROM location and load data into DHR[7:0] pointed by IEEA[9:0].
0101	RdIRS	Read interface register set pointer IRSP[3:0]. See Table 13.
0110	RdAlg	Output the multiplexed analog signal onto OUT. The analog location is specified in ALOC[3:0] (Table 15) and the duration (in byte times) that the signal is asserted onto the pin is specified in ATIM[3:0] (Table 14).
0111	PageErase	Erases the page of the EEPROM as pointed by IEEA[9:6]. There are 64 bytes per page and thus 12 pages in the EEPROM.
1000 to 1111	Reserved	Reserved.

**表 12. ICRA[3:0]译码**

ICRA[3:0]	NAME	DESCRIPTION
0000	CONFIG	Configuration Register
0001	ODAC	Offset DAC Register
0010	OTCDAC	Offset Temperature Coefficient DAC Register
0011	FSODAC	Full Scale Output DAC Register
0100	FSOTCDAC	Full Scale Output Temperature Coefficient DAC Register
0101		Reserved. Do not write to this location (EEPROM test).
0110 to1111		Reserved. Do not write to this location.

**表 13. IRSP 解码**

IRSP[3:0]	RETURNED VALUE
0000	DHR[7:0]
0001	DHR[15:8]
0010	IEEA[7:4], ICRA[3:0] concatenated
0011	CRIL[3:0], IRSP[3:0] concatenated
0100	ALOC[3:0], ATIM[3:0] concatenated
0101	IEEA[7:0] EEPROM address byte
0110	IEED[7:0] EEPROM data byte
0111	TEMP-Index[7:0]
1000	BitClock[7:0]
1001	Reserved. Internal flash test data.
1010-1111	11001010 (CAhex). This can be used to test communication.

**表 14. ATIM 定义**

ATIM[3:0]	DURATION OF ANALOG SIGNAL SPECIFIED IN BYTE TIMES (8-BIT TIME)
0000	$2^0+1=2$ byte times i.e. $(2 \times 8)$ / baud rate
0001	$2^1+1=3$ byte times
0010	$2^2+1=5$ byte times
0011	$2^3+1=9$ byte times
0100	$2^4+1=17$ byte times
0101	$2^5+1=33$ byte times
0110	$2^6+1=65$ byte times
0111	$2^7+1=129$ byte times
1000	$2^8+1=257$ byte times
1001	$2^9+1=513$ byte times
1010	$2^{10}+1=1025$ byte times
1011	$2^{11}+1=2049$ byte times

1100	$2^{12}+1=4097$ byte times
1101	$2^{13}+1=8193$ byte times
1110	$2^{14}+1=16385$ byte times
1111	In this mode OUT is continuous, however DIO accepts commands after 32, 769 byte times. Do not parallel connect DIO to OUT.

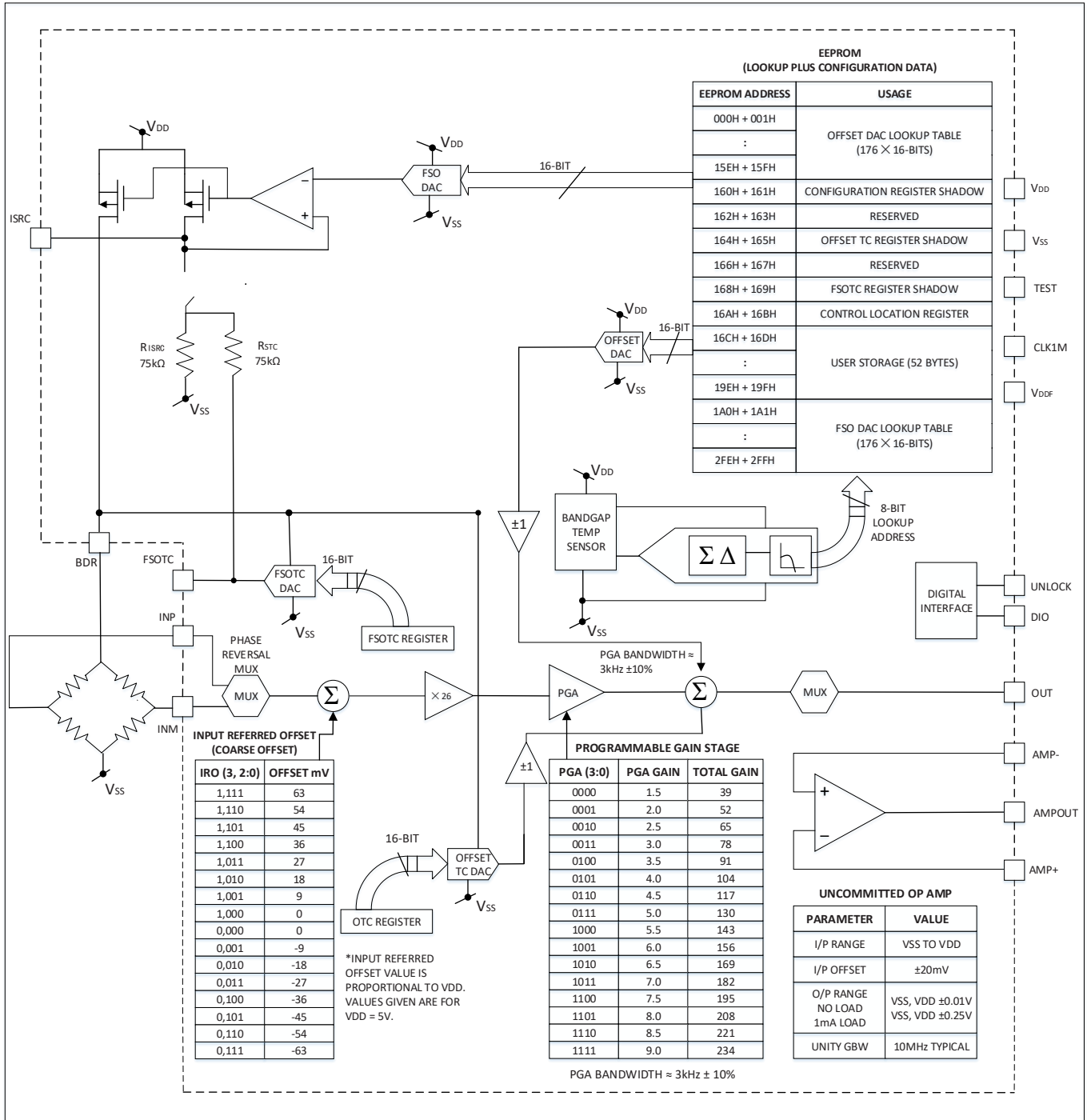
表 15. ALOC 定义

ALOC[3:0]	ANALOG SIGNAL	DESCRIPTION
0000	OUT	PGA Output
0001	BDR	Bridge Drive
0010	ISRC	Bridge Drive Current Setting
0011	VDD	Internal Positive Supply
0100	VSS	Internal Ground
0101	BIAS5U	Internal Test Node
0110	AGND	Internal Analog Ground. Approximately half of VDD.
0111	FSODAC	Full Scale Output DAC
1000	FSOTCDAC	Full Scale Output TC DAC
1001	ODAC	Offset DAC
1010	OTCDAC	Offset TC DAC
1011	VREF	Bandgap Reference Voltage (nominally 1.25V)
1100	VPTATP	Internal Test Node
1101	VPTATM	Internal Test Node
1110	INP	Sensor's Positive Input
1111	INM	Sensor's Negative Input

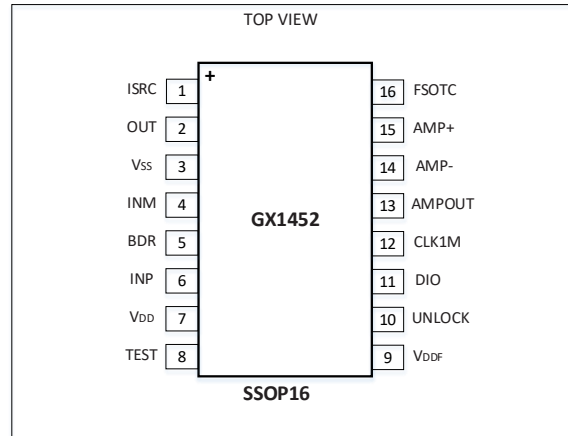
表 16. 补偿效果

TYPICAL UNCOMPENSATED INPUT (SENSOR)	TYPICAL COMPENSATED TRANSDUCER OUTPUT
Offset..... $\pm 100\%$ FSO	OUT.....Ratiometric to VDD at 5.0V
FSO.....4 to 60mV/V	Offset at +25°C.....0.500V $\pm$ 200 $\mu$ V
Offset TC.....20% FSO	FSO at +25°C.....4.000V $\pm$ 200 $\mu$ V
Offset TC Nonlinearity.....4% FSO	Offset accuracy over temp. range..... $\pm 4$ mV ( $\pm 0.1\%$ FSO)
FSOTC.....-20% FSO	FSO accuracy over temp. range..... $\pm 4$ mV ( $\pm 0.1\%$ FSO)
FSOTC Nonlinearity.....5% FSO	
Temperature Range.....-55°C to +125°C	

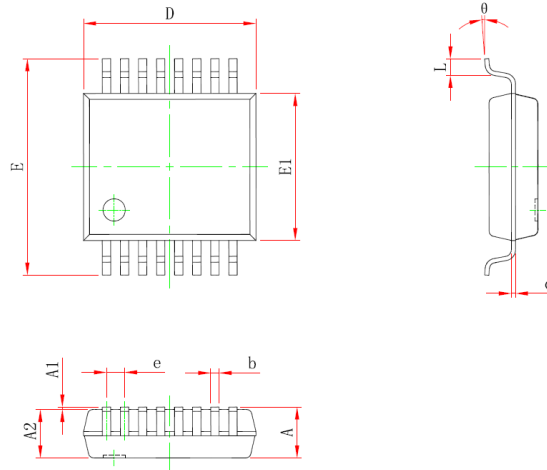
**详细原理框图**



**引脚配置**

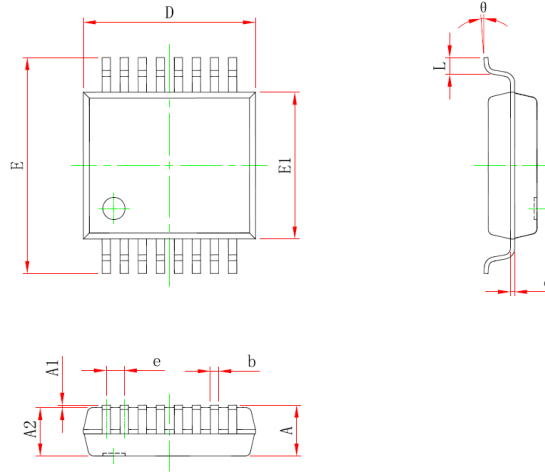


SSOP16 封装信息：湿敏等级 MSL3



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	—	2	—	0.079
A1	0.05	—	0.002	—
A2	1.65	1.85	0.065	0.073
b	0.22	0.38	0.009	0.015
c	0.09	0.25	0.004	0.01
D	5.9	6.5	0.232	0.256
E	7.4	8.2	0.291	0.323
E1	5	5.6	0.197	0.22
e	0.65 (BSC)		0.026(BSC)	
L	0.55	0.95	0.022	0.037
θ	0°	8°	0°	8°

SSOP16 封装信息：湿敏等级 MSL1



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	—	2	—	0.079
A1	0.05	—	0.002	—
A2	1.4	1.6	0.055	0.063
b	0.22	0.38	0.009	0.015
c	0.09	0.25	0.004	0.01
D	5.9	6.5	0.232	0.256
E	7.4	8.2	0.291	0.323
E1	5	5.6	0.197	0.22
e	0.65 (BSC)		0.026(BSC)	
L	0.55	1.05	0.022	0.041
θ	0°	8°	0°	8°

**订购信息**

购买编码	器件	封装	湿敏等级	标准包装数量	备注
GX1452S-Tu	GX1452	SSOP16	MSL3	80	管装
GX1452SM-Tu	GX1452	SSOP16	MSL1	80	管装