

## 1 描述

IBSP3053X是一款系列化的高精密线性稳压器，体现在输出电压最小分辨率。带偏置支持1.0V到6.5V的输入，无偏置支持1.4V到6.5V输入，可提供3A持续输出电流，最大压降仅为110mV。IBSP3053A的输出电压可在0.6V至2.175V范围内以25mV的分辨率通过引脚进行编程，并可通过外部电阻分压器在0.6V至5.2V范围内进行调节，IBSP3053B的输出电压可在0.6V至3.75V的范围内以50mV的分辨率通过引脚进行编程，并可通过外部电阻分压器在0.6V至5.2V范围内进行调节。

IBSP3053具有超低噪声和高PSRR特性，在10Hz到100KHz内，其积分噪声仅为3.9 $\mu$ Vrms、在1MHz时，PSRR高达42dB。同时具有非常好的线性调整率、负载调整率和负载瞬态响应特性。

同时该芯片具有电源状态良好指示、精密使能功能、软启动、噪声优化、反向电流保护、过流保护、过温保护、欠压锁存保护等功能有效提升芯片的可靠性。

IBSP3053具备AEC-Q100标准的可靠性要求，支持Grade1 -40 $^{\circ}$ C到125 $^{\circ}$ C工作温度。支持QFN 3.5mm $\times$ 3.5mm和4mm $\times$ 4mm（可选）封装。

## 2 应用范围

- 24G/60G/77G 雷达传感器供电
- 图像传感器和成像单元
- ADAS 高级驾驶辅助系统供电
- RF射频单元、PLL锁相环、VCO压控振荡器供电
- 实验室和仪器仪表
- 高端高保真音响供电
- 高分辨率数据采集系统

## 3 特性

- 开漏电源正常输出
- 超低噪声：3.9 $\mu$ Vrms（10Hz至100KHz）
- 高PSRR  
80dB@1KHz  
45dB@100KHz  
40dB@1MHz
- 使能控制
- 噪声减少/软启动
- 多种保护方式：过流、过温、欠压锁存、反向电流保护（通过外部加反向肖特基二极管或者在输入端加二极管）
- 高负载瞬态响应
- AEC-Q100认证

## 4 管脚定义

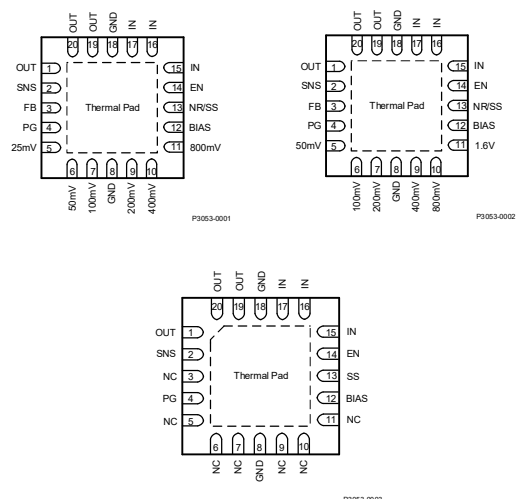


图4.1 QFN20封装<sup>注1</sup>

注1：封装有三种引脚定义类型。P3053-0001、P3053-0002封装尺寸为3.5mm $\times$ 3.5mm，P3053-0003封装尺寸为4mm $\times$ 4mm。

表4.1引脚功能描述

引脚名称	IBSP3053A	IBSP3053B	IBSP3053C	I/O	脚位描述
25mV	5	-	-	I	任意输出电压设置引脚。这些引脚连接到内部反馈网络，将这些引脚连接到地，SNS或保持浮动。将这些引脚连接到地可以调节输出电压；多个引脚可同时接GND或SNS来选择所需的输出电压。不使用时，让这些引脚悬空。
50mV	6	5	-		
100mV	7	6	-		
200mV	9	7	-		
400mV	10	9	-		
800mV	11	10	-		
1.6V	-	11	-		
NC	-	-	3,5,6,7,9,10,11	-	无内部连接。
BIAS	12	12	12	I	BIAS电源电压。这个引脚通常用于低输入电压条件，使用BIAS电压可以改善输入小于2.2V时的直流和交流性能，这个引脚必须连接1 $\mu$ F或更大的电容到参考地。如果不使用，这个脚位必须保持悬空或接地。
EN	14	14	14	I	使能脚。引脚为逻辑高时，器件为使能状态；引脚为逻辑低时，器件为关闭状态。如果不使用该功能，这个引脚必须连接到IN或BIAS。
FB	3	3	-	I	反馈引脚。该引脚连接到误差放大器，当使用内部反馈网络调节时输出电压时，不使用该引脚。使用FB引脚时，推荐在FB到OUT之间连接10nF的前馈电容器，可以优化其交流性能。
GND	8, 18	8, 18	8, 18	-	接地引脚。这些引脚必须连接到地和EPAD，并且这两个脚到GND之间应采用低阻抗连接。PIN 8为芯片Signal GND，PIN 18为芯片Power GND，在Layout时建议将这两个PIN脚分开连接，请参阅Layout部分了解更多细节。
IN	15-17	15-17	15-17	I	输入电压引脚。该引脚使用一个10 $\mu$ F或更大的陶瓷电容器连接到地，并需要尽量减小输入回路阻抗。输入电容需尽可能靠近输入引脚。请参阅输入和输出电容要求部分了解更多细节。
NR/SS	13	13	-	-	降噪和软启动引脚。在此引脚连接外部电容到地，可以降低参考电压噪声，也能实现软启动功能。该引脚需连接10nF或更大的电容器，尽可能靠近引脚放置以优化交流性能。请参阅输入和输出电容要求部分了解更多详细信息。
SS	-	-	13	-	软启动引脚。
OUT	1, 19, 20	1, 19, 20	1, 19, 20	O	稳压输出引脚。该引脚使用一个47 $\mu$ F或更大的陶瓷电容器连接到地，以得到稳定的输出电压，并且靠近输出脚位放置，并需要尽量减小输出阻抗。请参阅输入和输出电容要求部分章节了解更多详细信息。
PG	4	4	4	O	PG引脚。输出电压良好状态指示，该引脚是一个漏极开路输出，表示输出电压达到目标的输出电压值。
SNS	2	2	2	I	输出电压检测输入引脚。这个引脚将内部R1电阻连接到输出，使用内部电阻可编程网络功能时，将此引脚连接到输出端。如果不使用内部电阻可编程网络功能，请保持此引脚悬空。
Thermal				-	将散热焊盘连接到参考地，散热盘在芯片内部连接到GND。

## 5 电气参数

测试条件:  $T_J = -40\text{ }^{\circ}\text{C}$  至  $125\text{ }^{\circ}\text{C}$  (典型值为  $T_J = 25\text{ }^{\circ}\text{C}$ ),  $V_{IN} = 1.4\text{ V}$  或  $V_{IN} = V_{OUT(NOM)} + 0.4\text{ V}$  (以较大者为准),  $V_{BIAS} = \text{open}$ ,  $V_{OUT(nom)} = 0.6\text{ V}$ ,  $V_{EN} = 1.4\text{ V}$ ,  $C_{IN} = 47\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F}$ ,  $C_{OUT} = 47\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F}$ ,  $C_{NR/SS} = 100\text{ nF}$ ,  $C_{FF} = 10\text{ nF}$ , PG引脚连接100kΩ的上拉电阻接至VIN引脚, 除非另有说明。

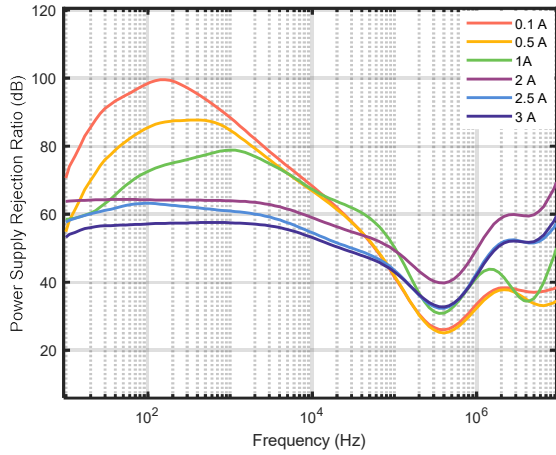
表5.1 IBSP3053B电气特性

参数		测试条件	最小值	典型值	最大值	单位	
供电端输入电压和电流							
$V_{IN}$	输入电源电压范围		1.4		6.5	V	
$V_{UVLO1(IN)}$	输入电源UVLO (带偏置)	$V_{BIAS} = 3.0\text{ V}$ 时 $V_{IN}$ 上升		0.9	1.0	V	
$V_{HYS1(IN)}$	$V_{UVLO1(IN)}$ 迟滞	$V_{BIAS} = 3.0\text{ V}$		250		mV	
$V_{UVLO2(IN)}$	输入电源UVLO (不带偏置)	$V_{IN}$ 上升		1.30	1.39	V	
$V_{HYS2(IN)}$	$V_{UVLO2(IN)}$ 迟滞			350		mV	
$V_{UVLO(BIAS)}$	偏置电源UVLO	$V_{BIAS}$ 上升, $V_{IN} = 1.1\text{ V}$		2.8	2.9	V	
$V_{HYS(BIAS)}$	$V_{UVLO(BIAS)}$ 迟滞	$V_{IN} = 1.1\text{ V}$		260		mV	
$I_{EN}$	EN引脚电流	$V_{IN} = 6.5\text{ V}$ , $V_{EN} = 0\text{ V}$ 和 $6.5\text{ V}$	-0.1		0.1	$\mu\text{A}$	
使能和电源良好指示							
$I_{BIAS}$	BIAS引脚电流	$V_{IN} = 1.1\text{ V}$ , $V_{BIAS} = 6.5\text{ V}$ , $V_{OUT(nom)} = 0.6\text{ V}$ , $I_{OUT} = 3\text{ A}$		2.4	3.5	mA	
$V_{IT(PG)}$	PG引脚阈值	$V_{OUT}$ 下降时	$0.82V_{OUT}$	$0.9V_{OUT}$	$0.93V_{OUT}$	V	
$V_{HYS(PG)}$	PG引脚迟滞	$V_{OUT}$ 上升时		$0.05V_{OUT}$		V	
$V_{IL(EN)}$	EN引脚低电平输入电压 (禁用设备)		0		0.4	V	
$V_{IH(EN)}$	EN引脚高电平输入电压 (启用设备)		0.8		6.5	V	
$V_{OL(PG)}$	PG引脚低电平输出电压	$V_{OUT} < V_{IT(PG)}$ , $I_{PG} = -1\text{ mA}$ (设备电流)		0		V	
$I_{lk(PG)}$	PG引脚漏电流	$V_{OUT} > V_{IT(PG)}$ , $V_{PG} = 6.5\text{ V}$		<1		$\mu\text{A}$	
温度范围							
$T_{SD}$	热关断阈值	温度上升		160		$^{\circ}\text{C}$	
		复位, 温度下降		140			
$T_J$	工作结温		-40		125	$^{\circ}\text{C}$	
稳压器输出电压和电流							
$I_{NR/SS}$	NR/SS引脚充电电流	$V_{NR/SS} = \text{GND}$ , $V_{IN} = 6.5\text{ V}$	4.0	6.0	9.0	$\mu\text{A}$	
$I_{FB}$	FB引脚漏电流	$V_{IN} = 6.5\text{ V}$	-100		100	nA	
$V_{FB}$	反馈电压			0.6		V	
$V_{NR/SS}$	NR/SS引脚电压			0.6		V	
$V_{OUT}$	输出电压	范围	使用内部电阻调节输出引脚	0.6 – 1.1%		$3.75 + 1.1\%$ $2.175 + 1.1\%$	V
		范围	使用外部电阻	0.6 – 1.1%		$5.15 + 1.1\%$	

		精度	$0.6\text{ V} \leq V_{\text{OUT}} \leq 5.15\text{ V}$ , $5\text{ mA} \leq I_{\text{OUT}} \leq 3\text{ A}$ , 超过 $V_{\text{IN}}$	-1.5%		1.5%	
		偏置精度	$1.1\text{ V} \leq V_{\text{IN}} \leq 2.2\text{ V}$ , $5\text{ mA} \leq I_{\text{OUT}} \leq 3\text{ A}$ , $3.0\text{ V} \leq V_{\text{BIAS}} \leq 6.5\text{ V}$	-0.9%		0.9%	
$\frac{\Delta V_{\text{OUT}}}{\Delta V_{\text{IN}}}$	线性调整率		$I_{\text{OUT}} = 5\text{ mA}$ , $1.4\text{ V} \leq V_{\text{IN}} \leq 6.5\text{ V}$		0.03	1.6	mV/V
$\frac{\Delta V_{\text{OUT}}}{\Delta I_{\text{OUT}}}$	负载调整率		$5\text{ mA} \leq I_{\text{OUT}} \leq 3\text{ A}$ , $3.0\text{ V} \leq V_{\text{BIAS}} \leq 6.5\text{ V}$ , $V_{\text{IN}} = 1.1\text{ V}$		0.1	0.5	mV/A
			$5\text{ mA} \leq I_{\text{OUT}} \leq 3\text{ A}$		0.5		
$V_{\text{DO}}$	压差		$V_{\text{IN}} = 1.4\text{ V}$ , $I_{\text{OUT}} = 3\text{ A}$ , $V_{\text{FB}} = 0.6\text{ V} - 3\%$		100	250	mV
			$V_{\text{IN}} = 5.4\text{ V}$ , $I_{\text{OUT}} = 3\text{ A}$ , $V_{\text{FB}} = 0.6\text{ V} - 3\%$		110	340	
			$V_{\text{IN}} = 5.6\text{ V}$ , $I_{\text{OUT}} = 3\text{ A}$ , $V_{\text{FB}} = 0.6\text{ V} - 3\%$		110	450	
			$V_{\text{IN}} = 1.1\text{ V}$ , $V_{\text{BIAS}} = 5\text{ V}$ , $I_{\text{OUT}} = 3\text{ A}$ , $V_{\text{FB}} = 0.6\text{ V} - 3\%$		100	180	
$I_{\text{LIM}}$	输出电流限制		$V_{\text{OUT}} = 0.9 \times V_{\text{OUT(nom)}}$ $V_{\text{IN}} = V_{\text{OUT(nom)}} + 0.4\text{ V}$		4.5	5.7	A
电源抑制比和噪声							
PSRR	电源抑制比	$V_{\text{IN}} - V_{\text{OUT}} = 0.4\text{ V}$ , $I_{\text{OUT}} = 3\text{ A}$ , $C_{\text{NR/SS}} = C_{\text{IN}} = 100\text{ nF}$ , $C_{\text{FF}} = 10\text{ nF}$	$f = 1\text{ kHz}$ , $V_{\text{OUT}} = 0.6\text{ V}$ , $V_{\text{BIAS}} = 5.0\text{ V}$		80		dB
			$f = 100\text{ kHz}$ , $V_{\text{OUT}} = 0.6\text{ V}$ , $V_{\text{BIAS}} = 5.0\text{ V}$		45		
			$f = 1\text{ MHz}$ , $V_{\text{OUT}} = 0.8\text{ V}$ , $V_{\text{BIAS}} = 5.0\text{ V}$		40		
$V_{\text{noise}}$	输出噪声电压	BW = 10 Hz到100 kHz, $V_{\text{IN}} = 1.1\text{ V}$ , $V_{\text{OUT}} = 0.8\text{ V}$ , $V_{\text{BIAS}} = 5.0\text{ V}$ , $I_{\text{OUT}} = 3\text{ A}$ , $C_{\text{NR/SS}} = 100\text{ nF}$ , $C_{\text{FF}} = 10\text{ nF}$ , $C_{\text{OUT}} = 47\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F} \parallel 10\text{ }\mu\text{F}$			3.9		$\mu\text{V}_{\text{rms}}$
						6.9	
Spot noise	电压噪声		在工作频率为1MHz以下		10		nV/ $\sqrt{\text{Hz}}$
$I_{\text{GND}}$	GND引脚电流		$V_{\text{IN}} = 6.5\text{ V}$ , $I_{\text{OUT}} = 5\text{ mA}$		3	4	mA
			$V_{\text{IN}} = 1.4\text{ V}$ , $I_{\text{OUT}} = 3\text{ A}$		4	5.5	
			关断, PG = open, $V_{\text{IN}} = 6.5\text{ V}$ , $V_{\text{EN}} = \text{GND}$		1.2	25	
$V_{\text{IT(PG)}}$	PG引脚阈值		$V_{\text{OUT}}$ 下降	$0.82V_{\text{OUT}}$	$0.9V_{\text{OUT}}$	$0.93V_{\text{OUT}}$	V
$V_{\text{HYS(PG)}}$	PG引脚迟滞		$V_{\text{OUT}}$ 上升	$0.05V_{\text{OUT}}$			V

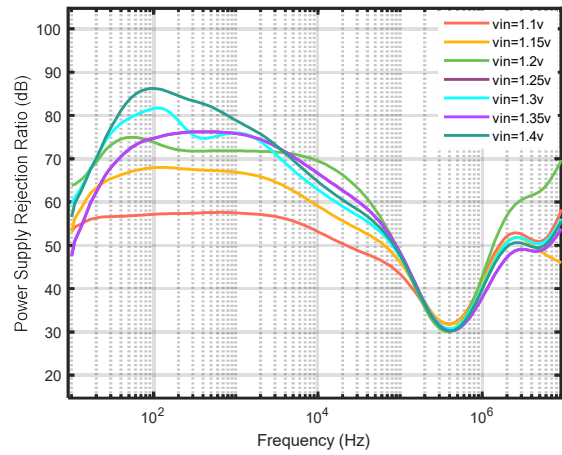
## 6 典型特性曲线

$T_J = -40\text{ }^{\circ}\text{C}$  至  $125\text{ }^{\circ}\text{C}$  (典型值为  $T_J = 25\text{ }^{\circ}\text{C}$ )， $V_{IN} = 1.4\text{ V}$  或  $V_{IN} = V_{OUT(NOM)} + 0.4\text{ V}$  (以较大者为准)， $V_{BIAS} = \text{open}$ ， $V_{OUT(nom)} = 0.6\text{ V}$ ， $V_{EN} = 1.4\text{ V}$ ， $C_{IN} = 10\mu\text{F}$ ， $C_{OUT} = 47\mu\text{F}$ ， $C_{NR/SS} = 0\text{ nF}$ ， $C_{FF} = \text{open}$ ，PG引脚连接  $100\text{ k}\Omega$  的上拉电阻接至  $V_{IN}$  引脚，除非另有说明。



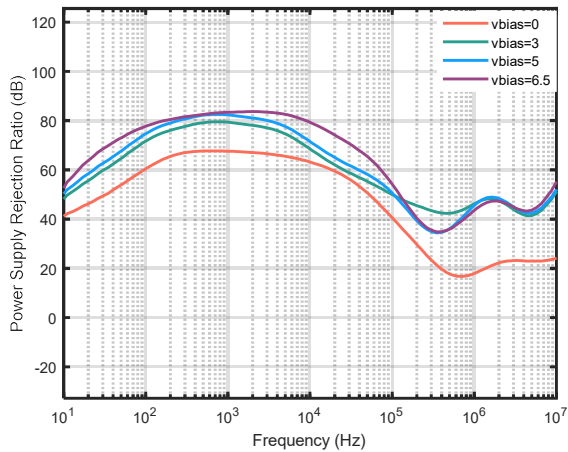
$V_{IN} = 1.1\text{ V}$ ， $V_{BIAS} = 5\text{ V}$ ， $C_{OUT} = 47\mu\text{F} \parallel 10\mu\text{F} \parallel 10\mu\text{F}$ ， $C_{NR/SS} = 10\text{ nF}$ ， $C_{FF} = 10\text{ nF}$

图 6.1 PSRR vs Frequency and  $I_{OUT}$



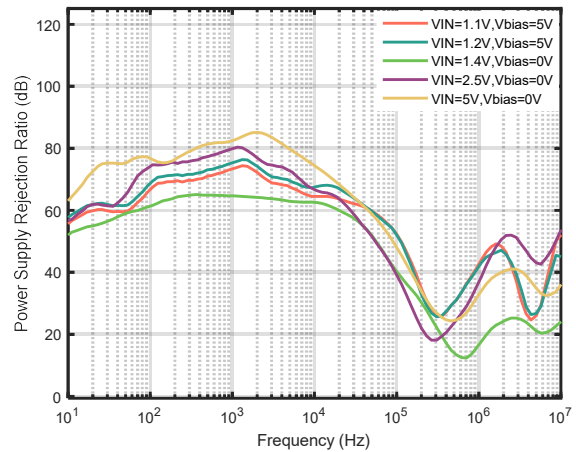
$I_{OUT} = 3\text{ A}$ ， $V_{BIAS} = 5\text{ V}$ ， $C_{OUT} = 47\mu\text{F} \parallel 10\mu\text{F} \parallel 10\mu\text{F}$ ， $C_{NR/SS} = 10\text{ nF}$ ， $C_{FF} = 10\text{ nF}$

图 6.2 PSRR vs Frequency and  $V_{IN}$  With Bias



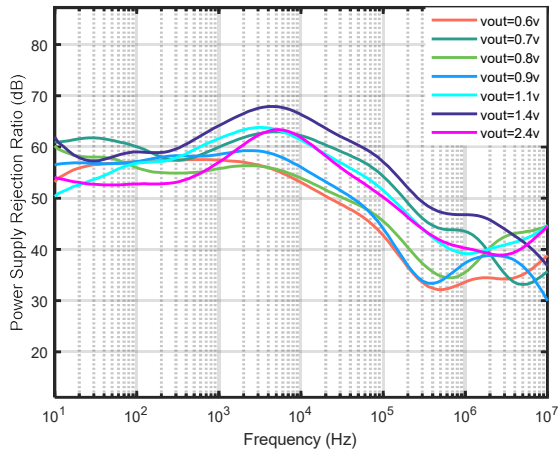
$V_{IN} = 1.4\text{ V}$ ， $I_{OUT} = 1\text{ A}$ ， $C_{OUT} = 47\mu\text{F} \parallel 10\mu\text{F} \parallel 10\mu\text{F}$ ， $C_{NR/SS} = 10\text{ nF}$ ， $C_{FF} = 10\text{ nF}$

图 6.3 PSRR vs Frequency and  $V_{BIAS}$

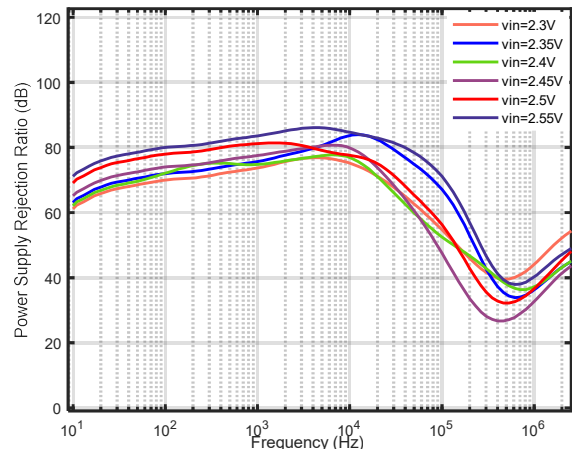


$I_{OUT} = 1\text{ A}$ ， $C_{OUT} = 47\mu\text{F} \parallel 10\mu\text{F} \parallel 10\mu\text{F}$ ， $C_{NR/SS} = 10\text{ nF}$ ， $C_{FF} = 10\text{ nF}$

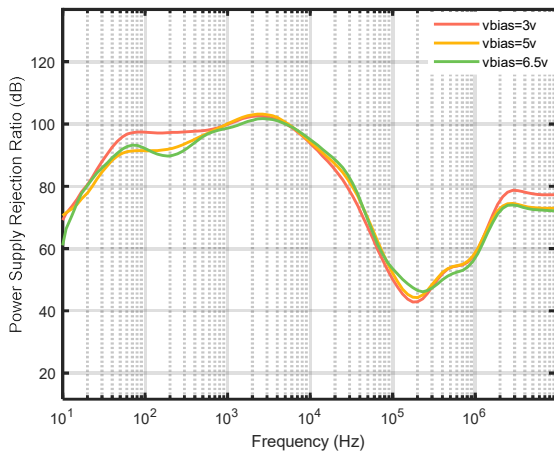
图 6.4 PSRR vs Frequency and  $V_{IN}$



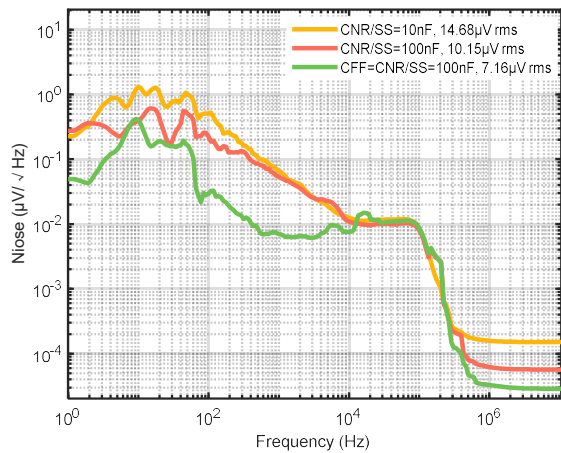
$V_{IN}=V_{OUT}+0.5V$ ,  $V_{BIAS}=5V$ ,  $I_{OUT}=3A$ ,  
 $C_{OUT}=47\mu F||10\mu F||10\mu F$ ,  $C_{NR/SS}=10nF$ ,  $C_{FF}=10nF$   
**图 6.5 PSRR vs Frequency and  $V_{OUT}$  With Bias**



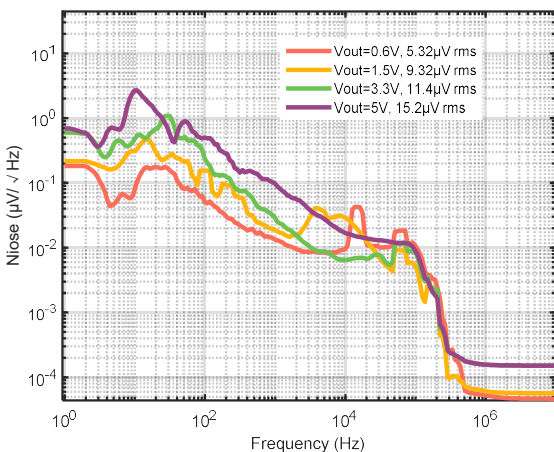
$I_{OUT} = 2A$ ,  $C_{OUT} = C_{OUT}=47\mu F||10\mu F||10\mu F$ ,  
 $C_{NR/SS}=10nF$ ,  $C_{FF}=10nF$   
**图 6.6 PSRR vs Frequency and  $V_{IN}$**



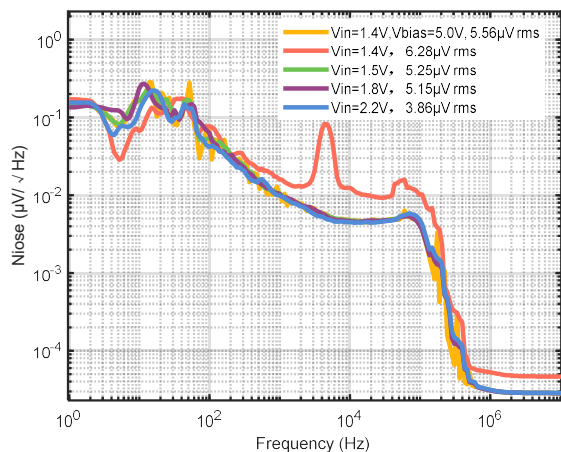
$V_{IN}=V_{OUT}+0.5V$ ,  $V_{OUT}=3A$ ,  $C_{OUT}=47\mu F||10\mu F||10\mu F$ ,  
 $C_{NR/SS}=10nF$ ,  $C_{FF}=10nF$   
**图 6.7  $V_{BIAS}$  PSRR vs Frequency**



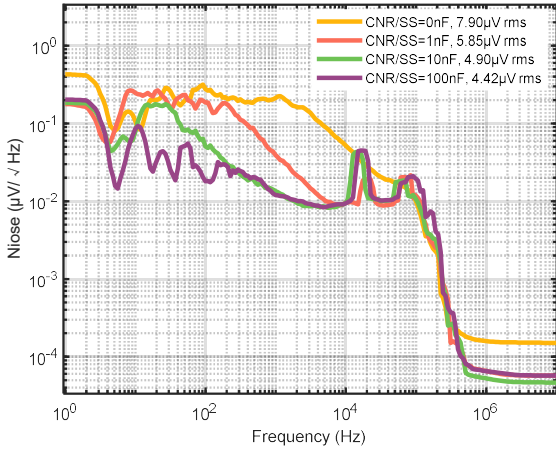
$I_{OUT} = 3A$ ,  $C_{OUT}=47\mu F||10\mu F||10\mu F$ ,  $C_{FF} = 10nF$ , RMS  
 noise BW = 10 Hz to 100 kHz  
**图 6.8 Output Noise at 5-V Output**



$V_{IN} = V_{OUT} + 0.3V$  and  $V_{BIAS} = 5V$  for  $V_{OUT} \leq 2.2V$ ,  
 $I_{OUT} = 3A$ ,  $C_{OUT} = 47\mu F||10\mu F||10\mu F$ ,  $C_{NR/SS}=10nF$ ,  
 $C_{FF}=10nF$ , RMS noise BW = 10 Hz to 100 kHz  
**图 6.9 Output Noise vs Frequency and  $V_{OUT}$**

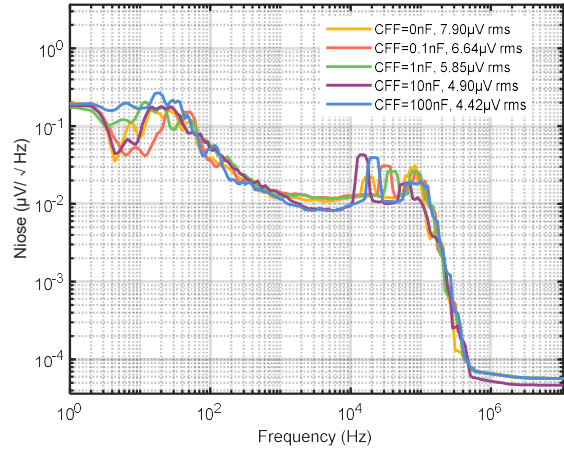


$I_{OUT} = 3A$ ,  $C_{OUT} = 47\mu F||10\mu F||10\mu F$ ,  $C_{NR/SS}=10nF$ ,  
 $C_{FF}=10nF$ , RMS noise BW = 10 Hz to 100 kHz  
**图 6.10 Output Noise vs Frequency and  $V_{IN}$**



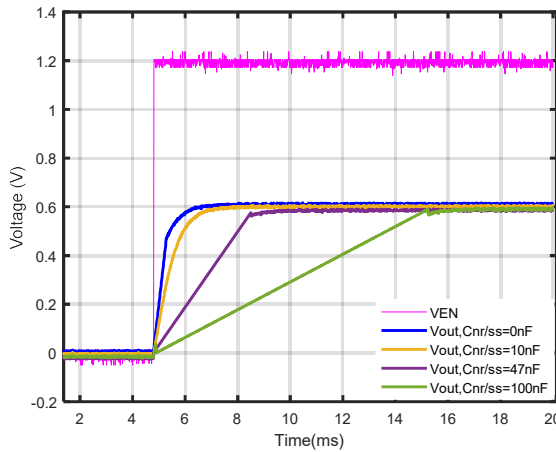
$V_{IN} = V_{OUT} + 0.3 V$  and  $V_{BIAS} = 5 V$ ,  $I_{OUT} = 3 A$ ,  $C_{OUT} = 47\mu F || 10\mu F || 10\mu F$ ,  $C_{FF} = 10nF$ , RMS noise BW = 10 Hz to 100 kHz

图 6.11 Output Noise vs Frequency and  $C_{NR/SS}$



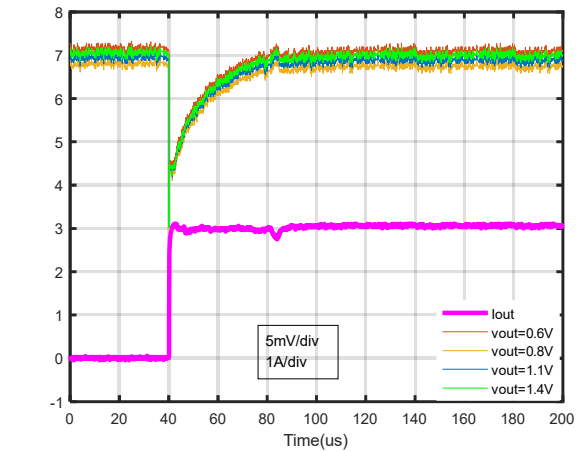
$V_{IN} = V_{OUT} + 0.3 V$ ,  $V_{BIAS} = 5 V$ ,  $I_{OUT} = 3 A$ ,  $C_{OUT} = 47\mu F || 10\mu F || 10\mu F$ ,  $C_{NR/SS} = 10nF$ , RMS noise BW = 10 Hz to 100 kHz

图 6.12 Output Noise vs Frequency and  $C_{FF}$



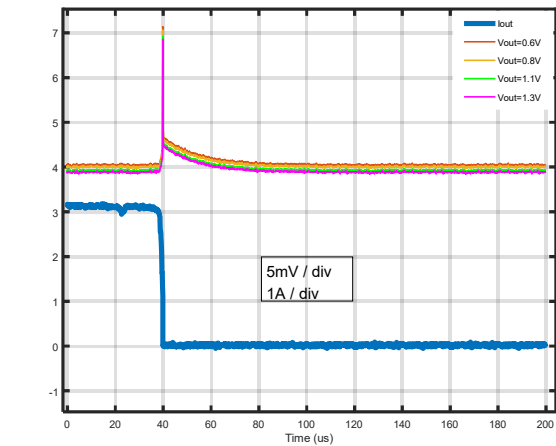
$V_{IN} = 1.2 V$ ,  $V_{OUT} = 0.6 V$ ,  $V_{BIAS} = 5 V$ ,  $I_{OUT} = 3 A$ ,  $C_{OUT} = 47\mu F || 10\mu F || 10\mu F$ ,  $C_{FF} = 10nF$

图 6.13 Start-Up Waveform vs Time and  $C_{NR/SS}$



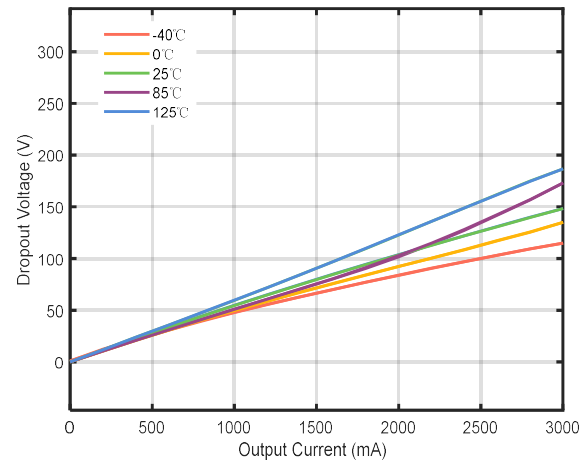
$V_{IN} = V_{OUT} + 0.5V$ ,  $V_{BIAS} = 5 V$ ,  $I_{OUT} = 100mA$  to  $3 A$ ,  $C_{NR/SS} = C_{FF} = 10nF$ ,  $C_{OUT} = 47\mu F || 10\mu F || 10\mu F$

图 6.14 Load Transient vs Time and  $V_{OUT}$  With Bias



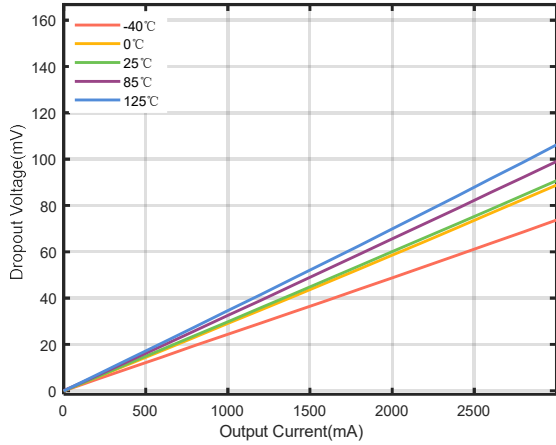
$V_{IN} = V_{OUT} + 0.5V$ ,  $V_{BIAS} = 5 V$ ,  $I_{OUT} = 3 A$  to  $100mA$ ,  $C_{NR/SS} = C_{FF} = 10nF$ ,  $C_{OUT} = 47\mu F || 10\mu F || 10\mu F$

图 6.15 Load Transient vs Time and  $V_{OUT}$  With Bias

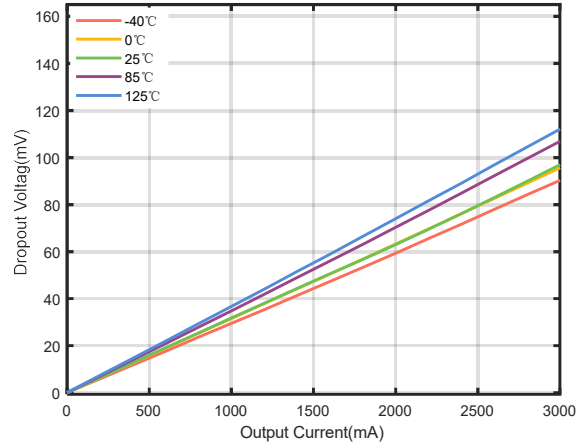


$V_{IN} = 1.4 V$

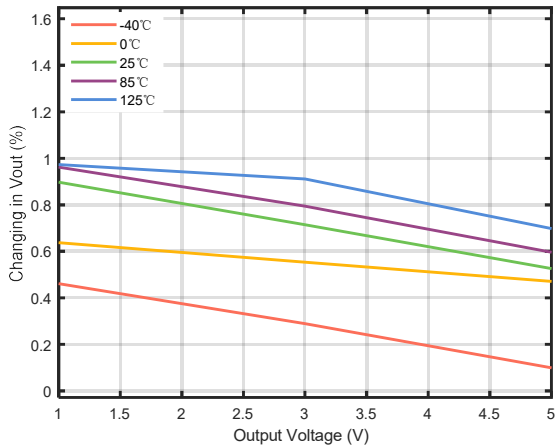
图 6.16 Dropout Voltage vs  $I_{OUT}$  Without Bias



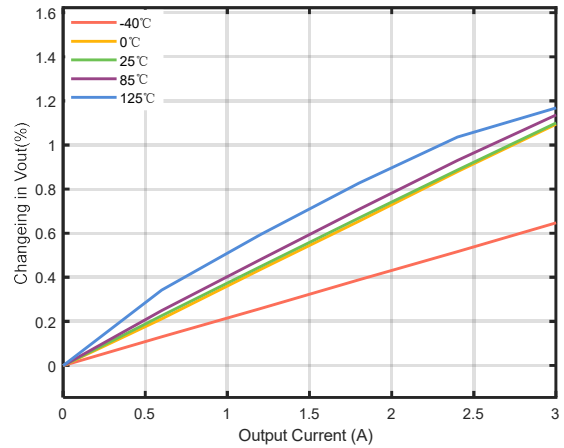
$V_{IN} = 1.1\text{ V}, V_{BIAS} = 3\text{ V}$   
**图 6.17 Dropout Voltage vs  $I_{OUT}$  With Bias**



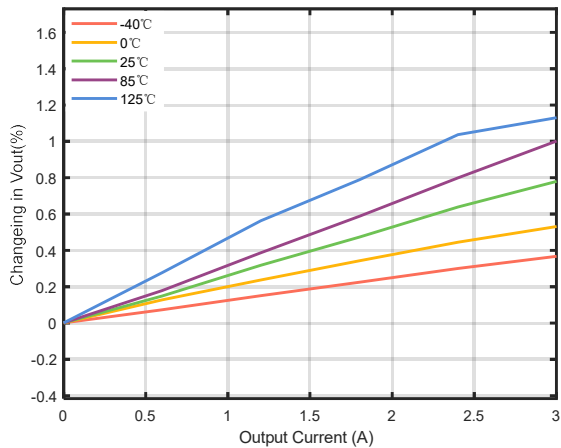
$V_{IN} = 5\text{ V}$   
**图 6.18 Dropout Voltage vs  $I_{OUT}$  (High  $V_{IN}$ )**



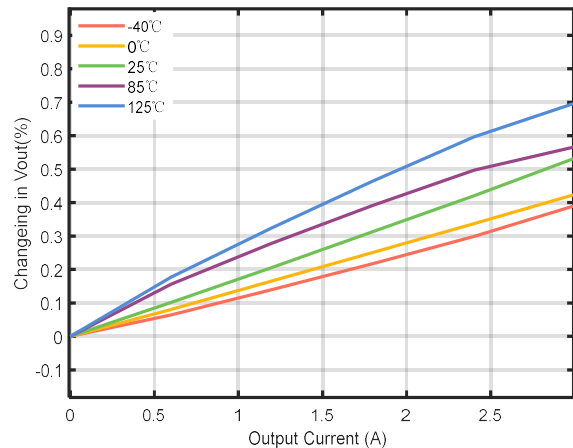
$I_{OUT} = 100\text{ mA to } 3\text{ A}$   
**图 6.19 Load Regulation vs  $V_{OUT}$**



$V_{IN} = 1.4\text{ V}$   
**图6.20 Load Regulation vs  $I_{OUT}$**

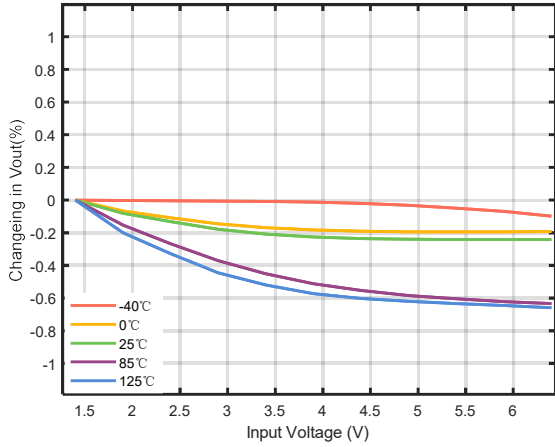


$V_{IN} = 3.8\text{ V}$   
**图6.21 Load Regulation vs  $I_{OUT}$  (3.3-V Output)**



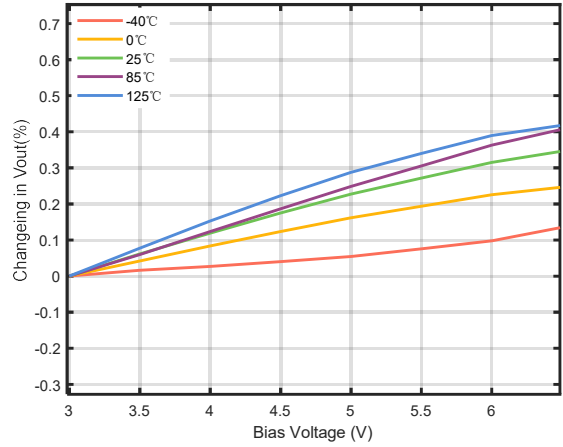
$V_{IN} = 5.5\text{ V}$   
**图6.22 Load Regulation vs  $I_{OUT}$  (5-V Output)**





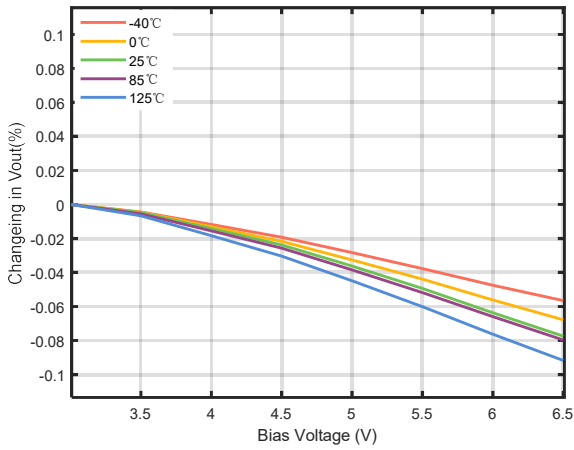
$V_{OUT} = 0.6\text{ V}, I_{OUT} = 5\text{ mA}$

图 6.23 Line Regulation vs  $V_{IN}$



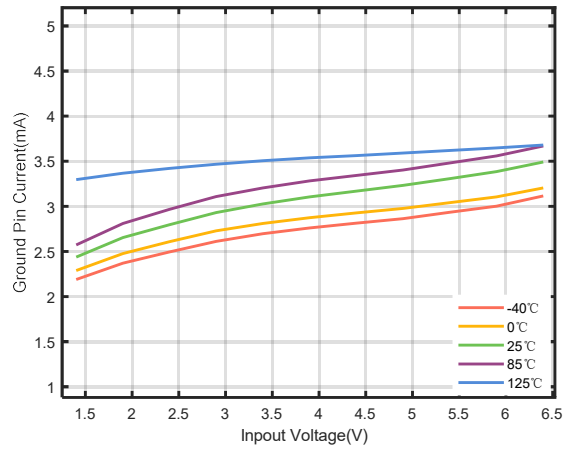
$V_{OUT} = 0.6\text{ V}, V_{IN} = 1.1\text{ V}, I_{OUT} = 5\text{ mA } V_{BIAS\_rising}$

图6.24 Line Regulation With Bias



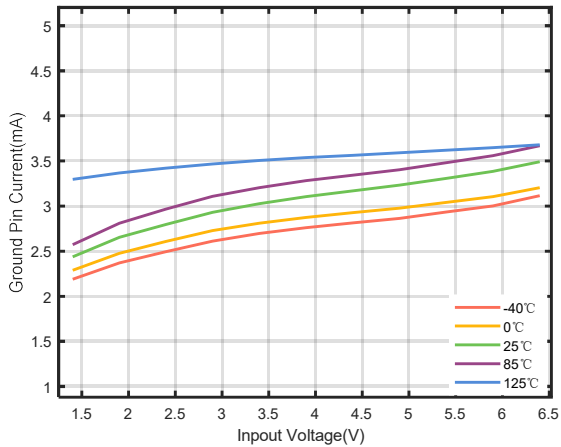
$V_{OUT} = 5\text{ V}, V_{IN} = 5.5\text{ V}, I_{OUT} = 5\text{ mA}, V_{BIAS\_rising}$

图6.25 Line Regulation With Bias(5-V Output)



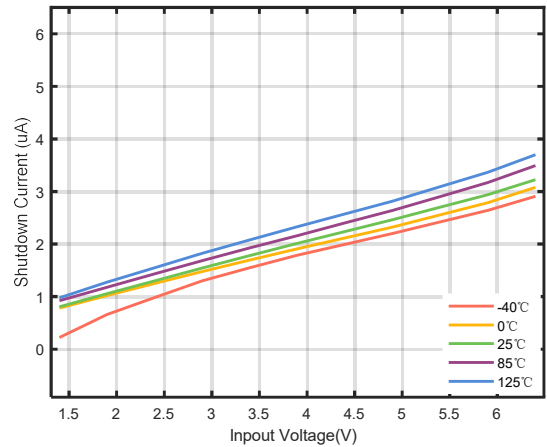
$V_{BIAS} = 0\text{ V}, I_{OUT} = 5\text{ mA}$

图 6.26 Ground Pin Current vs  $V_{IN}$



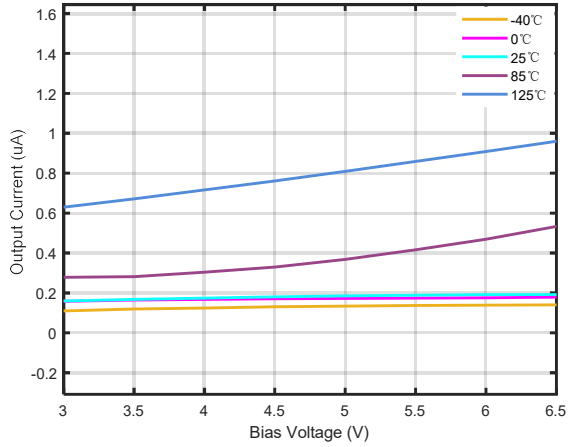
$V_{IN} = 1.1\text{ V}, I_{OUT} = 5\text{ mA}$

图6.27 Bias Pin Current vs Bias Voltage



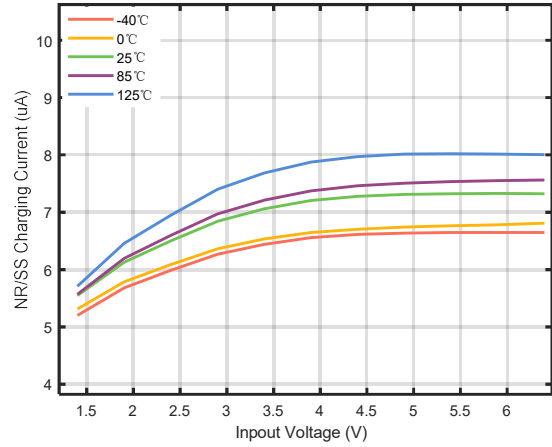
$V_{BIAS} = 0\text{ V}$

图6.28 Shutdown Current vs  $V_{IN}$



$V_{IN} = 1.1 V$

图6.29 Shutdown Current vs Bias Voltage



$V_{BIAS} = 0 V$

图6.30  $I_{NR/SS}$  Current vs  $V_{IN}$

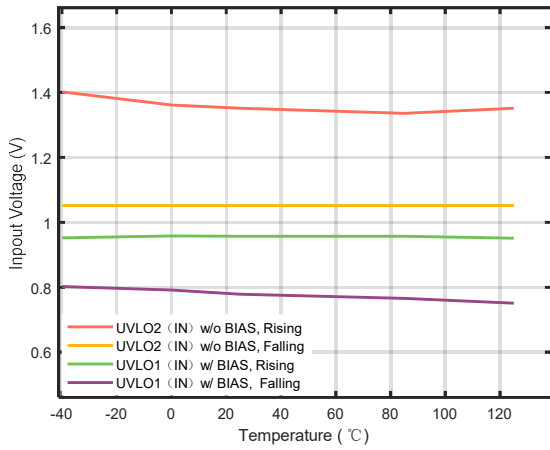


图6.31  $V_{IN}$  UVLO vs Temperature

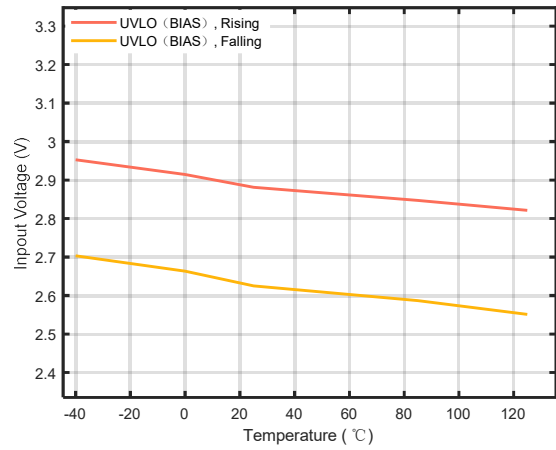


图6.32  $V_{BIAS}$  UVLO vs Temperature

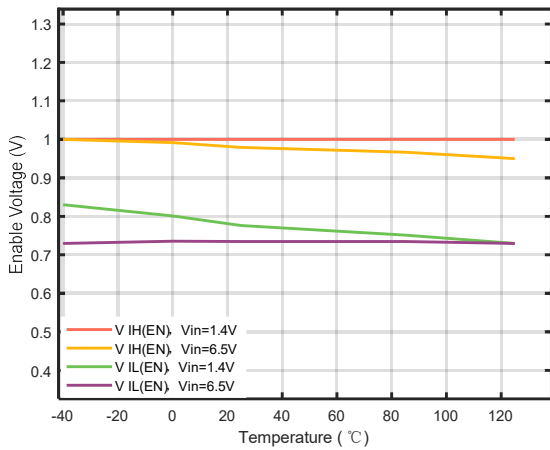


图6.33 Enable Threshold vs Temperature

## 7 应用

### 7.1 功能描述

IBSP3053是一款低噪声、低压降压线性稳压器 (LDO)，可提供 3A 持续输出电流，最大压降仅为 110mV。IBSP3053有两种输出电压模式，IBSP3053A版本支持输出电压在0.6V to 2.175V范围内以25mV的分辨率通过引脚进行编程，并可通过外部电阻分压器在0.6V 至 5.2V 范围内进行调节。IBSP3053B的输出电压可在0.6V至3.75V范围内以50mV的分辨率通过引脚进行编程，并可通过外部电阻分压器在0.6V至 5.2V范围内进行调节。

### 7.2 内部框图

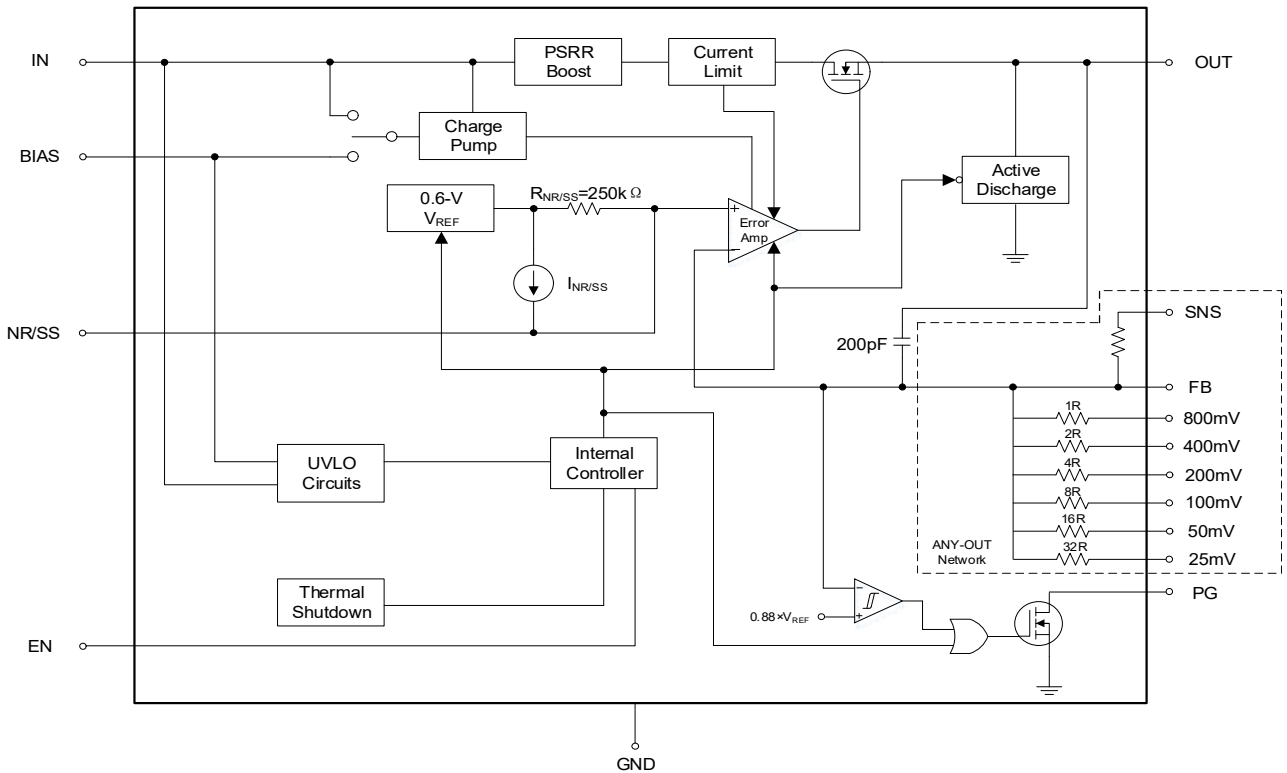
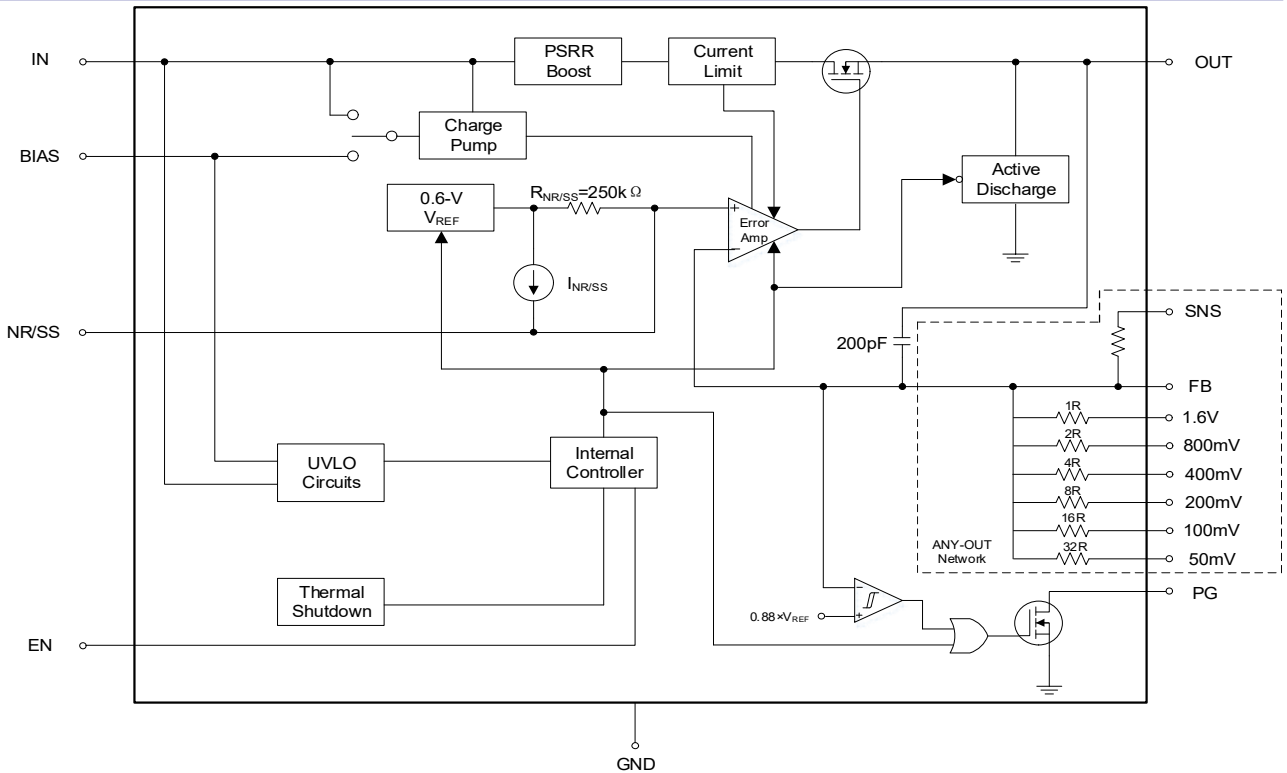


图7.1 IBSP3053A内部框图


**图7.2 IBSP3053B内部框图**

### 7.3 应用参考

#### 直流稳压特性

采用0.75%高精度电压基准，达到良好的输出电压精度，其输出电压设定方式参考公式7.1。

$$V_{OUT} = V_{REF} * (1 + R1/R2) \text{----公式7.1}$$

#### 交流和瞬态响应特性

1、IBSP3053 采用高带宽架构，对输入线路上的瞬态大信号响应足够迅速。

2、外部元件的选型会直接影响信号的响应，包括 NR/SS 电容 (C<sub>NR/SS</sub>)和前馈电容器(C<sub>FF</sub>)，这些器件也改善器件的本底噪声，提高 PSRR，公式 7.2 给出 PSRR 的计算公式。

$$PSRR(dB) = 20lg[\Delta V_{IN(f)} / \Delta V_{OUT(f)}] \text{----公式 7.2}$$

#### 系统启动功能

1、可编程软启动

软启动具有控制输出启动时间的功能，启用该功能，可保持器件启动期间的输出冲击电流平稳，可通过 NR/SS 引脚处的外部电容器 (C<sub>NR/SS</sub>) 来设置输出启动时间。

2、LDO 接通和关断

LDO 接通和关断时间由使能电路 (EN) 和欠压锁定电路 (UVLO<sub>1,2 (IN)</sub> 和 UVLO<sub>BIAS</sub>) 设置，需要设定一定的逻辑进行控制。

表 7.1 LDO 逻辑控制

输入电压	BIAS 电压	使能状态	LDO 状态	放电	电源良好
$V_{IN} \geq V_{UVLO\_1,2(IN)}$	$V_{BIAS} > V_{UVLO(BIAS)}$	EN=1	On	Off	PG = 1 when $V_{OUT} \geq V_{IT(PG)}$
	$V_{BIAS} < V_{UVLO(BIAS)} + V_{HYS(BIAS)}$	EN=0	Off	On	PG = 0
$V_{IN} < V_{UVLO\_1,2(IN)} - V_{HYS1,2(IN)}$	BIAS= don't care	EN = don't care	Off	On	
IN=don't care	$V_{BIAS} \geq V_{UVLO(BIAS)}$		Off		

### 3、使能控制

当使能电压超过上升阈值 ( $V_{EN} \geq V_{IH(EN)}$ ) 时使能 LDO，而当使能信号低于下降阈值时禁用 LDO ( $V_{EN} \leq V_{IL(EN)}$ )。确切的使能阈值在  $V_{IH(EN)}$  和  $V_{IL(EN)}$  之间，因为 EN 是数字控制。如果不需要启用功能，需将 EN 连接到 VIN。

### 4、欠压锁定

UVLO 电路对 IN 或 BIAS 上的故障做出快速响应，并在这两条导轨中的任何一条崩溃时尝试禁用设备的输出。

在大多数应用中，输入电容可防止严重的掉电。

### 5、主动放电

当 EN 或 UVLO 为低电平时，该器件将几百欧姆的电阻器从 VOUT 连接到 GND，使输出电容放电。

当输入电压下降到目标输出电压以下时，不要依靠有源放电电路对大型输出电容器进行放电。当  $V_{OUT} > V_{IN}$  时，电流从输出流向输入（反向电流），这可能会损坏器件（当  $V_{OUT} > V_{IN} + 0.3V$  时）

### 6、电源良好指示

PG 信号为系统电源状态监测提供了一种简洁的方案，当输出电压接近、等于或高于设定输出电压  $V_{OUT(nom)}$  时，PG 电路将 PG 引脚设置为高阻抗状态，PG 被拉至高电平，以指示电源状态良好。PG 信号是一个开漏输出结构，需要一个上拉电阻器连接到外部电源，上拉电阻一般推荐 10~100K ohm。

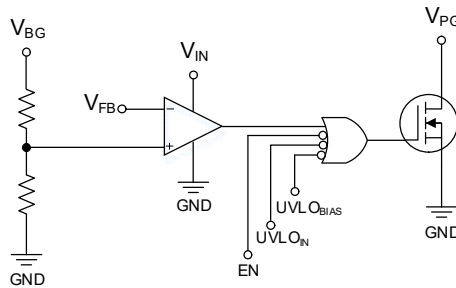


图 7.3 电源良好指示示意图

### 7、Charge Pump 电荷泵噪声

当内部电压被箝位时，使用偏置电路将内部电荷泵噪声降至最低，保证器件的本底噪声足够低。在大多数应用中，建议在器件的输出端使用 10nF 到 100nF 的旁路电容器来改善高频噪声性能。特别的应用中也可以采用磁珠的形式，在 LDO 输出和负载输入之间，配合电容器形成  $\pi$  型滤波器，进一步降低高频噪声。

## 内部保护功能

IBSP3053 内部集成了丰富的保护功能，提高了系统电源设计的稳定性。

### 1、折返电流限制用于过流保护或负载电流故障。

内部限流电路用于保护 LDO 在大负载或短路状态下对器件的影响。LDO 输出恒定电流，其输出电压随负载阻抗减小而减小，当输出电压低于设定值时，限流电路被激活并切断器件输出。在过流状态和输出短路发生时，器件的结温会急速上升，并快速达到或超过最大结温点，激活过温保护功能。不建议产品在电流限制下连续工作。

### 2、热保护

当 LDO 温度（结温， $T_J$ ）超过热保护阈值时，LDO 的输出关闭。在  $T_J$  低于热保护阈值时，输出再次开启。器件上的高功耗，再加上高环境温度（ $T_A$ ），可以导致  $T_J$  大于或等于  $T_{SD}$ ，触发热关机并导致输出降至 0V。在这些条件下达到热关机时，LDO 可以循环打开和关闭。

## 电压输出模式

输出模式有两种，第一种方式是通过反馈电路进行输出；第二种方式是通过连接内部电阻网络到地，通过 6 位电阻，共有  $2^6$  次方组合输出。

### 1、通过反馈电阻输出

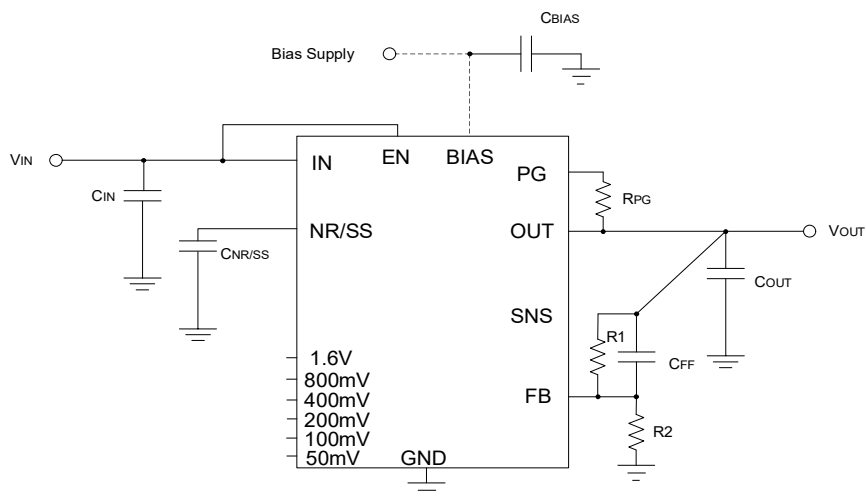


图 7.4 可调电压电路

$V_{OUT} = V_{REF} * (1 + R1/R2)$ ，其中  $R1$  为顶部电阻，直接接到  $V_{OUT}$  和  $FB$  之间， $R2$  为底部电阻，接到  $FB$  和  $GND$  之间。输出电压从 0.6V 到 5.2V 之间可调。

表 7.2 推荐反馈电阻值

目标输出电压 (V)	反馈电阻值		计算输出电压 (V)
	R1 (kΩ)	R2 (kΩ)	
0.7	12.1	72	0.700
0.75	12.1	48.7	0.749
0.8	12.1	36	0.802
0.9	12.1	24	0.903
1.0	12.1	18	1.003
1.05	12.1	16	1.054
1.1	12.1	14.7	1.094

1.2	12.1	12.1	1.200
1.5	12.1	8.06	1.501
1.8	12.1	6.04	1.802
3	12.1	3.01	3.012
5.0	12.1	1.65	5.000
5.2	12.1	1.58	5.195

## 2、通过内部6位电阻网路接地进行输出电压设定

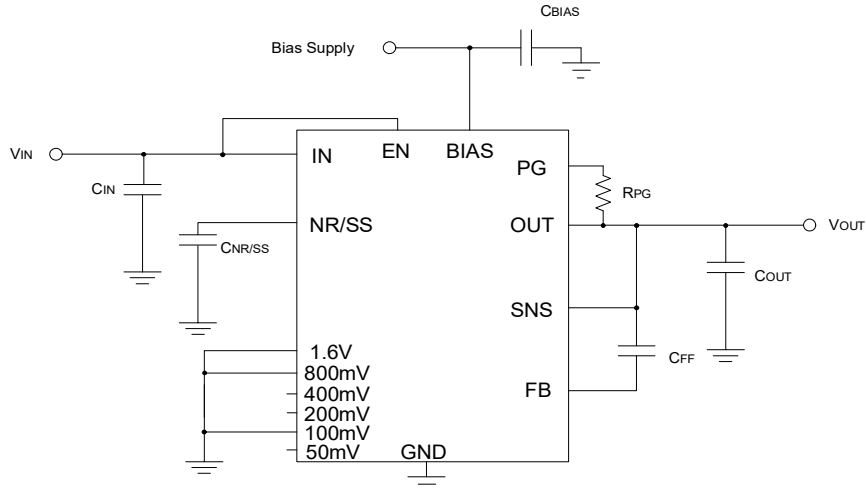


图7.5 任意输出配置电路

通过内部6位电阻网路接地进行输出电压设定，每一个电压设置脚拥有一个二进制权重，因此通过Pin5到Pin11脚内部电阻对应的电压连接到地或悬空来进行电压步进输出。对应范围为open对应二进制0，接地对应二进制1，从000000到111111共计64位，再加上 $V_{REF}$ 。

$$V_{OUT} = V_{REF} + \Sigma(\text{Pin5-Pin11 setting to Groud})$$

内部电阻接地方式有：使用外部通用输入/输出引脚（GPIO）驱动、使用0Ω电阻器手动连接（或保持开路）或通过印刷电路板(PCB)的给定布局硬件接线以设置可编程输出电压。表6.3给出不同输出电压对应Pin脚设定方式。

## 3、提高步进分辨率

可以将内部电阻网络的Pin5-Pin11的任意一个脚接到SNS脚上，可以提高50%的分辨率，即原来的50mV变为25mV，但是输出的电压范围会受限制。

表 7.3 固定输出电压设定参考（IBSP3053B）

VOUT (V)	50mV	100mV	200mV	400mV	800mV	1.6V
Pin	5	6	7	9	10	11
0.6	Open	Open	Open	Open	Open	Open
0.65	GND	Open	Open	Open	Open	Open
0.7	Open	GND	Open	Open	Open	Open
0.75	GND	GND	Open	Open	Open	Open
0.8	Open	Open	GND	Open	Open	Open
0.85	GND	Open	GND	Open	Open	Open
0.9	Open	GND	GND	Open	Open	Open
0.95	GND	GND	GND	Open	Open	Open
1	Open	Open	Open	GND	Open	Open

VOUT (V)	50mV	100mV	200mV	400mV	800mV	1.6V
Pin	5	6	7	9	10	11
2.2	Open	Open	Open	Open	Open	GND
2.25	GND	Open	Open	Open	Open	GND
2.3	Open	GND	Open	Open	Open	GND
2.35	GND	GND	Open	Open	Open	GND
2.4	Open	Open	GND	Open	Open	GND
2.45	GND	Open	GND	Open	Open	GND
2.5	Open	GND	GND	Open	Open	GND
2.55	GND	GND	GND	Open	Open	GND
2.6	Open	Open	Open	GND	Open	GND

1.05	GND	Open	Open	GND	Open	Open	2.65	GND	Open	Open	GND	Open	GND
1.1	Open	GND	Open	GND	Open	Open	2.7	Open	GND	Open	GND	Open	GND
1.15	GND	GND	Open	GND	Open	Open	2.75	GND	GND	Open	GND	Open	GND
1.2	Open	Open	GND	GND	Open	Open	2.8	Open	Open	GND	GND	Open	GND
1.25	GND	Open	GND	GND	Open	Open	2.85	GND	Open	GND	GND	Open	GND
1.3	Open	GND	GND	GND	Open	Open	2.9	Open	GND	GND	GND	Open	GND
1.35	GND	GND	GND	GND	Open	Open	2.95	GND	GND	GND	GND	Open	GND
1.4	Open	Open	Open	Open	GND	Open	3	Open	Open	Open	Open	GND	GND
1.45	GND	Open	Open	Open	GND	Open	3.05	GND	Open	Open	Open	GND	GND
1.5	Open	GND	Open	Open	GND	Open	3.1	Open	GND	Open	Open	GND	GND
1.55	GND	GND	Open	Open	GND	Open	3.15	GND	GND	Open	Open	GND	GND
1.6	Open	Open	GND	Open	GND	Open	3.2	Open	Open	GND	Open	GND	GND
1.65	GND	Open	GND	Open	GND	Open	3.25	GND	Open	GND	Open	GND	GND
1.7	Open	GND	GND	Open	GND	Open	3.3	Open	GND	GND	Open	GND	GND
1.75	GND	GND	GND	Open	GND	Open	3.35	GND	GND	GND	Open	GND	GND
1.8	Open	Open	Open	GND	GND	Open	3.4	Open	Open	Open	GND	GND	GND
1.85	GND	Open	Open	GND	GND	Open	3.45	GND	Open	Open	GND	GND	GND
1.9	Open	GND	Open	GND	GND	Open	3.5	Open	GND	Open	GND	GND	GND
1.95	GND	GND	Open	GND	GND	Open	3.55	GND	GND	Open	GND	GND	GND
2	Open	Open	GND	GND	GND	Open	3.6	Open	Open	GND	GND	GND	GND
2.05	GND	Open	GND	GND	GND	Open	3.65	GND	Open	GND	GND	GND	GND
2.1	Open	GND	GND	GND	GND	Open	3.7	Open	GND	GND	GND	GND	GND
2.15	GND	GND	GND	GND	GND	Open	3.75	GND	GND	GND	GND	GND	GND

## 电容的选择

IBSP3053 在输入、输出和降噪引脚（NR/SS）处应使用低等效串联电阻（ESR）陶瓷电容器，建议使用多层陶瓷电容，并采用 X7R、X5R 和 COG 额定介电材料的陶瓷电容，此类电容在整个温度范围内能提供相对良好的电容稳定性。不建议使用 Y5V 额定电容，此类电容容值变化较大。无论选择哪种陶瓷电容器类型，陶瓷电容都会随着工作电压和温度的变化而变化，容值减额至少 50%。本文推荐的输入和输出电容器容值降额约为 50%，但在高  $V_{IN}$  和  $V_{OUT}$  条件下（例如， $V_{IN}=5.6\text{ V}$  至  $V_{OUT}=5.15\text{ V}$ ），必须考虑降额大于 50%。

### 1、输入和输出电容（ $C_{IN}$ 、 $C_{OUT}$ ）

IBSP3053 的设计和特点是在输出端使用  $47\mu\text{F}$  或更高的陶瓷电容器，在输入端使用  $10\mu\text{F}$  或更高的陶瓷电容器。建议在输入端使用至少  $47\mu\text{F}$  的电容器，以最大限度地减少输入阻抗。将输入和输出电容器尽可能靠近各自的输入和输出引脚，以最大限度地减少寄生参数。如果从输入电源到 IBSP3053 的寄生电感很高，瞬态电流可能导致  $V_{IN}$  产生电压振铃，如果振铃电压在最大额定电压以上会导致设备损坏。这种情况可以通过增加额外的输入电容器来缓解，以抑制振铃并将其保持在设备绝对最大额电压定值以下。

多个输出电容器的组合提高了高频 PSRR，一个 0805 封装  $47\mu\text{F}$ 、两个 0805 封装  $10\mu\text{F}$  陶瓷电容器并联与 PSRR 升压电路相结合，可在 400 kHz 至 700 kHz 的频率范围内优化 PSRR，这是 DC-DC 电源开关频率的典型范围。这种  $47\mu\text{F}||10\mu\text{F}||10\mu\text{F}$  组合还确保在高输入电压和高输出电压配置下，满足最小有效电容。许多 0805 尺寸的  $47\mu\text{F}$  陶瓷电容器在 5.15 V 时的电压降额约为 60%至 80%，因此添加两个  $10\mu\text{F}$  电容器可确保电容达到或高于  $25\mu\text{F}$ 。



## 2、前馈电容 (C<sub>FF</sub>)

在 FB 引脚到 OUT 引脚之间并联 10nF 的前馈电容器 (C<sub>FF</sub>) 能够优化瞬态响应、噪声和 PSRR 性能。

## 3、降噪和软启动电容器(C<sub>NR/SS</sub>)

通过外部电容器 (C<sub>NR/SS</sub>) 设置, 能够最大限度地减少进入输出电容器的冲击电流, 消除由现场可编程门阵列 (FPGA)、数字信号处理器 (DSP) 或其他处理器通电时的上电初始化问题。输出的受控电压斜坡还降低了启动期间的冲击电流峰值, 使输入功率总线的启动瞬态最小化。

为了实现软启动功能, IBSP3053 误差放大器跟踪外部软启动电容器的电压斜坡, 直到反馈电压接近内部参考电压。软启动斜坡时间取决于软启动充电电流 (I<sub>NR/SS</sub>)、软启动电容 (C<sub>NR/SS</sub>) 和内部参考 (V<sub>NR/SS</sub>)。软启动斜坡时间可以使用计算公式  $T_{SS} = (V_{NR/SS} \times C_{NR/SS}) / I_{NR/SS}$  计算

降噪电容器与降噪电阻器一起形成低通滤波器 (LPF), 该低通滤波器在利用误差放大器增益之前从参考中滤除噪声, 从而降低器件本底噪声。LPF 是单极滤波器, 截止频率可以通过  $F_{cutoff} = 1 / (2 \times \pi \times R_{NR/SS} \times C_{NR/SS})$  来计算, R<sub>NR/SS</sub> 的典型值为 250 kΩ。

对于低噪声应用, 建议使用 10 nF 至 1μF 的 C<sub>NR/SS</sub>。请注意, 随着 C<sub>NR/SS</sub> 电容器变大, 会导致启动时间比预期的更长。

## 7.4 Layout

### 7.4.1 Layout 设计

为了获得最佳的整体性能, 将所有电路组件放置在电路板的同一侧, 并使用尽可能短的布线连接到 LDO 芯片相关引脚。输入和输出电容器的布局应与 LDO 芯片 GND PIN18 尽可能靠近, 并使用较宽的铜箔连接。在输入和输出电容器附近尽量不要使用通孔和较长连接路径, 以免对系统性能产生负面影响。图 7.6 中所所示的接地和布局方案最小化寄生电感, 从而减少负载电流瞬变, 使噪声最小化, 并增加了电路的稳定性。建议将 Power GND 与 Signal GND 分开连接, 即 PIN 8 和 PIN 18 分开连接。PCB 的底层建议设计为 GND 参考平面。该参考平面用于确保输出电压的准确性, 并具有噪声屏蔽的功能, 保持 EPAD 良好接地可以有效提升器件散热性能。

### 7.4.2 布局示例

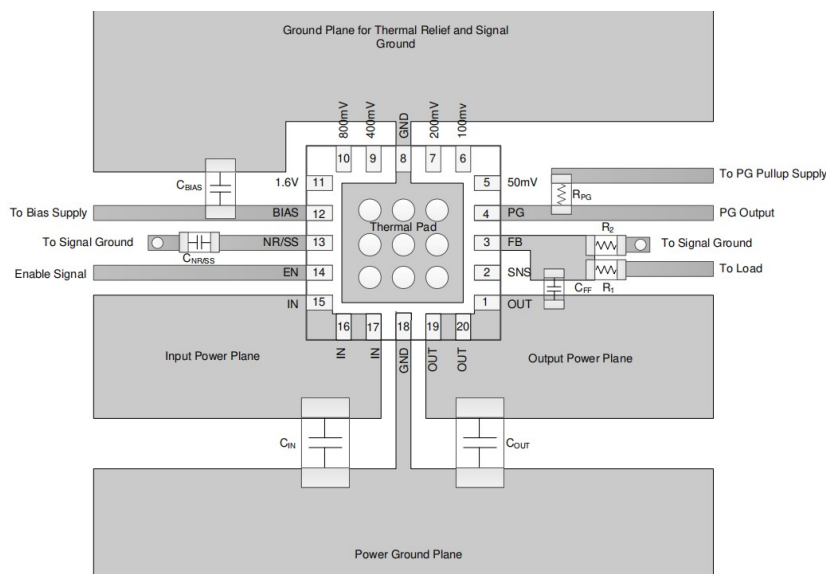


图7.6 布局示例图

## 8 极限参数

表8.1 产品极限参数

参数		最小值	典型值	最大值	单位
$V_{IN}$ , $V_{BIAS}$ , $V_{PG}$ , $V_{EN}$	IN, BIAS, PG, EN 引脚电压	-0.3		6.5	V
$V_{SNS}$ , $V_{OUT}$	SNS, OUT引脚电压	-0.3		6.5	V
$V_{NR/SS}$ , $V_{FB}$	NR/SS, FB引脚电压	-0.3		2	V
$V_{25mV}$ , $V_{50mV}$ , $V_{100mV}$ , $V_{200mV}$ , $V_{400mV}$ , $V_{800mV}$ , $V_{1.6V}$	25mV, 50mV, 100mV, 200mV, 400mV, 800mV, 1.6V引脚电压	-0.3		$V_{OUT}+0.3$	V
$I_{OUT}$	输出电流		4.5		A
PG (sink current into device)	PG (灌电流到芯片)			5	mA
HBM	人体放电模式		$\pm 2000$		V
CDM	机器放电模式		$\pm 1000$		V
$T_J$	最大结温	-40		150	$^{\circ}\text{C}$
$T_{stg}$	存储温度	-40		150	$^{\circ}\text{C}$
$T_{OTP}$	过温保护			160	$^{\circ}\text{C}$

## 9 推荐工作条件

表9.1 推荐工作范围

参数		最小值	典型值	最大值	单位
$V_{IN}$	电源电压	1.0		6.5	V
$V_{BIAS}$	偏置电压	3.0		6.5	V
$V_{OUT}$ (IBSP3053A)	输出电源范围 (IBSP3053A)	0.6		5.2	V
$V_{OUT}$ (IBSP3053B)	输出电源范围 (IBSP3053B)	0.6		5.2	V
$V_{EN}$	使能电压范围	1.0		$V_{IN}$	V
$I_{OUT}$	输出电流	0		3	A
$C_{IN}$	输入电容	10	47		$\mu\text{F}$
$C_{OUT}$	输出电容	47	47  10  10		$\mu\text{F}$
$C_{BIAS}$	偏置电容	1	10		$\mu\text{F}$
$R_{PG}$	PG引脚 上拉电阻	10		100	k $\Omega$
$C_{NR/SS}$	NR/SS电容	10		1000	nF
$T_J$	工作结温	-40		125	$^{\circ}\text{C}$

## 10 热特性

表10.1 热阻系数

热指标		IBSP3053A	IBSP3053B	IBSP3053C	单位
$R_{\theta JA}$	结至环境热阻	43.4	43.4	40	°C/W
$R_{\theta JC(TOP)}$	结至管壳热阻（顶层）	36.8	36.8	27	°C/W
$R_{\theta JB}$	结至板热阻	17.6	17.6	3.6	°C/W
$\Psi_{JT}$	结到封装顶部的热参数	0.8	0.8	1.0	°C/W
$\Psi_{JB}$	结到封装底部的热参数	17.6	17.6	3.5	°C/W
$R_{\theta JC(BOT)}$	结至管壳热阻（底层）	3.4	3.4	3.6	°C/W

## 11 订货信息

表11.1 IBSP3053订货信息

商业编码 /丝印	封装	订货号	产品信息	最小 包装	工作温度 范围
IBSP3053A	QFN20, 3.5×3.5mm	IBSP3053AADJQN20R00	0.6V~5.2V可调电压输出 (步进电压25mV)	3000pcs	-40~125°C
IBSP3053B	QFN20, 3.5×3.5mm	IBSP3053BADJQN20R00	0.6V~5.2V可调电压输出 (步进电压50mV)	3000pcs	-40~125°C
IBSP3053C	QFN20, 4×4mm	IBSP3053CADJQN20R00	0.6V~5.2V可调电压输出	3000pcs	-40~125°C

## 12 封装外形

### 12.1 QFN20 (3.5×3.5mm) 封装

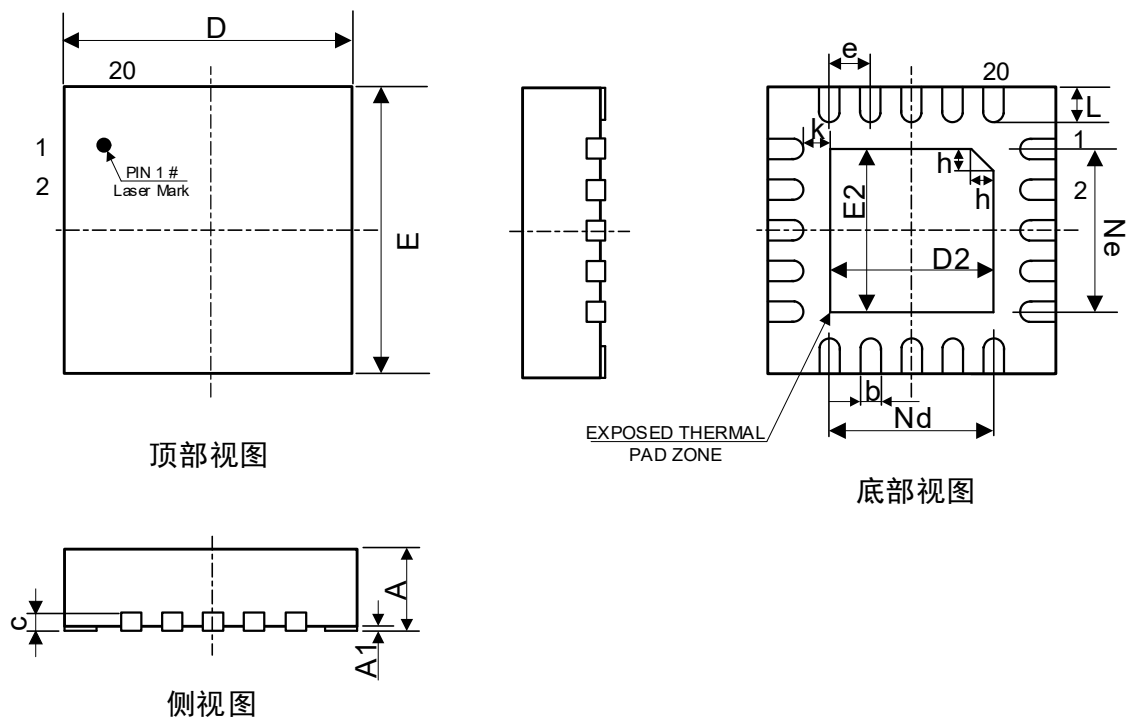


图12.1 IBSP3053 QFN20 (3.5×3.5mm) 封装

表12.1 IBSP3053 QFN20 (3.5×3.5mm) 尺寸 (表中所有尺寸单位: mm)

尺寸 标注	最小	标准	最大	尺寸 标注	最小	标准	最大
A	0.80	0.85	0.90	Nd	2.00 BSC		
A1	0	0.02	0.05	E	3.40	3.50	3.60
b	0.18	0.23	0.30	E2	1.95	2.05	2.15
c	0.203 REF			Ne	2.00 BSC		
D	3.40	3.50	3.60	L	0.35	0.40	0.45
D2	1.95	2.05	2.15	k	0.275	0.325	0.375
e	0.50 BSC			h	0.25	0.30	0.35

## 12.2 QFN20 (4×4mm) 封装

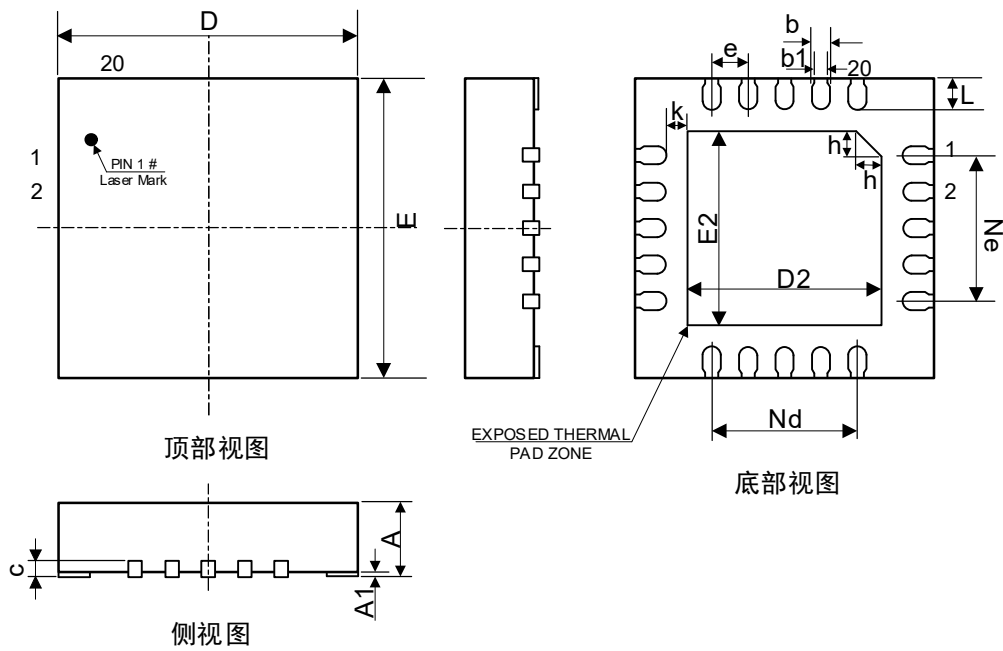


图12.2 IBSP3053 QFN20 (4×4mm) 封装

表12.2 IBSP3053 QFN20 (4×4mm) 尺寸 (表中所有尺寸单位: mm)

尺寸 标注	最小	标准	最大	尺寸 标注	最小	标准	最大
A	0.80	0.85	0.90	Nd	2.00 BSC		
A1	0	0.02	0.05	E	3.90	4.00	4.10
b	0.20	0.25	0.30	E2	2.60	2.70	2.80
b1	0.18 REF			Ne	2.00 BSC		
c	0.203 REF			L	0.35	0.40	0.45
D	3.90	4.00	4.10	k	0.25 REF		
D2	2.60	2.70	2.80	h	0.30	0.35	0.40
e	0.50 BSC						